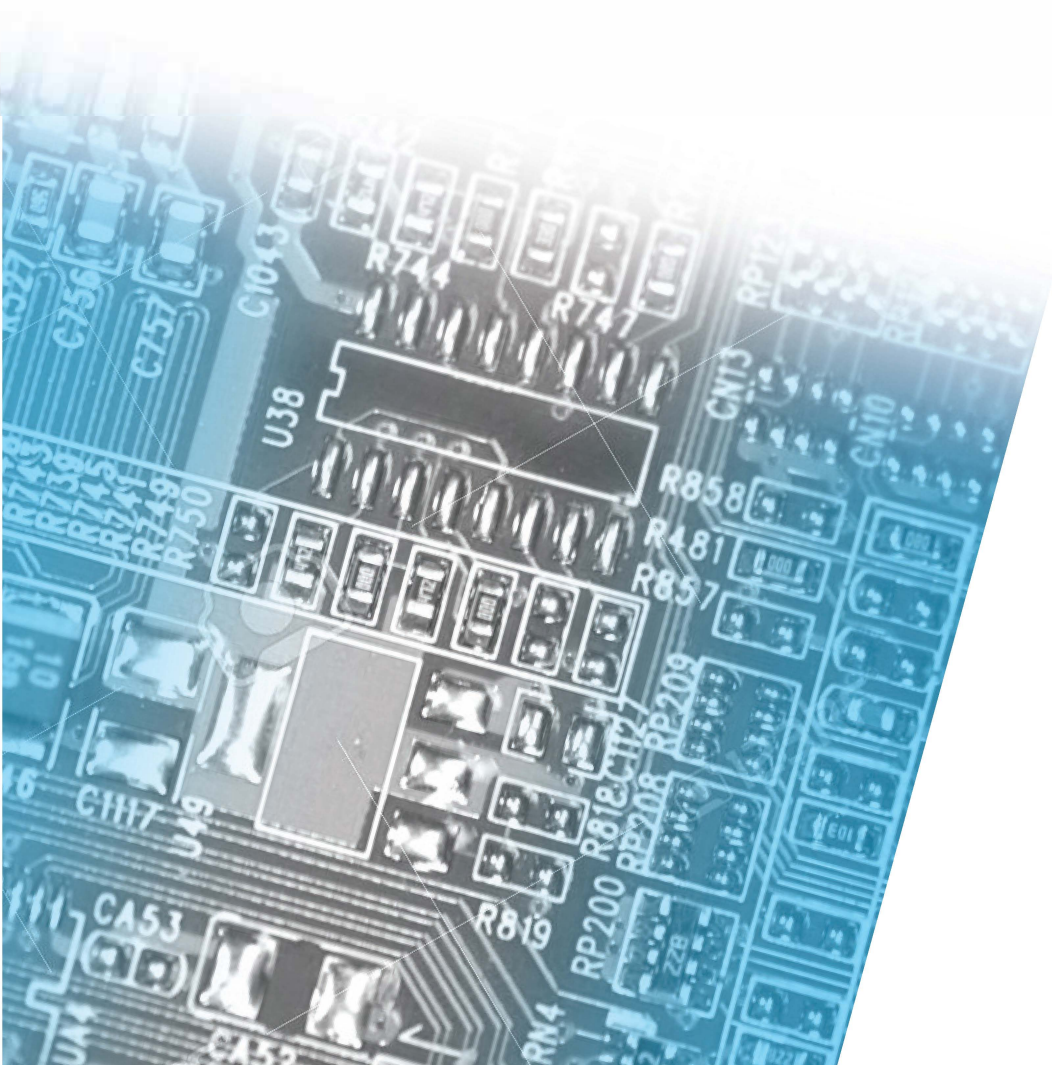


RAIMUND-JOHANNES UBAR

Bibliograafia



RAIMUND-JOHANNES UBAR

Bibliograafia



TALLINNA TEHNIKAÜLIKOOLI RAAMATUKOGU TÖID B18

RAIMUND-JOHANNES UBAR

Bibliograafia



Tallinn 2016

Koostajad: Katrin Bobrov, Mirjam Piik
Kujundaja: Tiia Eikholm

Autoriõigus: Tallinna Tehnikaülikool ja Raimund-Johannes Ubar, 2016

ISSN 1406-3751

ISBN 978-9949-83-053-4

Sisukord

Raimund-Johannes Ubar	9
Aastad, mis möödusid linnulennul	13
Raimund Ubari lühisõnavõtt Riigi teadus-, kultuuri- ja spordi- preemiate ning F. J. Wiedemanni keeleauhinna kätteandmisel 24. veebruaril 2016. aastal	45
Aukartus teaduse ees	47
Bibliograafia	97
Sissejuhatus bibliograafiasse	99
Publikatsioonid	109
Raamatud	109
Õppevahendid	110
Autoritunnistused	110
Artiklid	111
Varia	210
Juhendatud doktoritööd	223
Personaalia	225
Nimeregister	229
Topic register of digital test and diagnosis	237

Tiule

Tiinale

Jana Pipa Mariale

Ekke Peetrile

Mark Artur Stefanile

Sissi Margaretile

Raimund-Johannes Ubar

Raimund-Johannes Ubar sündis 16. detsembril 1941. a. Tallinnas.

Haridustee

1960 lõpetas J. Westholmi Gümnaasiumi

1965 lõpetas TPI energeetikateaduskonna automaatika ja telemehaanika erialal

1968–1971 N. Baumani nim. Moskva Kõrgema Tehnikakooli aspirant

1974–1975 Dresdeni Tehnikaülikooli järel doktorantuur

Teaduskraad ja -kutse

1971 tehnikateaduste kandidaat (N. Baumani nim. Moskva Kõrgem Tehnikakool)

1978 dotsent

1986 tehnikadoktor (Läti NSV TA/Riia Elektroonika- ja arvutitehnika instituut)

1987 professor

1993 Eesti TA akadeemik

Teenistuskäik

1965–1968 Tehase "Punane RET" Raadioelektronika Konstrueerimisbüroo insener, vaneminsener, grupijuht

1988–1989 Barkhauseni õppetooli juhataja Dresdeni Tehnikaülikoolis

Tallinna Tehnikaülikoolis

1971–1992 informatsioonitehnika kateedri, 1972. a-st elektronarvutite kateedri assistent, vanemõpetaja (1971), dotsent (1976), professor (1987), juhataja (1987–1992)

1993–1997 elektroonika kompetentsuskeskuse rajaja ja juhataja

1992–... arvutitehnika instituudi arvutisüsteemide diagnostika ja verifitseerimise professor ja õppetooli juhataja

2003–2005 Eesti TA uurija-professor
2008–2015 Eesti teadustippkeskuse CEBE juht

Teadustöö põhisuunad

digitaalsüsteemide testimine ja diagnostika
arvutisüsteemide projekteerimine ja diagnostika
digitaalskeemide defektide modelleerimine, testide analüüs ja süntees

Tunnustused

1986 2 hõbemedalit NSVL Rahvamajanduse Saavutuste Näituselt
1999 Eesti Vabariigi teaduspreemia
2001 TTÜ suur teenetemedal *Mente et manu* nr. 2
2002 Valgetähe III klassi teenetemärk
2003 Harkovi Rahvusliku Raadiotehnika Ülikooli auprofessor
2005 IEEE Computer Society teenetemedal Meritorious Service Award 2005
2006 IEEE Computer Society Golden Core autasu
2009 Eesti Teaduste Akadeemia medal
2012 Ukraina Raadioelektronika Akadeemia kuldmedal
2012 IEEE Computer Society Certificate of Appreciation
2013 Eesti TA Nikolai Alumäe nim. medal informaatika ja tehnika-teaduste alal
2016 Teaduspreemia pikaajalise tulemusliku teadus- ja arendustöö eest

Best Paper Awards MIXDES'1998, MIXDES'2001, MIXDES'2003, EAEEIE'2005, DDECS'2012, LATW'2012, WRTLTL'2013

Teadusorganisatoorne ja -administratiivne tegevus

1991–2003 Eesti Teadlaste Liidu volikogu liige
1992–... Eesti Automaatikute/Süsteemiinseneride Seltsi liige
1992–... Balti Tehnoloogiateaduste Akadeemia asutajaliige
1993–1997 Eesti Teadusfondi Nõukogu esimees
1993–1997 Eesti Teadus- ja Arendusnõukogu liige

1994–1996 Eesti Vabariigi Presidendi akadeemilise nõukogu liige
1994–1996

1994–1996 Eesti Vabariigi teaduspreemiate komisjoni liige

2005–2010 Eesti Vabariigi teaduspreemiate komisjoni liige

1995–... ETTTC (European Test Tehnology Technical Committee) liige

1997–... TTTC (Test Tehnology Technical Committee) liige

1993–1995 ELi assotsiatsiooni EUROCHIP liige

1995–... ELi assotsiatsiooni EURO PRACTICE liige

2011–... Ameerika Nanoühingu (American Nano Society) liige

IEEE (Institute of Electrical and Electronics Engineers) liige

IET (Institution of Engineering and Technology) liige

ACM–SIGDA (Association for Computing Machinery Special Interest Group on Design Automation, USA) liige

EAEIE (European Association for Education in Electrical and Information Engineering) nõukogu liige

Täiendanud end Saksamaal, Rootsis, Prantsusmaal, USA-s, Itaalias; külalislektor enam kui 30 ülikoolis või teaduslikus uurimisasutuses.

Enam kui 50 rahvusvahelise teaduskonverentsi programmikomitee liige, esimees, sektsioonijuhataja; üle 10 rahvusvahelise konverentsi peakorraldaja.

Erialajakirjade Information Technology and Control ja Nordic and Baltic Journal of Information and Communication Technologies toimetuskolleegiumide liige

4 autoritunnistust; üle 500 teaduspublikatsiooni, sh 6 monograafiat.

Tema juhendamisel on kaitstud 18 kandidaadi- või doktori- ja 32 magistriväitekirja.

Harrastused ja huvialad

1959–1967 Eesti sportvõimlemise rahvuskoondise liige

1964–1971 TTÜ Akadeemilise Meeskoori liige

reisimine, matkamine, fotograafia, kirjutamine (teadus- ja hariduspoliitika, reisikirjad), muusika (suupill)

Aastad, mis möödusid linnulennul¹

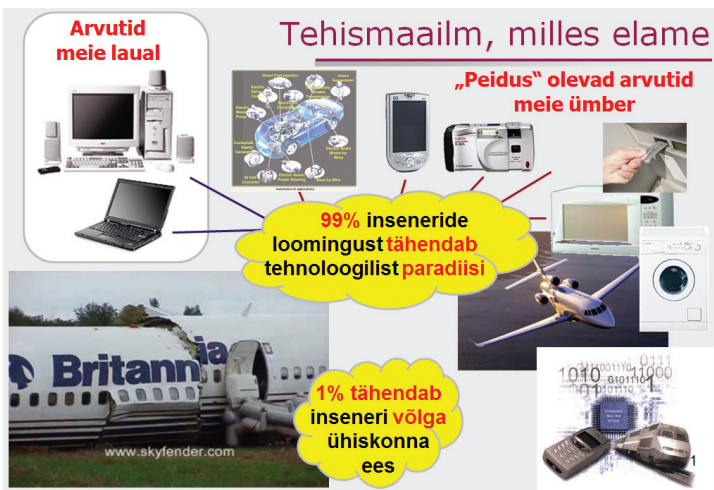
Aeg, kus me elame

Meie elu dikteerib üha rohkem meid ümbritsev tehismaailm, mille ajuks on arvutid ja elektroonika. Isejuhtivad autod või see, et Intel valmistas 1-sendi suuruse mikroskeemi, mille sees on arvutite võrk, raadiosaatjad ja -vastuvõtjad, ei pane enam kedagi imestama. Uusi tehnikaimesid võetakse vastu hoopis rahulolematult, et kõik nii aeglaselt areneb.

Sellest, mille on loonud insenerid ja teadus, moodustab 99% tehnoloogilise paradiisi, aga on veel üks protsendiosake, mida me ei andesta inseneridele – need on häired ja tõrked tehismaailmas, mis võivad põhjustada õnnetusi ja hukatust. Selle 1% kaotamisele ongi pühendunud teadusvaldkond, mida nimetatakse tehniliseks diagnostikaks. Just selles valdkonnas, peaaegu selle tekkemomendist peale, kui tuli ilmale esimene mikroprotsessor, ongi kulgenud minu teadlase teekond.

Arvutiteadus on teadus keerukusest. Arvutite programmeerimine tähendab keerukuse valitsemise ja organiseerimise kunsti. Probleemide lahendamine arvutiteaduses tähendab keeruka muutmist lihtsaks. Paradoksaalselt on tehnoloogia võimaluste areng olnud pidevalt ees arvutiteaduse arengust ja seda põhjusel, et hüpped tehnoloogia keerukamaks muutumisel on nõudnud uute paradigmade tekkimist teooriates, ehk siis "uuesti alustamist algusest". Samasugune tagaajamise fenomen on kehtinud ka tehissüsteemide loomise ja nende usaldatavuse tagamise vahel. Iga uus tähendab uusi ohte. See 1% tehismaailma "vastupanu" oma loojate soovidele on kui damoklese mõök rippunud pidevalt diagnostikateadlaste ja -inseneride peade kohal. Ometi küsitakse vahel: milles probleem, arvutid ju töötavad hästi ja õnnetusi

¹ Avaldatud kogumikus "Eesti Vabariigi preemiad" Teaduspreemia saamise puhul pikaajalise tulemusliku teadus- ja arendustöö eest. Eesti Teaduste Akadeemia Kirjastus, 2016.



tekib harva? Eks vastus ole juba küsimuses endas olemas – süsteemide töökindlus ongi selle eest vastutavate teadlaste ja inseneride töö tulemus.

Märkimisväärse panuse sellesse valdkonda on andnud Tallinna Tehnikaülikooli arvutitehnika instituudi juurde tekkinud noortest teadlastest koosnev koolkond, mille tekkimist loengi oma elutöö põhitulemuseks. Meie instituudist on saanud keskus, kus tehakse head teadust ning on rahvusvaheliselt tunnustatud doktorantuur. Mu õpilased juhiavad ja koordineerivad regulaarselt kõrgetasemelisi europrojekte, kuhu on kaasatud Euroopa tippülikoole ja maailma tipptööstust. See ongi parim kingitus õpetajale, kui õpilased tema tööd jätkavad ja õpetajast mööda lähevad.

Lapsepõlv ja kooliaeg

Aga kuidas kõik siis algas? Sündisin Tallinnas, kui isa oli rindel. Esimesed kolm aastat kasvasin saksakeelses peres. Mu vanaisa läks 14-aastase poisina laia maailma, sai palju võõrkeeli selgeks, õppis Venemaal mõisavalitsejaks ja leidis elukaaslase Lätist, rikka metsakaupmehe tütre, kelle tõi Eestisse. Nii valisidki mu vanavanemad suhtlemiseks saksa keele ja ka mu ema sai saksakeelse hariduse. Mina rääkisin 3-aastasena kahte keelt. Pärast sõja lõppu küüditati vanaema Siberisse. Enam polnud põhjust suhelda kodus saksa keeles ja nii ma selle keele ka unus-

tasin. Alles 33-aastasena, kui saatus mind aastaks Dresdenisse viis, õppisin saksa keele uuesti ära. Ehkki ma pole kunagi saksa keelt koolis õppinud, valdan seda paremini kui inglise keelt.

Mu isa töötas Juvelitehases, tema käe all valmisid kaunid ehted ja hõbekarikad. Ema oli kodune ja kasvas kolme last. Isa süstis minusse spordipisiku. Sageli korraldasime ümbruskonna hoovide vahelisi kergejõustikuvõistlusi, kus isa oli mõnikord kohtunikuks. Mäletan ühte kaugushüppevõistlust, kus isa mõõtis naabri poisile sentimeetri rohkem kui mulle. Sain teise koha. Hiljem avaldas isa mulle päris tõe: tegelikult olin mina sentimeetri võrra kaugemale hüpanud... See oli minu jaoks ülluse ja aususe õppetund, millest õppisin muudki – nõudlikkust enese vastu. Õppisin, et latist tuleb mitte napilt üle hüpata, vaid kõrgelt ja veenvalt. Nõnda olen hiljem endale ise elu raskemaks teinud, kuid võidud on selle võrra tõelisemad olnud.



Noorusaja vallutas mul sport, jättes aga aega ka muuks. Meil oli Westholmis (tollases 22. Keskkoolis) aktiivne klass, kes kaks aastat järjest võitis esikoha kooliolümpiaadidel, kus minagi andsin panuse, kas kitarrimängides või rahvatantsijana. Võimlemisõpetajalt sain aga ainsa "kahe" oma koolipõlve ajaloo: alustasin marssi parema jalaga, sellepärast. Paradoksaalselt sain hiljem just sportvõimlemises Eesti rahvuskoondise liikmeks. Võistlesin kolmel Rahvaste Spartakiaadil ehk siis N Liidu "olümpiamängudel". Sport kasvatas tahtejõudu, karastas, õpetas riskimist ja enda proovile panemist. Võimlemise loominguliseks osaks oli uute trikkide välja mõtlemine ja õppimine. Mu lemmikriistaks oli kang ja tippsaavutuseks kahekordne salto, millega olin pioneeriks eesti võimlemises. Uhke oli olla võimleja. Oma

pulmas, tuues korstna otsast alla vankriratast, tegin korstnal ka piduliku kätel seisu. Kätel olen Pirita kloostri müüril sammunud ja tantsupidudel twisti rütmis saltot hüpanud.

Koolis pidime kõik astuma pioneeriks. Meie klassis olid vaid üksikud, kes keeldusid, mina nende hulgas. Ei hoolinud ma ka ekskursioonidest, mida korraldati ainult pioneeridele, näiteks šokolaadivabrikusse või Pika Hermannini torni, kust võis Soome randa näha. Mitte et isa poleks lubanud mind pioneeriks, aga ma teadsin, et talle ei meeldiks see. Ja aegamisi süvenes ka minus endas tunne, et ma ise ei taha. Komsomoli astumise aeg oli jälle minu jaoks ebamugav periood. Keeldumine viis konfliktidesse nii õpetajatega kui ka kooli direktoriga. Ei lubatud mind võistlusreisidele ja hoiatati ülikooli mitte pääsemisega. Kooli lõpetasin hõbemedaliga – olin lõpukirjandis kasutanud ühte sõna murdes, mis eesti keele õpetajale ei meeldinud.

TPI-s oli avatud uus eriala – automaatika. See sama ala, mida mu onu iseõppinuna valdas juba aastaid, olles ehitanud näiteks oma garaaži ukseid automaatselt avanevatena kaugjuhtimise teel. Selles mõttes tegeles ta "targa maja" projektiga juba 50 aastat enne seda, kui see täna on aktuaalseks saanud. Onu eeskujust tiivustatuna viisingi dokumentid TPI-sse. Minu otsus inseneriks õppida valmistas isale pettumuse, kes oleks soovinud, et tema pojast saaks arst. Hiljem ma "rehabiliteerisin" pisut ennast, kuna mu erialaks kujunes arvutite "tervis", ehk siis ikkagi kaudselt "meditsiin".

Ülikool

Konkurents automaatika erialale oli suur. Vastu võeti vaid need, kes sooritasid kõik eksamid viitele. Minul ei läinud ülikooli astumine libedalt. Nimelt oli matemaatikas eksaminaatoriks tesiste hulgas ka minu kooliõpetaja, kes mu teadmisi kõrgelt hindas. Mu eetilised töökspidamised aga ei lubanud minna "kergema vastupanu" teed – astuda oma õpetaja juurde. Valisin teise eksamineerija, kes "õnnetuseks" esitas lisaküsimuse, mida meie koolis ei olnud puudutatud. Hinne 4 sulges ukse automaatikute rühma. Õppisin ühe aasta elektrivõrke ja süsteeme, mille järel õnnestus siiski igatsetud erialale üle minna.

Teadusele ma ülikooliaastatel ei mõelnud, kuigi õppimine kulges sama kergelt kui kooli ajal. Mul oli palju huvisid, lisaks spordile laulsin TPI



Wilhelm Kracht



Hanno Sillamaa

meeskooris ja tuli ka elatist teenida. Sagedased võistlusreisid sundisid puuduma loengutelt, mis pani iseseisvalt õppima, raamatuid uurima ja optimaalselt aega planeerima. Salamahti see kõik kujundas pinnast teadlase elukutseks.

Tudengieas tegin ühe kummalise tähelepaneku. Kui esimestel kursustel oli mu mälu suurepärase, mis tähendas seda, et eksamile minekuks piisas konsepti ühekordsest läbilugemisest, siis viimastel kursustel hakkasin tähele panema, et mehaaniline mälu oli justkui halvemaks muutunud ja asjade meenutamiseks kippusin rohkem loogikat kasutama. Ühene järelalus sellest – olin ülikoolis õppinud mõtlema. Mulle meeldis rohkem probleeme lahendada kui tekste ja fakte meelde jätta. Ülikoolis oli kõik väga erinev sellest, mis koolis oli olnud. Kool põhines kontrollil, ülikool – vabadusel ja vastutustundel. Matemaatika harjutusi viis läbi assistent Arno Kass, kes tavatses tahvli juures hätta jäänule öelda, et tolle projekteeritud sillast ei julgeks tema küll üle minna. Matemaatika loenguid pidas väga selgelt ja arusaadavalt Leo Ainola. Need toimusid Kopli hoone kuulsas seitsmendas auditooriumis korraga 300 üliõpilasele. Kaunis vaade läbi akende sinisele merele viis pahatihti mõtted teoreemidest eemale. Füüsikat õpetas äärmiselt sümpaatne ja delikaatne Albrecht Altma, kellele oleks väga piinlik olnud eksamil häbisse jääda. Õppejõud, keda eriliselt imetlesin, oli dotsent Wilhelm Kracht. Willi, nagu teda kutsusime, esitas meile kord loengul ühe maailma klassiku Edward McCluskey, keda ma hiljem

isiklikult tundma õppisin, matemaatilise meetodi. Seejärel aga asetas sinna kõrvale ka ühe omaenda meetodi, mis täiendas McCluskey't ja oli täpsem. Klassika tähendas minu jaoks midagi lõpetatut ja igavest. Klassikud olid Newton, Einstein, Darwin. Aga et klassikute kõrvale suudab midagi panna ka üks eesti mees, tähendas minu jaoks midagi erilist ja suursugust. Võib-olla just see loeng oligi hetk, kui minuski hakkas mingi seeme idanema – midagi niisuguse järelduse taolist, et uue meetodi välja mõtlemiseks teaduses ei pea olema just Newton.

Professor Hanno Sillamaa autoriteet kujunes nii tugevaks, et aastaid hiljem oma doktoritööd kaitsma minnes tundsin kohmetust, kuna tuli oma õpetajast mööda astuda, kellel endal ei olnud doktorikraadi. Olin oma teadustulemuste poolest küll juba mõnda aega "valmis", aga just sellest kohmetusest üle saamine võttis veel mitu lisa-aastat doktoriks väitlemiseni.

Matemaatika erirühma astujaid vabastati lisanduva õppekoormuse tasakaalustamiseks omal valikul mõnest põhiaainest. Näiteks võtsin end vabaks arvutite kursusest, mida luges kuulsa keeleteadlase poeg Andri Ariste. Elu paradoksina sai aga just arvutite riistvara hiljem mu erialaks. Mall Kotli – eesti esimese programmeerimiskeele MALGOL looja – õpetas meile arvutite automaatprogrammeerimist. Läksin huviga tema loengule, sest ma ei suutnud ette kujutada, kuidas on võimalik automatiseerida niisugust intellektuaalset tööd nagu programmide välja mõtlemine. Selgus, et tegu polnudki müstikaga. Programmi mõtles välja ikkagi inimene, masin vaid tõlkis kirjapandu ümber ühte teise keelde, mida arvuti riistvara mõistaks.

Automaatika ainetega viisid meid kurssi dotsendid Lauri Einer, Erik Hansen (kirjanik Tammsaare poeg), Heino Ross, kes oli meie rühma juhendaja, Guido Väljamäe. Meil olid väga head õppejõud, kes kujundasid meis kõigis loovat insenerlikku mõtlemist, iseseisvust ja kriitilist meelt. Peaaegu kolmandik me rühmast lõpetas ülikooli kiitusega, kes said hiljem kõik tehnikakandidaatideks, kolm meie hulgast kaitsesid doktorikraadi ja on täna akadeemikud.

Minu praktikakohaks sai Raadiotehase "Punane Ret" juurde kuuluv raadioelektronika konstrueerimisbüroo ehk lühendatult TKBRE, kus tegin oma diplomitöö ja kuhu ma hiljem ka tööle jäin. Too aeg oli läbimurdeline tehnoloogias – toimus üleminek elektronlampidelt

transistoridele. Diplomitööna projekteerisin ja ehitasin ise valmis esimese transistoridel töötava impulssvoltmeetri tolleaegses N Liidus. Mul oli tarvis sinna väga heade omadustega lairibavõimendid. Katsetasin mitmeid skeeme erinevate tagasisidestustega, kuni paari kuu pärast olin leiutanud ühe erilise "transistorkolmiku". Võimendi osutus paremaks, kui ajakirjadest loetudameeriklaste skeemid. Hiljem hakati mu kolmikut kasutama ka meie asutuse mõnes teises laboris, aga patenteerimata see jäigi.

Töö selle voltmeetri kallal jätkus peale diplomikaitsmist. Seade pidi mõõtma 75 tuhande voldiseid impulsse. Selliseid impulsse Eestis kusagilt võtta ei olnud ja nii tuli katseteks sõita tellijate juurde Moskvasse. See oli paraja riskiga töö, sest kogu projekteerimine ja senine katsetamine oli toimunud millivoldiste impulsside abil ning polnud üldse selge, kuidas töötab pingejagaja ja kas voltmeetri varjestus ikka kaitseb meie õrnu transistorskeeme kilovoltide pealetungi eest. Aga katsetused laabusid, sellist riistapuud ei olnud veel olemas maailmas ja meie tööd tunnustati. Mul on hea meel, et õnnestus õigel ajal korraks ka insenerina "tipus ära käia".

Minu juhendajaks inseneriks saamisel oli Peep Tamm, tore ja lahke kolleeg, alati valmis kõike seletama ja vastama ka rumalatele küsimustele. Samas laboris töötasid veel ühtse perena Vello Klanberg, Kalju Liin, Manfred Rillo, Karl Sults, labori juhatajaks oli Ideja Jefimovna Rappoport, meeldiv ja asjalik naisterahvas, kellel igasugused bossi kompleksid puudusid. Mul igati vedas kollektiiviga, kes minust kolme aastaga inseneri tegi.

Aga esimesed töökogemused ajasid noorel inseneril "nina püsti": leidsin, et paljusid asju õpetaksin ülikoolis paremini kui mu endised õpetajad. Alles hiljem hakkasin mõistma kui väär oli mu selline mõtlemine. Olin saanud tegelikult väga hea ülikoolihariduse, mis ei andnud küll täpselt just neid oskusi, mida vajasin tööl, aga need puudu jäänud oskused tulid juba iseenesest töö käigus kiiresti. See haridus, mille olin saanud ülikoolist, andis mulle abstraktse analüüsivõime näol teatava eelise oma kolleegide kõrval laboris. Mina mõtlesin pisut teistmoodi kui nemad, mis andis mulle võimaluse olla mõnikord originaalsem, uuendusmeelsem, innovaatilisem. Sellise omaenda kogemuse tõttu ei jaga ma ka tänaseid etteheiteid meie ülikooliharidusele, et see olevat



Abikaasa ja raamatud

liiga akadeemiline ja elukaage. Elutarkus ei peagi tulema ülikoolist, vaid kujuneb hilisemas elus endas. Ja konkreetsed praktilised insenerioskused tulevad kiiresti, kui tugev akadeemilise hariduse põhi on all.

Esimesel suvel pärast diplomikaitsmisi abiellus suur osa mu rühma-kaaslasti, nende hulgas ka mina. Pulmades andsime üksteisele edasi Peeter Mudisti kujundatud vasest rändkarikat, millele graveerisime abiellujate nimed. Minu abikaasaks sai mu klassiõde Tiiu Kailvee, TÜ haridusega saksa filoloog, kes on töötanud nii koolis õpetajana kui ka tõlkijana. Oma hobina on Tiiu laulnud juba aastaid Paul Ruudi kerge- muusikakooris selle loomisest alates.

Esimesed sammud teadusse

Teadusse sattusin alles pärast kolme aastat inseneritööd elektroonikuna TKBRE-s (1965–1968). Töö oli algul põnev, aga pikkamisi hakkas muutuma rutiinseks ja nii haarasingi kinni TPI-st pakutud võimalusest minna õppima sihtaspirantuuri Moskvasse.

Ma ei olnud tegelikult kunagi veel mõelnud teadlase karjäärile, aga insenerina juba tegutsesin alateadvuses kui teadlane. Kui mu kaaslased laboris ehtasid elektroonikaseadmeid kogemuspõhiselt ja katsetele- tuginedes, siis mina kõigepealt arvutasin paberil ja alles seejärel hakkasin transistore omavahel kokku ühendama. Üheks mu omaduseks, mis mind praktilises inseneritöös segama hakkas, oli uudishimu. Oleksin

alati tahtnud oma uute väljamõeldud elektronskeemidega rohkem katsetada ja neid täiustada, pidin aga tegema seda, mida laborijuhataja nõudis. Töös oli liiga palju ettekirjutusi, rutiini ja liiga vähe vabadust uurimiseks ning uudishimu rahuldamiseks.

Nii tegingi alles nüüd oma valiku teaduse suunas, tunnetades otseselt kutsumust, aga mitte kedagi järele matkides või peavoolu järgides, jannunedes vaid vabaduse ja loominguliste seikluste järele.

Aspirantuuri koha valik seondus koomilise puändiga. 1964. aastal oli loodud TTÜs arvutustehnika kateeder. Õige pea eristusid kateedri töös kaks suunda, mille baasil sündisid juba kahe aasta pärast kaks uut iseseisvat kateedrit – arvutusmatemaatika ja informatsioonitehnika. Viimast juhatas dotsent Ustus Agur. Vajades kateedrisse informaatika asjatundjat ja otsides sobivat ülikooli, kuhu tulevast kolleegi õppima suunata, jäi ta silm peatuma Informatsioonisüsteemide kateedril P-7 Moskva Baumani-nimelises Tehnikaülikoolis MVTU. Moskva Riikliku Ülikooli kõrval loeti MVTU-d tähtsusetult teiseks ülikooliks N Liidus. Puänt oli aga selles, et kateedris P7 õpetati mitte informaatikat, vaid lennuparaatide ja kosmoselaevade infosüsteeme. Kui läksin esimesele kateedri seminarile ja sattusin kuulama ühe aspirandi ettekannet, kus jutt käis kosmoselaevade navigeerimisest tähtede järgi, millest ma midagi ei mõistnud, siis sain ikka paraja šoki küll. Asusin täiesti vales kohas. Kuid pikapeale kohanesin ja tunnetasin, et elektroonika on ühesugune nii arvutites kui rakettides.

Sisuliselt oli MVTU näol tegemist sõjatööstusele orienteeritud õppeasutusega. Teadus oli siin väga tugeval tasemel ja ka nõuded õppetöös olid väga kõrged, näiteks diplomitööde maht oli mitmekordne võrreldes TPI-ga Eestis. 60-ndad oli veel see aeg, kus N Liit oli tehnika valdkonnas võrdne USA-ga.

Mu teemaks Moskvas sai kosmoselaeva Venera elektrisüsteemide testimine. Stipendium oli 100 rubla kuus, tööol olin saanud 125, mis tähendas tagasiminekut. Aga siis vormistati mind poole kohaga nooremteaduriks uuele lepingule Lavotškini raketi- ja lennukitehasega, millega lisandus veel 42 rubla. Sain endale ka juhendaja, kes oli meistersportlane ujumises ja alpinismis. Spordi teemal oli meil palju ühist rääkida, teadusega ta aga ei tegelenud ja sisulist juhendamist ma ei saanudki. Mõnes mõttes oli see hea – olin vaba oma uuringutes ega sõltunud

kellestki. Aga esialgu ei osanud ma vabadusega midagi peale hakata. Ei teadnud isegi seda veel täpselt, mida nimetatakse teaduseks. Hakkasin õppima kõigepealt uut sõnavara, mida kateedri seminaridel kasutati. Et "oma rida" üles leida, tuli töötada pikki päevi, kus nägin vaid oma töölaudu Baumanis, Lavotshkinis ja "Leninka" raamatukogus, aga mitte Moskvat ennast. Ka sport tuli unustada päevapealt.

Aspirantuur Moskvas

Mida tähendab teadus, ei mõistnud ma täpselt veel mõnda aega, sest mu ülesanded olid väga praktilised. Alles ühel päeval, kui mul ootamatult välgatas peas idee, kuidas õnnestuks efektiivsemalt ühte oma probleemi lahendada kui seda oli seni osatud, hakkas mulle aeglaselt selgeks saama, mida tähendab falsifitseerimine ja selle kaudu ka see, mida tähendab teadustulemus. Projektid, joonised ja arvutused, mida tehases uurisin, olid liiga konkreetsed ja detailirohkusesse võis ära uppuda. Vajasin abstraktsemat keelt oma uurimisobjekti kirjeldamiseks, et mõista paremini probleemide olemust. Vajasin matemaatilist mudelit. Panin oma uuele mudelile nimeks "*Venera* imitaator". Sõna "mudel" oli tehase seltskonnale võõras, aga "imitaator" oli neile tuttav termin. Oma mudelipõhist katsestendi hakkasin ehitama ülikooli laboris, kus mu senise elektroonikainseneri kogemused kulusid nüüd marjaks ära. Mu oskusi märgati ja tunnustati. Makett, mille minireleedest ja minielektrimootoritest valmis ehitasin, läks hiljem ka õppelabori kasutusse. Kogu töö olin üksinda teinud, leping tõi kateedrile 200 tuhat rubla, mina olin viie kuu eest saanud 210 rubla. Tõsi, hiljem sain ka kuukulguri projektis osalemise eest preemiaks 80 rubla. Aga väitekirja teemat polnud mul ikkagi veel.

Olen oma õppejõu töös jõudnud arusaamisele, et õpihuvi teoreetiliste probleemide vastu tekib tudengitel paremini siis, kui neil on juba olemas mingi praktiline kogemus või mingi muu analoogia äratundmise võimalus õpitava suhtes, mis käivitaks aktiivset mõtlemist ja kriitilist analüüsi. Nii muutus ka minul nüüd kuivade teadusartiklite lugemine seiklusrikkaks tegevuseks, kus hakkasin oma abstraktsetele algoritmidele leidma sarnasusi teistest valdkondadest. Näiteks avastasin, et tehniliste rikete diagnoos on see sama probleem, millega tegelevad arstid, kui diagnoosivad haigusi inimestel.

Mu teine talv Moskvas osutus veelgi produktiivsemaks, töötasin välja uusi meetodeid kosmoselaevade testide optimeerimiseks. Suveks tulin Tallinna. Õppisin ajakirjas "Horisont" järjejutuna avaldatud Leo Võhandu programmeerimise kursuse abil selgeks keele MALGOL kasutamise ja programmeerisin ära kõik oma Moskvas loodud algoritmid ning viisin suve jooksul läbi ka vajalikud arvutiekspereimendid TPI-s. Tol ajal tuli programme perforeerida telegraafilintidele, jätta ööseks perfolint operaatorile, kes hommikuks lasi programmi läbi arvutist Minsk-2. Et aega kokku hoida ja tülikat "arvutis käimiste kordi" vähendada, üritasin programme kirjutada veatult. Täna nii ei tehta, vigade parandamine käib dialoogis arvutiga. Perforeerisime oma programme mõnikord koos Veikko Siimariga, hilisema TTÜ õppejõuga, kes oli olnud Rooma olümpiafinalist ujumises. Ka tema ei tegelenud enam spordiga. Veikko juhendus deviisist: "Mida aasta edasi, seda väiksemaks muutuvad šansid spordis, aga kasvavad teaduses." Ligipääs arvutile oli Tallinnas palju paremini organiseeritud kui Moskvas, Eesti oli juba 60-ndatel e-riik.

Mu väitekirja sisuks sai komplekssete tehniliste süsteemide testide süntees ja optimeerimine. Olin rakendanud tol ajal uudset "harude ja piiride" matemaatilist meetodit ning välja töötanud mitmeid uusi algoritme ja arendusi, neid võrrelnud ja eksperimente läbi viinud oma Venera imitaatori peal. Väitekirja oli valmis saamas, askeetlik eluviis ja "abielu" teadusega oli viljakaks osutunud. Nüüd aspirantuuri lõpusirgel muutsin elustiili, aega oli rohkem ja hakkasin aktiivselt külastama Moskva teatreid ning varsti olin kõrvuni armunud mitte üksnes teadusse, vaid ka vene kultuuri.

Dissertatsiooni trükkisin valmis ühiselamus. Seejärel viisin masinakirja ülikooli salajasse eriosakonda, kus lisasin veel ühe seal samas koha peal trükitud lehekülje, millele ilmus kogu töö ainus (!) "salajane" sõna – "Venera". Pärast seda muutus salajaseks kogu väitekirja, mida ma kunagi enam ei tohtinud näha väljaspool seda eriosakonda.

Teaduskonna suur kaitsmisnõukogu koosnes 21 professorist. Kaitsmisprotseduur polnud Baumanis sugugi formaalsus nagu enamasti mujal. Kandidaadikraadide puhul põrus läbi umbes viiendik kaitsjatest, doktorikraadide puhul sai läbi vaid kolmandik. Kaitsmine oli mõnikord seotud poliitikaga. Mõjuvaks faktoriks võis saada näiteks



Mark, Marga, Tiina, Ekke, Pipa

dissertandi juhendaja renomee või kateedrijuhataja "tähtede seis" teaduskonnas. Ka täiesti "tundmatu" oponendiga kaitsmisele minna oli riskantne. Kateedrid hoidsid väga oma reputatsiooni ja suure nõukogu ette pääsemiseks olid eeltingimusteks edukas proovikaitsmine kateedris ja õnnestunud väitlused oponentide juhitud laborites. Mäletan, kuidas mu ühele Kasahstanist pärit ühiselamukaaslasele, kelle väitekiiri polnud just väga tugev, öeldi viisakalt: "Kuulge, teil on ju ka kodus oma ülikooli nõukogu, kaitske seal, meie aga anname teile kaasa soovituskirja...". Nii käituti, kui kateedri reputatsioon võis ohtu sattuda.

Pärast kaitsmist 1971. jaanuaris tehti mulle ettepanek jääda Moskvasse tööle. Loomulikult pöördusin tagasi koju – olin ju ülikooli poolt saadetud sihtaspirant.

Järgmisel aastal sündis meil peres tütar Tiina. Tema on valinud endale kunstniku tee ja meil on tore filosoferida omavahel füüsikute ja lüürikute teemal. Täna kasvatab ta nelja last.

Teekond doktorikraadini

TTÜ-s tööle asudes oli informatsioonitehnika ehk arvutite eriala alles väga uus, õppejõududest oli puudus ja mul tuli õpetada kohe väga palju erinevaid aineid. Auditoorne koormus oli 25–30 tundi nädalas, kusjuures kursused olid kõik uued ja loengute ettevalmistamiseks tuli appi võtta öid. Samal ajal otsisin ka uut teadustemaatikat. Moskvas olin spetsialiseerunud kompleksüsteemide, eeskätt lennuaparaatide diagnostikale. Aga Eestis lennukitööstust ei olnud, seega tuli eriala muuta. Nägin kahte võimalust. Neil aastail astusid me ellu arvutid ja ka meditsiinis hakati otsima võimalusi haiguste diagnostika automatiseerimiseks arvutite abil. Inimestki võis vaadelda kompleksüsteemina, midadiagnoosida, mis oleks mulle uurimisobjektina kindlasti hästi sobinud. Teiseks võimaluseks oli hakata tegelema ka arvutite endi diagnostikaga, millest oli samuti sel ajal kujunemas kuum valdkond. Valisingi viimase, kuna Eestis oli parajasti hoogu läinud arvutite ehitamine ja Küberneetika instituudis Harri Tani juhtimisel oli leitud ka sobiv nišš – spetsialiseeritud arvutite projekteerimine. Käsil oli arvuti STEM ehitamine. Pakkusin oma panust testide programmeerimiseks arvutile STEM ja nii algaski pikaajaline koostöö Küberneetika Instituudi ja Tehnikaülikooli vahel.

See oli minu jaoks tehnikateaduste seisukohalt väga tänuväärne periood, kuna õnnestus ühitada nii oma aspirantuuris saadud teadmisi kui ka õppetööd tihedalt toleaege elektroonikatööstuse vajadusega Eestis – algul Tallinna Elektrotehnikatehase TUI-ga (1972–1976) ja seejärel Küberneetika Instituudi Arvutustehnika EKB-ga (1976–1991). Töötasime välja meetodeid ja algoritme arvutite riistvara testimiseks ning rakendasime oma teadustulemusi TUI-s konstrueeritud arvuti "STEM" diagnostikasüsteemi loomisel, mis võimaldas arvutil ennast ise testida. 70-ndate lõpul ja 80-ndatel töötasime välja tarkvara testide sünteesi automatiseerimiseks, mida kasutati väikearvutite arendustöös ja tootmisel nii NL juhtivates firmades kui ka Eestis loodud arvutite puhul – 70-ndate lõpul miniarvuti "VIRU", mida rakendati Tallinna Elektrotehnikatehases jõupooljuhtide tootmisel, ja 80-ndate lõpul EKTA poolt tootmisse juurutatud kooliarvuti "Juku".

Tänuga meenutan sellel Eesti oma arvutite loomise perioodil toimunud tihedat koostööd kolleegidega Küberneetika instituudist nagu

H. Tani, T. Lohuaru, P. Saraškin, A. Jõgi, M. Pall, A. Voolaine, O. Räisa, H. Haak jt., aga samuti oma tolleaegsete õpilastega TTÜs A. Viilupi, T. Evarsoni, A. Toomsalu, M. Plaki, P. Kitsniku ja teistega TTÜs.

Elektroonikaskeemid on väga keerulised, sisaldades sadu miljoneid loogikaelemente, mis kõik võivad mitmetel põhjustel rikki minna. Skeemide testimise eesmärgiks on avastada niisugused rikked. Testide süntees on äärmiselt keeruline, sest tuleb välistada olukord, et mingi rike võiks testimisel jääda avastamata. Kõikvõimalike rikete simuleerimine ehk "läbimängimine" sünteesitud testidega võtab rikete suure hulga tõttu meeletult aega. Seepärast ongi iga uus idee, mis võimaldab simuleerimisel ja analüüsil aega kokku hoida, väga tähtis tulemus elektroonika diagnostikas.

1970. aastate keskel sattusin ühele N Liidu tippkonverentsile Uuralis. Tutvustasin seal oma uut ideed elektronskeemide testide usaldusväärsuse analüüsiks. Kui seni osati analüüsida testide efektiivsust rikete avastamisel ühe testi kaupa, aga testide hulk võis ulatuda tuhandetesse, siis minu uus algoritm võimaldas analüüsida üheaegselt palju teste korraga. See tähendas aga põhimõttelist murrangut testide analüüsi kiiruse tõstmisel. Algul ei usutud mind, et selline testide üheaegne küllaltki keerukas matemaatiline analüüs on üldse võimalik. Momen-taalselt tekkis üks *ad hoc* asjatundjate töögrupp veel sel samal konverentsil, kes hakkas mu ideed kontrollima. Aga kõik oli õige. Ja just see sündmus viiski mind üheainsa hetkega N Liidu tippasjatundjate seltskonda elektroonika testimise valdkonnas.

Need iga-aastased üleliidulised "diagnostikakoolid", mis kestsid nädala või rohkemgi, andsid võimaluse tihedaks ja viljakaks koostööks N Liidu tippteadlaste vahel. Sellesse kooli kutset saada oli tunnustus. Ja kriitika ettekantavate uute tulemuste suhtes oli halastamatu. Traditsiooniks kujunes "ära rahustada" aspirante, kes olid oma esimestest tulemustest liigvaimustuses. Pääs tippajakirjade veergudele käis üksnes läbi selle kooli filtri. Kahju oli vaid, et sellesse kooli ei pääsenud välis-teadlased. Põhjuseks oli paljude osavõtjate seotus salajaste tehastega ja sellest tulenev keeld kokku puutuda välismaalastega. Kord õnnestus mul siiski kokkuleppel peakorraldajaga tuua kooli inkognito üks Euroopa tippteadlasi, aidates nõnda kaasa juba õige varakult Ida- ja

Lääne koostöö käivitamisele. 1984. aastal korraldasime samalaadse, järjekorras 10-nda üleliidulise diagnostikakooli ka Tallinnas.

N Liidus oli tavaks, et kandidaadikraadi saanud noortel õppejõududel lubati pärast väitekirja kaitsmist aastaks kuhugi välismaale stažeerima minna. Ühtegi lääneriiki polnud mul asja. Nii öeldi mulle ülikoolis otse: "Astu parteisse ja ukсед lähevad sul lahti." Nn sotsmaad võisid aga kõne alla tulla küll. Valisingi Dresdeni Tehnikaülikooli Ida-Saksamaal. Valikut motiveeris võimalus taaselustada 3-aastase lapse saksa keele oskus.

Pärast teaduskontaktide loomist ja saksakeelsete artiklite avaldamist Ida-Saksamaal kutsuti mind järgnevatel aastatel pidevalt sinna tagasi loenguid pidama: Dresdenisse, Ilmenausse, Ida-Berliini, Leipzigi, Magdeburgi, Wismarisse. 1983. aastal võeti üks mu artikkel vastu maailma tippkonverentsile Milaanos, aga sõitmata sinna jäigi. Rohkem ma oma töid Lääne konverentsidele enam ei saatnud. N Liidus reisisin aga palju. Vladivostok oli kaugeim koht, kus õnnestus käia. Ümber linna kõrgusid seal lagedad sopkad, kus kunagi oli laiunud taiga, mis aga ehitusmaterjali saamiseks linna rajamisel maha raiuti. Loodus ei lase end narrida – seeditrimetsad sopkadel ei taastunudki enam.

Meie alal tavatseti öelda, et kolm artiklit keskajakirjas "Automaatika ja telemehaanika" pidavat tähendama juba doktoritööd. Need artiklid olid mul 1980. aastate algul olemas. Olin avaldanud ka mitmeid artikleid Saksa DVs, monograafia TPI kirjastuses [1] ja pisut hiljem veel ühe N Liidu keskkirjastuses *Mašinostrojenije* [3]. Aga doktoritööle ma tõsiselt ei mõelnud. Teadustööd ei teinud ma karjääri pärast ega ka "punktide kogumiseks", vaid rõõmu ja lusti pärast. Kuid siis hakati mult üha sagedamini konverentsidel küsima, millal ma oma "formaalsused" ära teen. Ja nii ta lõpuks läks: doktoritöö kaitsesin 1986. aastal Riias Läti Teaduste Akadeemia juures. Professori diplomi sain aasta hiljem.

Alternatiivsed graafid

70-ndate keskpaigas testide genereerimise algoritme luues tulin mõttele kujutada digitaalskeeme graafide abil, mis võimaldaksid korraga modelleerida nii skeemide funktsioone, struktuuri kui ka võimalikke

ГЕНЕРИРОВАНИЕ ТЕСТОВ ДЛЯ ЦИФРОВЫХ СХЕМ ПРИ
ПОМОЩИ МОДЕЛИ АЛЬТЕРНАТИВНЫХ ГРАФОВ

Рассматриваются синхронные цифровые схемы вычислительной техники, выходные функции которых представимы в виде множества функций $Y = F(Q, X)$, где $X = \{x_i\}$ – множество входных переменных и $Q = \{q_i\}$ – множество подфункций $q_i = f_i(Q_i, X_i)$, $Q_i \subseteq Q$, $X_i \subseteq X$. Известные методы генерирования тестов для цифровых схем используют принцип активизации путей [1]. Математической интерпретацией активизированности путей являются булевы производные [2]. Путь от места неопределенности, приводящей к ошибочному изменению переменной $z \in X \cup Q$, до некоторого выхода схемы, представляемого функцией $y \in Y$, называется активизированным, если имеет место

$$dy/dz = 1. \quad (1)$$

Задача генерирования тестов сводится к решению уравнений (1). В случае комбинационных схем в качестве решения находится некоторый вектор X , в случае последовательных схем – последовательность векторов X , относящихся к последовательным тактам времени.

Недостатком известных методов синтеза тестов является резкое увеличение вычислительных затрат при необходимости активизации многомерных путей [1]. С целью увеличения производительности системы генерирования тестов в работе предлагается метод вычисления булевых производных, базирующийся на представлении логических функций в виде иерархической системы альтернативных графов.

rikkeid. Nimetasin selle enda välja mõeldud mudeli alternatiivseks graafiks (AG) ja publitseerisin uue idee 1976. aastal TPI toimetistes [38]. Osutusime pioneerideks selle mudeli toomisel diagnostikasse. Järgmine samalaadne artikkel ilmus USAs alles kaks aastat hiljem.² Ise sain sellest teada veel kaks aastat hiljem, nii aeglaselt liikus siis info. Ma ei pidanud algul oma leiutist eriliseks saavutuseks ja toleaesges infosulus ei tulnud selle pealegi, et tegelikult oli alanud juba võidujooks terves maailmas.

Kuid uurimistöo meil ja mujal kulgesid siiski pisut eri suunades.

Mujal uuriti sarnaste graafide kasutamist loogikafunktsioonide analüüsiks, mis viis aga peagi keerukuse seinale ette kerkimiseni. See oligi põhjuseks, miks mudel algul ära põlati ja Läänes uurimistöo selles valdkonnas soikus. Meie eesmärgiks Eestis oli modelleerida nende graafidega funktsioonide asemel struktuure ja rikete diagnostika aluseks olevaid struktuurseid "põhjuse ja tagajärje" vahelisi suhteid ning me leidsime ka lahenduse, kuidas hakkama saada keerukuse kasvuga skeemides. Kahjuks avaldasime oma tulemusi järgnevatel aastatel üksnes vene keeles, mistõttu meie töö jäi Läänes märkamata.

Alles kümme aastat hiljem (1986), kui arvutid olid juba piisavalt võimsad, et keerukusega edukamalt võidelda, avaldati USAs artikkel,³ mis käsitles analoogilisi graafe ja mis nimetati binaarseteks otsustus-

² Akers, S. B. Binary Decision Diagrams // IEEE transactions on computers (1978) vol. C-27, no. 6, pp. 509–516.

³ Briant, R. E. Graph-based algorithms for boolean function manipulation // IEEE transactions on computers (1986) vol. C-35, no. 8, pp. 667–690.

diagrammideks (BDD). Sellest artiklist alates algaski arvutiteaduses selle mudeli kasutamise buum, millest tänaseks on saanud üks tähtsamaid teoreetilisi aparate arvutiteaduses. Graafide nime osas tuli ka meil ühineda "peavooluga" ja nimetada "oma alternatiivsed graafid" ümber BDD-ks.

80-ndate esimeseks pooleks (veel enne nimetatud buumi algust) oli uus teooria meil juba nii kaugele arendatud, et TTÜ ja KÜBi koostöös õnnestus valmis ehitada ka esimene BDD-põhine testide generaator maailmas. Meie tööd autasustati hõbemedaliga 1986. Rahvamajanduse näitusel Moskvast.

Paralleelselt juhtisin EKTA-s veel ühte teist uurimisgruppi, kus ehitasime valmis dialoogrežiimis toimiva intelligentse elektroonikaplaatide testimissüsteemi koos vastavate algoritmide ning tarkvaraga rikete otsimise automatiseerimiseks. Diagnoosi kiiruse tõstmiseks kasutasime neid samu BDD-graafe. Vormistasime neli leiutist ja ka siin pälvis lõpptulemus hõbemedali samalt näituselt. TTÜ-st ja EKTAst olid saanud tunnustatud asutused oma diagnostika kompetentsiga toleaeses NL-i arvutitööstuses elektroonikaseadmete testimise valdkonnas.

80-ndate lõpul ehitasime TTÜ ja EKTA koostöös NL tiptööstust esindava Minski arvutite tehase tellimisel intelligentse testimissüsteemi

arvutite trükkplaatide testimiseks. Sellest sai tippsaavutus testimistehnoloogias, kuna Eesti tester osutus efektiivsemaks kui analoogilised testimissüsteemid, mida tootis maailmaturul edukalt esinev Itaalia firma Olivetti. Minski tehase eelistas meie testrit.

Minu huvid graafiteooria arendamisel olid suunatud võitlusele süsteemide kasvava keerukusega. Selle asemel, et modelleerida süsteeme miljardest transistoridest koosneva võrguna, leidsime võimaluse



ТАЛЛИНСКИЙ ПОЛИТЕХНИЧЕСКИЙ ИНСТИТУТ
ИНСТИТУТ ФИЗИКИ АН ЭССР
СПЕЦИАЛЬНОЕ
КОНСТРУКТОРСКОЕ БЮРО АН ЭССР

**СИСТЕМА КОНТРОЛЯ
И ДИАГНОСТИРОВАНИЯ
ЦИФРОВЫХ МОДУЛЕЙ**

Система предназначена для тестового контроля и диагностического поиска дефектов в цифровых модулях ЭЦМ в условиях разработки, опытного и серийного производства. Объекты контроля могут быть печатные платы, встраиваемые на базе микросхем, средние и большие интегральные схемы, различные уровни сигналов ТТФ-децимы.

Система разработана совместно на кафедре ЭЦМ ТПИ и в СФБ, Министрательной техники Института кибернетики АН ЭССР.

nende kirjeldamiseks vähem keerukal struktuursel tasandil. Üldistasime oma graafiteooriat ja töötasime välja ühtsed põhimõtted graafide analüüsiks sõltumata sellest, kas nad kirjeldasid keerulist loogikaelementide võrku või palju kompaktsemat suurematest komponentidest koosnevatstruktuuri.

Oma doktoritöö "Digitaalsüsteemide diagnostikameetodite uurimine ja väljatöötamine" kaitsesingi just niisuguste üldiste graafide teemal, mis võimaldas oluliselt paremaid tulemusi saavutada üha keerukamaks muutuvate süsteemide diagnostikas. Väitekirjal oli sümboolne teed rajav tähendus, sest just samal aastal saigi alguse nn BDD-buum terves maailmas, mis sobis aga siiski üksnes süsteemide modelleerimiseks madalamal loogikatasandil, kus keerukus jäi endiselt tõsiseks probleemiks.

N Liidus oli normiks saata kaitstud doktoritööd veelkordsele läbi vaatamisele nn. "mustale oponendile", kelle nimi jäi saladuseks. Väga paljudel juhtudel jäid doktorikraadid kinnitamata just nende mustade oponentide kriitika tõttu. Et "saatust mitte juhuse hooleks" jätta, oli mõistlik valida ametlikeks oponentideks kõige suurema reputatsiooniga teadlased. Minul oli veel üks kriteerium. Konverentsidel ettekan- deid tehes oli mul tekkinud üks "väga suure mõjuvõimuga vastane", kes regulaarselt püüdis mu meetodeid kritiseerida. Töötasime temaga väga lähedaste probleemide kallal ja loomulikult võitlesime siis vastaku- ti kumbki oma teadusliku tõe eest. Nii otsustasingi valida just selle professori üheks oma avalikuks oponendiks, vältimaks tema hilisemat võimalikku sattumist "musta oponendi" rolli, mis oleks võinud "ohtli- kuks" osutada. Kergem oli minna kohe algul tema laborisse väitlema, et lahendada vastuolud ja saada nõusolek oponentimiseks. Meie pu- hul konkureerisid kaks teooriat – mu vastase "Boole'i kuupide teooria" ja minu graafid. Ma ei saanud ju öelda otse, et mu graafid on "paremad" kui nende kuubid. Küll aga sain osutada sellele, et "teatud juhtudel" tuleks eelistada kuube aga "teatud juhtudel" graafe. Nii poleks hundid nälga jäänud ja ka lambad jääksid terveks. Taktika "töötas" ja ma sain lõpuks tunnustuse ka sellelt professorilt oma graafidele kätte. Täna- seks on meie vaidlusküsimuse lahendanud elu: kuubid on unustatud, graafidest on aga saanud ülemaailmne buum.

Mu väitekirjale pälvis N Liidu akadeemilistes ja tööstusringkondades suurt tähelepanu. Sain oma tööle tervelt 25 positiivset arvamust ülikoolidest ja uurimisasutustest, mis oli tavalise 7–8 juures erandlikult suur arv. Eks põhjuseks oli kindlasti see, et olin oma töid ja tulemusi juba aastaid tutvustanud tähtsamatel konverentsidel, kus olin leidnud juba mõnda aega tunnustust. Kaitsmisel esitati oponentide poolt väljakutse hakata väitekirjas esitatud tulemusi N Liidus kohe ühiselt edasi arendama, vastasel korral võtvat Lääs ise üle initsiatiivi. Paraku muutusid ajad ja eesti teadlased hakkasid nüüd oma sihikuid hoopis ise Läände suunama. Meie originaalne graafide teooria oli see, mida Läänes veel ei tuntud ja mille tutvustamise teel õnnestus nüüd hakata looma uusi rahvusvahelisi koostöökontakte.

Kateeder ja elektroonika kompetentsuskeskus

Kahjuks tuli mul endal just sellel arvutiteaduses alanud BDD-buumi ajal teadus mõneks ajaks kõrvale jätta. Pärast doktoriks saamist ja professoriks kinnitamist määrati mind juhatama TTÜ elektronarvutite kateedrit ja administratiivsed kohustused kasvasid üle pea. Juhatasin kateedrit aastatel 1987–1992. See oli raske aeg, akadeemiline elu ülikoolis sai üleminekul sotsialistlikust süsteemist kapitalistlikusse ränga hoobi. Maad haaras äri- ja ettevõtlusboom. Amokijooksust ärisse nakatus ka ülikool. Õppejõud löid oma firmasid, sama tegid üliõpilased. Otsiti tulusamat tegevust kui õppetöö ülikoolis. Laborid jäid tühjaks, teadustöö ei olnud enam motiveeritud, materiaalne baas oli aegunud. Tunnetasin aga uue tööpostiga seonduvat kohustust ja seadsin eesmärgiks – kateeder "Läände viia". Sõlmisin kontakte Rootsis ja Saksamaal, uute sidemete abil õnnestus pisut parandada arvutibaasi.

Asutasin kateedri juurde diagnostikaringi, kus hakkasid käima esimese kursuse tudengid, kes olid väga huvitatud arvutitest ja programmeerimisest. Palka siin kellelegi ei makstud, aga formuleerisime põnevaid ülesandeid ning mõtlesime välja algoritme diagnostikaprobleemide lahendamiseks, kus iga uue tudengite loodud programmiga kaasnes sisuliselt uus teadustulemus. Tänu poiste usinale tööle valmis meil 90-ndatealgul unikaalne tarkvarasüsteem, mis sünteesis teste, analüüsis testide kvaliteeti, ja aitas leida üles rikkeid elektroonikaskeemides. Poisid panid oma süsteemile nimeks Turbo-Tester, võttes malli too-



TTÜ Elektronarvutite kateeder

kordsest tarkvarakeelest Turbo Pascal. Tänuaga meenutan oma toonaseid õpilasi, kes selle süsteemi loomisele panuse andsid: Ahto Buldas, Viljar Tulit, Villem Alango, Kalle Pungas. Seda tarkvara üritasin nüüd tutvustada Rootsis, Saksamaal, Prantsusmaal ja Inglismaal, tehes nii viisi ka Tallinna Tehnikaülikooli omas valdkonnas tuntuks Läänes.

Meil puudus aga õppelabor. Olukord oli tragikoomiline: arvutite kateedris polnud arvuteid. Taotlesin toetust nii ülikooli juhtkonnalt kui ka ministeeriumilt arvutiklassi rajamiseks, viidates meie endi loodud tarkvarale Turbo-Tester, mis pidi tõendama meie võimekust ja oma-poolset aktiivsust arendustöös. Püüdsin veenda ametnikke, et meie uuele tarkvarale rajatud labor oleks unikaalne maailmas ja võimaldaks tõsta ülikooli rahvusvahelist mainet. Aga raha ei leitud. Olgu öeldud, et sedasama Turbo-Testrit, mida oleme muidugi pidevalt edasi arendanud, on tänaseks litsentseerinud rohkem kui 300 ülikooli ja asutust enam kui neljakümnes riigis.

Aga ka selles olukorras leidsime väljapääsu. Kohe 90-ndate algul, nii-pea kui olin pääsenud esimest korda elus Läände, hakkasime arenda-



EKK avamine

ma tihedat koostööd Rootsiiga, vahetasime oma Turbo-Testri litsentsi meie jaoks väga hinnalise disainitarkvara DIXI-CAD litsentsi vastu firmaga Digsim Data AB, mille juurutasime kohe õppetöösse. Lääne kontaktide kaudu saime kingituseks kasutatud arvuteid ja tööjaamu ning niiviisi õnnestus parandada ka meie viletsat laborikeskkonda ja jätkata teadustööd.

Meie uuenduslikud tulemused graafiteoorias koos rakendustega diagnostikas olid aluseks granti saamisele Prantsuse Valitsuselt, mis avas mulle võimaluse teadustööks Grenoble'i ülikoolides ning kontaktide arendamiseks ka teiste Lääne uurimisasutustega. Töötasin neli kuud noorte 30-aastaste andekate ja "vihaste" meeste keskel Grenoble'i kuulsas TIMA laboris. Olin siis 50 ja varjasin oma vanust, kartes, et "nii vana meest" ei võeta tõsiselt. Pisut hilja olid piirid avanenud minu jaoks.

Viibides Euroopa südames, avarvus maailm laiemalt. Koju tagasi reisisin rongidega läbi Müncheni, Darmstadt, Dresdeni ja Stockholmi, kus kõikjal pidasin ülikoolides loenguid ja tutvustasin meie teadus-

tulemusi. Tänu uutele kontaktidele vaatasin lootusrikkalt tulevikku. Uudised kodus aga polnud rõõmustavad – Teadusfond oli mu granti taotluse tagasi lükanud, aga tudengeid oli raske ilma palgata motiveerida uurimistööks. Olukord siiski paranes ruttu. Järgneva kahe aasta jooksul õnnestus mul tuua Eestisse neli europrojekti (Tempus-PLD, EEMCN, FUTEK, ATSEC). Olime vist esimesed Eestis, kes 1994. aastal erandina (projekti ATSEC kaudu) pääses IV Raamprogrammi, kuhu Ida-Euroopa riikidel veel ei olnud ametlikku ligipääsu.

Arvutialane teadustöö Tallinna Tehnikaülikoolis pälvis nende projektide abil laiemat rahvusvahelist imago, mis tagas TTÜ-le ka vastuvõtu esimese Ida-Euroopa ülikoolina (Varssavi Tehnikaülikooli kõrval) Lääne-Euroopa eliitülikooli elektroonika tipp tööstusega ühendavas- se assotsiatsiooni EUROCHIP (hilisem EURO PRACTICE). Niiviisi liitus TTÜ juba aegsasti Euroopa tippülikoolide võrguga ja teenis ligipääsu hinnalisele professionaalsele tarkvarale. Mu tolleaegne õpilane, tänane TTÜ Arvutiinstituudi teadusjuht professor Jaan Raik meenutab: "Meie laboris installeeritud tarkvara kommertsväärtus ulatus kümnetesse miljonitesse kroonidesse, mida aga meile võimaldati vaid murdosa hinnaga. Pidime üksnes alla kirjutama dokumendile, et me ei tooda tuumapomme. Labori võlu seisnes teha tipp tasemel teadust ja luua päris kiipe".

Mikroelektroonikast oli saanud innovatsioonimootor ja see valdkond arenes kohutava kiirusega. Paremaks lõimumiseks tööstusega levis nendel aastatel Euroopas trend asutada ülikoolide juurde kompetentsuskeskusi. Toetudes europrojektide kaudu tekkinud võimalustele asutasin ka mina 1993. aastal TTÜ juures Elektroonika Kompetentsuskeskuse (EKK), mille missiooniks oli koordineerida elektroonikadisaini alast uurimistööd TTÜs ja ehitada üles vajalik infrastruktuur. Uues keskus projekteriti Jüri Põldre poolt esimene ülisuur integraalskeem Eestis – ligi miljonist transistorist koosnev pöidlase suurune protsessor krüptograafia rakendusteks – valdkonnas, mis on infotehnoloogias täna eriti tähtis ja kus Eesti on ka edukaks osutunud. Olulise panuse meie keskus ja hiljem eesti krüptograafia arendamisel on andnud mu õpilased Ahto Buldas ja Märt Saarepera.

Meie diagnostikauuringute eesmärgiks oli graafiteooria edasi arendamine ja rakendamine keerukate süsteemide testprogrammide sün-



Jüri Pöldre ja tema kiip

teesi automatiseerimiseks. Kolm esimest europrojekti tähendasid intensiivset koostööd rohkem kui 20 ülikooli ja instituudiga Euroopas. Kolme aasta jooksul (1993–1995) õnnestus meil saata umbes 60 tudengit ja õppejõudu-kolleegi kuni kolmeks kuuks õppima Sakamaale ja Prantsusmaale ning korraldada Eestis loengukursusi paljudelt Lääne tippteadlastelt.

Sel kõigel oli märkimisväärne panus meie kõigi arengule. Samas aga tähendas noortele uste avamine Euroopasse tagasilööki "ajude äravoolu" näol nii keskusele kui ka mu enda uurimistöole. Ühel hetkel, kui oli just algamas uus eu-

roprojekt (ATSEC), oli kogu mu uurimisgrupp, kes seda projekti pidi täitma hakkama, kõigi nelja tuule poole Läände ära haihtunud.

Tuli taas alata algusest. Asutasin uue diagnostikaringi, kus ülesanne seisnes hierarhilise testide generaatori loomises, millist maailmas veel ei eksisteerinud. Teoreetiliseks baasiks olid meil need samad kõrgtaseme graafid, mis olin oma doktoritöös esitanud, aga milliste katsetamised olid vahepeal pooleli jäänud. Üllatus oli suur: ringi esimesele koosolekule tuli peaaegu pool minu õpperühmast, kellele ma sel semestril loenguid pidasin. Hiljem jäid sõelale küll vaid üksikud nagu Jaan Raik, Priidu Paomets, Anti Markus. Aga töö läks käima. Ringi lisandusid veel eelmisest grupist ainsana alles jäänud Marina Brik, hiljem tulid uued liikmed Eero Ivask ja Gert Jervan, veelgi hiljem Artur Jutman ja mitmed teised. Tänapäevaks on Jaan, Marina, Artur, Gert ja Eero juba doktorid, Jaan ja Gert on professorid. Projekti ülesande me täitsime. Ehitasime valmis testigeneraatori, mille taolist kommertstarkvarana ei eksisteeri ja mis võrdluses olemasolevate ülikoolide analoogidega töötas mitu korda kiiremini.

Eks siingi rippus pea kohal damoklese mõök ajude äravoolu näol: mida "kuumem" valdkond, seda suurem tõenäosus, et andekamad ahvatletakse ära. Tipptasemel töötavat infotehnoloogia teadlast oli 90-ndatel raske Eestis kinni hoida. Kuid ometigi on midagi, mille vastu ei saa ka "rahavõim". Taas pakuti ühele mu õpilasele neil päevil tööd Silicon Valley's. Jaan Raiki reaktsioon oli üllatav ja sümpaatne: "USA-st leiaksin alati palgatöö, aga see, mida siin laboris teeme, on liiga huvitav, et jätta ...".

Administratiivne ja teaduspoliitiline interluudium

1993. aastal valiti mind Teaduste Akadeemiasse. Kui enne seda olin jäägitult pühendunud teadusele ja lugesin enda jaoks kõige olulisemaks rahvusvahelist tunnustust teadlaste hulgas, siis akadeemikuna hakkasin tajuma ka medali teist külge. Mõistsin, et olla akadeemik ei ole ainult "autasu", vaid pigem usaldus, mis toob kaasa kohustuse ja vastutuse. Ülikooli teadlaskond valis mind esindama tehnikateadusi Eesti Teadusfondis. See oli eesti insenerkonna suur austus ja usaldus minu vastu. Õige varsti aga, 1993. aasta detsembris, ühel Teadusfondi nõukogu koosolekul valiti mind selle esimeheks. Nüüd tuli kogu eesti teadusele hakata vaatama palju avarama pilguga, kui olin seda seni teinud. Kolleeg Helle Martinson oli tol ajal fondi tegevdirektoriks ja tema andis oma toetuse ja nõuga mulle väga palju tuge fondi juhtinisel "ree peale pääsemiseks". Uurisin kirjandust, mis käsitles teaduse finantseerimist ja evalveerimist. Kasutasin oma kontakte Lääne-Euroopa ülikoolides sealsete kogemuste tundma õppimiseks.

Algul olin oma tõekspidamistes liigagi printsiipiaalne ja reformimeelne, pidades teaduses ainsaks väärtuseks väljapaistvust ja kõrget kvaliteeti. Aga õige ruttu taipasin, et elu ei ole must-valge ja teadust ei ole võimalik mõõdulindiga mõõta, et öelda, mis on oivaline teadus ja mis ei ole. Eriti raske on seda teha tehnikateadustes, kus tulemuslikkusel on palju rohkem erinevaid kriteeriume võrreldes näiteks loodusteadustega. Loodus ei muutu ja selle tunnetamisel liigume sügavuti. Tehnika aga üksnes muutubki ainult ja vana tuleb pidevalt unustada. Seetõttu on loodus- ja tehnikateadustes täiesti erinev publitseerimiskultuur ja tsiteerimiste tähendus. Neil aastail, kui fondi nõukogu juhtisin, hoiti neid kahte valdkonda eraldi ja kasutati ka erinevaid väärtuskriteeriu-

me. Täna üritatakse mõlemat valdkonda mõõta sarnaste kriteeriumide põhjal, mille toimimise objektiivsusesse ja efektiivsusesse mina ei usu.

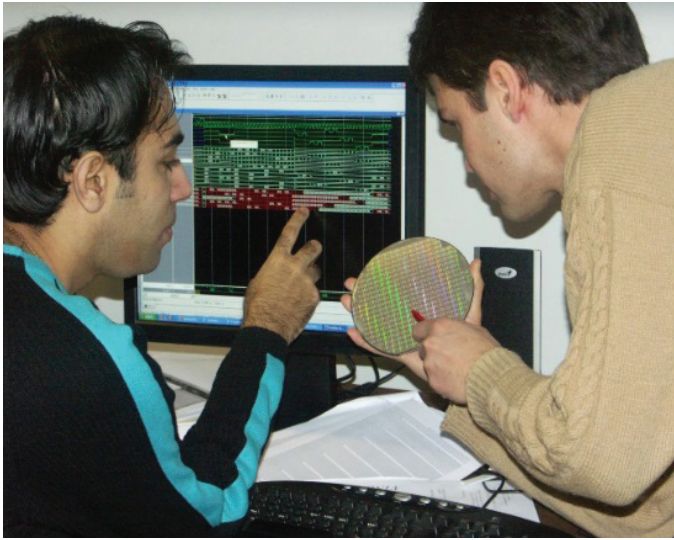
Fondi nõukogu ei olnud kerge juhtida, konfliktseid olukordi tuli ette nii üleval kui allpool. Valitsus ei soovinud investeerida teadusse vajalikul määral, teadlased aga polnud rahul, kuidas ressursse jagati. Keeruliseks tegi olukorra see, et ministrid vahetusid sel perioodil tihti ja igal ministril oli oma nägemus teadusele. Õppisin palju sellest perioodist, eeskätt mõistma, et mu enda uurimisvaldkond ei ole kogu teaduspaletil see ainus A ja O. Kirjutasin palju artikleid, mis olid pühendatud teaduspoliitikale ja teadusfilosoofilistele küsimustele, nagu mis on teadustulemus, mis on tippteadus, kuidas mõõta teadustöö kvaliteeti... Käsitlesin kõrghariduse ja pedagoogika, Tehnikaülikooli ja inseneriteaduste arenguprobleeme. Kõike seda olen vaaginud ka oma memuaarteoses "Teadusemees" [687] peitavas mõttepäevikus.

Juhtides TTÜ Elektroonika Kompetentsuskeskust ja Eesti Teadusfondi Nõukogu (1993–1997), kuulusin automaatselt ka Eesti Teadus- ja Arendusnõukogusse. Huvitava kogemuse sain kolme aasta jooksul tööst Presidendi Akadeemilises Nõukogus.

Kolme aasta möödudes soovis Teadusfondi nõukogu, et jääksin ka järgmisel 3-aastasel perioodil edasi esimeheks. Siiski läks teisiti, astusin ise tagasi. Tunnetasin tugevamat kutset teaduse poole ja mõistsin ka seda, et teadlasele tüüpilised omadused, nagu kriitiline meel, kahtlemine kui meetod ja tung objektiivse tõe poole ning eneskriitika, ei ole need omadused, mis aitaksid kaasa bürokraatlikule mõtlemisele ja otsusekindlusele teaduspoliitika viljelemisel.

Tagasi teaduses

Möödunud sajandi lõpp kulges kahe europrojekti SYTIC (1996–1998) ja VILAB (1999–2001) egiidi all. Tõuke rahvusvahelise koostöö laienemisele andis mu artikkel [205], milles võtsin kokku senised olulisemad tulemused oma graafiteooria rakendamisest digitaalsüsteemide diagnostikas. Koostöös itaallastega töötasime välja senistest efektiivsema meetodi veakindluse analüüsiks [207], prantslastega aga rakendasime uut mudelit süsteemide simuleerimise kiirendamiseks



Jaan Raik (paremal) koos oma doktorandiga

[246] ja disainivigade diagnoosi automatiseerimiseks [266]. Uurimistöö läbiviimiseks viibisin kolmel korral pikematel lähetustel Torinos ja Grenoble'is.

Šokeerisime ühel konverentsil publikut oma uue testide generaatoriga, mis töötas kaks suurusjärku (!) kiiremini kui analoogid [271]. Kuidas siis niisugune ime juhtuda sai? Inseneritöös on kasutusel nii täpsed kui ka ligikaudsed meetodid. Täpsetel on harilikult üks halb omadus – nad on arvutusmahukad ja seetõttu aeglased, kuid nad võivad oma täpsusega. Makstes lõivu üldisusele, õnnestus meil luua meetod, mis fantastilise kiiruse juures säilitas ka täpsuse. Lõiv seisnes selles, et meetod on täpne vaid teatud tingimustel, seega siis – mitte alati. Atraktiivseks aga tegi meetodi see, et need "teatud tingimused" vastavad väga laiale praktilisele kasutusosalale.

Transistori mõõtmete kahanemistendentstekitas vajaduse "laskuda" rikete modelleerimisel sügavale füüsika tasandile, et mõista nanotehnoloogias avalduvate uut laadi füüsikaliste defektide olemust. Europrojekti REASON (2000–2003) raames arendasime väga põnevat interdistsiplinaarset koostööd füüsika ja loogika piirimaal, mille tulemuseks sai uusfüüsikaliste defektide diagnostikale orienteeritud testide sünteesi kontseptsioon [293, 422]. Sellest uuest paradigmat on tänaseks välja arenenud maailma tipptööstuses mõned aastad tagasi

Coordinators of Europrojects

ATI/CEBE
Research Center

Gert Jervan
FP7: **CREDES**
2010-2012

Artur Jutman
FP7: **BASTION**
2014-2016

Jaan Raik
FP7: **DIAMOND**
2010-2012
Partners: IBM,
Ericsson

Jaan Raik
HORIZON 2020
IMMORTAL
2015-2018
TWINNING
2016-2018

Logos: Universität Bremen, Universität Graz, TU Graz, ERICSSON, VILKOOLOO, universitet, Diagnosis, Error Modelling and Correction for Reliable Systems Design

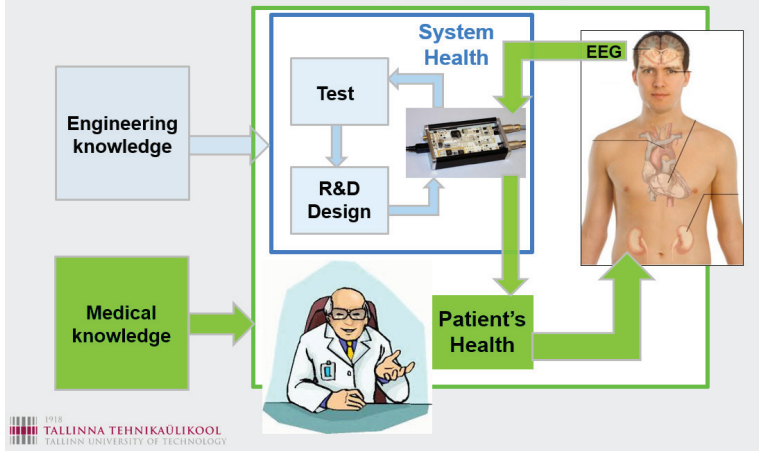
kasutusele võetud nn. defect-aware testimise metodoloogia. Projekti tulemused avaldasime monograafias [6].

Suurema vabaduse uurimistöös andis minu valimine Teaduste Akadeemia uurija-professoriks ajavahemikul 2003–2005. Neil aastail käivitasime uusi uurimissuundi koostöös Rootsi ülikoolidega digitaal süsteemide isetestimise valdkonnas [408] ja kiipvõrkude diagnostikas [366]. Asutasime ka TTÜ spin-off ettevõtte Testonica Lab, mille direktoriks on mu endine õpilane Artur Jutman.

Kui enamasti minnakse välismaale õppima ja uusi ideesid maale tooma, siis meie uurimisgrupi rahvusvaheline koostöö seisnes eeskätt omaenda ideede levitamises ja välispartnereid vajasime peamiselt kriitilise massi suurendamiseks, et olla konkurentsivõimelisemad europrojektide taotlemisel. Niiviisi sillutasime teed tulevikku, kus tänaseks on minu õpilastest aktiivseteks europrojektide koordinaatoriteks programmide FP7 ja HORIZON2020 raames: Jaan Raik (DIAMOND, IMMORTAL, TWINNING), Gert Jervan (CREDES), Artur Jutman (BASTION).

Nimetatud projektide toetusel pakkusime esmakordselt maailmas välja 3-dimensionaalset paralleelkäsitlust võimaldava analüütilise meetodi rikete analüüsiks, mille tarkvara-realisatsioon ületas kiiruse poolest mitmekordselt tipptööstuses kasutatavaid simulaatoreid [577, 666],

CEBE Mission Slogan - **Health²**



automatiseerisime projekteerimisvigade ülesleidmist ning parandamist [643], mis kujutab endast äärmiselt keerulist intellektuaalset ülesannet, ning töötasime välja uued paremad rikete diagnoosi meetodid [644].

Läbimurdeks diagnostikavaldkonnas on kujunemas põhimõtteliselt uus rikete diagnoosi meetod, mis välistab rikete omavahelist maskeerumist [625]. Kui traditsiooniline nn "saatana advokaadi" meetod põhineb konkreetsete rikete identifitseerimisel, mis jääb hätta juhtudel, kui süsteemis on korraga rohkem kui üks rike, kus võimalikke rikete kombinatsioone võib olla praktiliselt lõpmatu hulk, siis meie uus lähenemisviis, mille nimetasime "ingli advokaadi" meetodiks, seab eesmärgiks skeemiosade korrasoleku tõestamise, kus pole üldsegi tarvis ei üksikuid rikkeid ega ka nende võimalikke kombinatsioone konkreetselt loendada. Uus meetod võimaldab esmakordselt välistada rikete vastastikkust maskeerumist ja see on olnud üks keerulisemaid seni lahendamata ülesandeid digitaalskeemide ja süsteemide diagnostikas. Meie viimase aja tulemused arvutite diagnostika valdkonnas on käsitletud raamatutes [7, 606].

Viimased 7 aastat juhtisin Eesti teadustippkeskust CEBE (Integreeritud elektroonika-süsteemide ja biomeditsiinitehnika) [630, 667, 651], kus ühitasime TTÜ arvutitehnika ja elektroonika instituutide

ning Tehnomeedikumi uuringud interdistsiplinaarseks projektipõhiseks rakendustele suunatud koostööks. Tippkeskuse tegevus tõi Eestisse 17 europrojekti, kaitsti kokku 36 doktoritööd, loodi 6 spin-off firmat ja 17 rakendust toodete või nende prototüüpide näol koostöös ettevõtlusega.

Õppetööst ülikoolis

Õppejõuna olen Tallinna Tehnikaülikoolis töötanud kokku 90 semestrit. Oma karjääri esimesel poolel õpetasin aineid väga laias valdkonnas – programmeerimist, elektroonikat, analoog- ja digitaalarvuteid, automaatide teooriat, arvutite arhitektuuri, aritmeetika ja loogika aluseid, arvutihooldust, automaatikavahendite konstrueerimist, digitaalsüsteemide projekteerimist. Hiljem õnnestus mul pühenduda õppeainetele, mis olid lähemal mu teaduslikule profiilile. 80-ndatel töötasin välja uued kursused, mis olid pühendatud arvutiriistvara diagnostikale ja millistega pakkusin välja põhimõttelise uuenduse klassikalisse arvutitehnika õppekavasse [240]. Taolisi kursusi loeti tol ajal vaid üksikutes USA ülikoolides, kus töötasid diagnostikateadusega aktiivselt tegelevad professorid. Eks see originaalne kursus oli põhjuseks, miks mind kutsuti regulaarselt loenguid pidama Euroopa ülikoolides: 80-ndatel Saksa DV-s, alates 90-ndatest aga ka Lääne-Euroopas – Rootsis, Soomes. Saksamaal, Portugalis, ka USAs ja mujal. Kokku olen pidanud loenguid rohkem kui 40 ülikoolis enam kui 20 riigis.

Teadusuuringute ja õppetöö tihe läbipõimimine on teinud meile võimalikuks arendada välja teaduspõhine unikaalne laboribaas [539]. Kuna meie teadustöö on olnud põhimõtteliselt eksperimentaalne, mis tähendab seda, et eksperimentide läbiviimiseks on olnud tarvis luua enamasti tarkvara põhiseid katsetamiskeskondi, siis viimaseid on hiljem alati võinud kohandada õppetööks, mis seeläbi on toimunud ikka teaduse viimase sõna piiril. Üheks selliseks katsekeskkonnaks on meil olnud näiteks Turbo-Tester, mis omab rikkaid funktsionaalseid võimalusi ja on tudengitele lihtne kasutada.

Europrojekti VILAB raames töötasime välja metodoloogia virtuaalse labori loomiseks [325]. See labor koosnes tarkvara "tööriistakastidest" (tarkvarakeskkondadest) mitmes Euroopa ülikoolis. Virtuaalsus tähendas seda, et tudeng võis käivitada ülesande näiteks Tallinnas, aga



TTÜ Automaatika kateeder

tarkvara hakkas tööle hoopis kas Bratislavas või Warssavis või ka mujal, kusjuures andmed liikusid ühest kohast teise, kuni tulemus "maandus" taas Tallinna Tehnikaülikooli laboris arvuti kuvarile.

Koos Poola teadlastega projekteerisime ja valmistasime projekti REASON raames unikaalse mikroibi maailmas, mida on võimalik panna valikuliselt 500 moel vigaselt töötama ja kus tudengite ülesandeks on reaalsete mõõtmiste abil mitmesuguseid füüsikalisi defekte ja rikete toimemehhanisme uurida, mõõta, analüüsida ja võrrelda reaalsust matemaatiliste mudelitega [6]. Algul valmistati seda tüüpi kiipe õppetöö tarbeks umbes 20 Euroopa ülikooli jaoks, praegu aga võib meie virtuaalse labori kaudu suvalisest ülikoolist mujal maailmas katseid üle Interneti läbi viia TTÜ aparatuuri peal. Kursust, mis valmis projekti tulemusena, viisime läbi rohkem kui 10 ülikoolis üle Euroopa, samuti külalisturneel läbi Siberi – Tomski, Irkutski ja Vladivostoki.

Tehnilise diagnostika kursuse toomisel tehnikaülikoolide õppekavadesse on insenerihariduse andmisel suur tähendus. See aine on ühtaegu intellektuaalne harjutus põhjuste ja tagajärgede insenerlikul mõtestamisel, aga ka võimalus õppida formuleerima õigeid praktilisi küsimusi ning planeerima eksperimente nendele küsimustele vastuste leidmiseks.

Ülikooliharidus ja teadus on teineteisest lahutamatud. Õpetamisel tuleb materjali esitada paljudes seostes, leida analooge ja võrdlusi, esitada vormis, mis kujutab endast loovat protsessi. Sest õpetada tuleb ülikoolis mitte fakte vaid mõtlemist. Nii olengi püüdnud oma loengutes äratada tudengites huvi just loominguliste aspektide vastu ja niiviisi neid justkui vargsi talutada valdkonda, mida nimetatakse teaduseks. Ka laborites on olnud ülesanded, mida mu tudengid lahendama peavad, ikka võimalikult loomingulised: mitte mingi kindla ette antud tegevusjada järgimine ja mõõtmiste tuim fikseerimine, vaid tulemuste analüüsist tulenevate omaenda otsuste vastu võtmine ja probleemide lahendamine.

Lõpetuseks

Elame suurte muutuste ajal, kus arusaamu ja väärtusi tuleb pidevalt ümber hinnata. Põhjuseks on elektroonika abil totaalselt ümber kujunev maailm. Arvutid on inimeselt üle võtmas üha rohkem funktsioone – mälu, mõtlemist, isegi kõrgharidust, ametioskustest rääkimata. Teiselt poolt on see viinud aga inimese üha suuremasse sõltuvusse ümbritsevast tehismaailmast. Kuidas edasi minna? Milliseks muutuvad inimese funktsioonid ja roll tulevases robotite maailmas? Mis saab teadusest ja kõrgharidusest? Need on küsimused, mis muutuvad üha põletavamateks ja mis on hakanud huvitama ka mind. Lapsepõlv on küsimuste esitamiseks. Noorena leitakse kõikidele küsimustele vastused. Järgnev elu on enese otsimine, leidmine ja rakendamine. Viimases staadiumis hakkab inimene kõiges kahtlema jauuesti küsimusi esitama.

On tavaline, et õppima minnakse laia maailma. Minu laboris on mõnikord olnud teisiti: mu õpilased on mujale ka ise õpetama läinud, eeskätt seda, mida nad siin Eestis on ise loonud ja arendanud. Olen ikka öelnud oma õpilastele: "Edu ei oota teid maailmas siis, kui olete järeltammujad. Peate ise kõigist mööda ruttama ja ise midagi välja mõtlema, mis oleks uus ja ootamatu, nii et teile endale kasvaks järeltammujate pikk rida".

Mul on elus õnne olnud omada suurepäraseid kolleege ja õpilasi, kellele võlgnen väga palju tänu selle eest, mida olen saavutanud teaduses.

Seepärast on Eesti Valitsuse tunnustus minu elutööle ühtaegu ka aus-tusavaldus Tehnikaülikooli arvutitehnika instituudile.

Minu sügav lugupidamine ja tänu koostöö eest kõigile oma õpilastele, endistele tudengitele ja diplomandidele, bakalaureustele, magistritele, endistele doktorantidele ja nüüdsetele doktoritele ning kolleegidele, kes on olnud mulle meie ühiste teadusartiklite kaasautoriteks 40 aasta jooksul:

Margit Aarna, Merike Aasma, Maido Ajaots, Villem Alango, Igor Alek-sejev, Jevgeni Aleksejev, Paul Annus, Maie Bachmann, Nikolai Boiko, Marina Brik, Ahto Buldas, Sergei Devadze, Taavi Drenkhan, Julia Dus-hina, Peeter Ellervee, Teet Evertson, Jelena Fomina, Ivo Fridolin, Mak-sim Gorev, Ruslan Gorjachev, Valeri Grigorenko, Ksenja Grigorjeva, Heldur Haak, Hanno Hantson, Jaanus Heinlaid, Urve Heiter, Hiie Hinrikus, Viljar Indus, Eero Ivask, Artjom Jasnetski, Maksim Jenihhin, Gert Jervan, Artur Jutman, Lembit Jürimägi, Oliver Kalmend, Deniss Karai, Anton Karputkin, Peeter Kitsnik, Elve Kivi, Toomas Kont, Olga Korelina, Sergei Kostin, Anna Krivenko, Helena Kruus, Helena Krupnova, Margus Kruus, Anu Kõlamets, Jaak Kõusaar, Jaanus Lass, Harri Lensen, Tõnu Lohuaru, Mihhail Marenkov, Anti Markus, Natal-ja Mazurova, Mart Min, Karina Minakova, Dmitri Mironov, Gunnar Mägi, Mati Männisalu, Härmel Nestra, Sven Nõmm, Taavi Nõmme-ots, Elmet Orasson, Imre Pall, Martin Pall, Priidu Paomets, Mari Plakk, Ahti Peder, Vadim Pesonen, Eduard Petlenkov, Paul Pukk, Toomas Puntso, Rein Raidma, Jaan Raik, Toomas Rang, Rein Raud, Lennart Raun, Uljana Reinsalu, Urmas Repinski, Tarmo Robal, Vjatsheslav Rosin, Ennu Rüstern, Mart Saarepera, Tatjana Shchenova, Konstantin Shubin, Julia Smahtina, Sergei Storozhev, Aleksander Sudnitsõn, Mar-gus Suga, Aleksei Talisainen, Kalle Tammemäe, Valentin Tihhomirov, Mati Tombak, Tõnis Toome, Arvo Toomsalu, Anton Tšepurov, Anton Tšertov, Viljar Tullit, Viiu Tuulik, Virve Vaher, Kaido Vainomaa, Edu-ard Vanamõlder, Vladimir Viies, Taavi Viilukas, Agu Viilup, Vladislav Vislogubov, Andrus Voolaine, Vladimir Zaugarov (108).

Raimund Ubari lühisõnavõtt

Riigi teadus-, kultuuri- ja spordipreemiade ning
F. J. Wiedemanni keeleauhinna kätteandmisel
24. veebruaril 2016. aastal

Austatud Peaminister, lugupeetud saalisviibijad!

Tahaksin tänada Valitsust kõigi tänaste laureaatide nimel austava tunnustuse eest. Samuti tänan oma lähedasi, kolleege, eeskujusid ning oma õpilasi.

Selles saalis on täna ristunud sportlaste, kultuuriinimeste ja teadlaste teed. See, mis meid ühendab, on andumus loomingule. Sportlasi ja teadlasi ühendab eesmärk olla mingil alal esimene või parim. Kui kunstilooming tähendab mõtete välja kiirgamist, siis teaduse ülesandeks on maailmas ringi levivat mõtete kiirgust fokusseerida ühteainssasse punkti, mida nimetatakse uueks teadmiseks.

Aga maailm ja selle olemus on täna kiiresti muutumas. Kolme fundamentaalse avastusega – aatom, geen ja transistor on põhilised materria, elu ja arvutamise seadused ära tunnetatud. Edasi lendame nüüd teaduse kingitud tiibadel ja romantiline teadusavastuste aeg on asendunud pragmaatilise teaduse rakendamise ajastuga. Innovatsiooniliidriteks saavad täna need, kes tegelevad rakenduste kontekstiga.

Teadus ja tehnoloogia annavad võimu aga mitte tarkust. Kust võtta siis seda tarkust, et võimu õiglaselt ja õigesti kasutada? See on koht, kus kaks kultuuri – teadus ja humanitaaria peavad teineteist tasakaalustama.

Briti kirjaniku ja teadlase Charles Percy Snow kuulsale poole sajandi tagusele loengule "Kaks kultuuri"⁴ järgnes hiljuti 4 filosoofi analüüs vahepeal toimunu kohta, mis avaldati kogumikus "Kahest kultuurist kul-

⁴ Snow, C. P. The Two Cultures and the Scientific Revolution. The Rede Lecture – 1959. London : Cambridge University Press, 1961. 59 p.

tuuri olematusse" ⁵, kus esiplaanile tõusis dilemma – kuidas hakkama saada kiirete muutustega tänases maailmas. Kui varem nähti kultuuris ja traditsioonides tuge ja kindlustunde allikat tundmatu tuleviku ees, siis täna domineerib minevikule ülalt alla vaatamise motiiv: unustage see, mida oskasite eile. See aga tähendab kultuuritust ja teekonda, kus kellelgi pole kompassi.

Ellujäämise retseptiks on täna – oskus kohaneda! Milline on aga siis kultuuri tähendus, kui väärtuseks on unustamine? Ja milline peaks olema hariduse sisu, olukorras, kus on kadumas järjepidevus – uue rajamine olemasolevale, ehk siis areneva kultuuri aluspõhimõte?

Oli aeg, kui haridus tähendas info valdamist, täna on see Google'i pärusmaa. Ka teadmistemonopoli on täna üle võtmas masin – arvutitarkvara. Kuid on siiski midagi, mis jääb inimese pärusosaks ja hariduse ülimald eesmärgiks, mida veel ei valda masin – need on vaim, tarkus, looming.

Ühiskond küsib täna: mis kasu on teadusest Eestile? Jakob Hurt ei mõelnud kasust, kui kutsus üles eesti rahvast saama suureks vaimult!

Vaim luusib ringi ülikoolide seinte vahel. Tudengid käivad mitte sellepärast ülikoolis, et saada ainult infot ja teadmisi, vaid sellepärast, et õppida tajuma, kuidas kannab vaimu, mõtleb ja loob teadust professor. Teadusest saabki kasu üksnes vaim, mille diplomiga elluastuja võtab kaasa ülikoolist.

Teaduse rahastamise loogika rikkus ära Teine Maailmasõda, pärast mida puhkes mull, kus hakati nägema, et teadusega saab mitte ainult sõda võita vaid ka rikkaks saada. Paradoks on selles, et teadus tähendab palju rohkemat kui rikkaks saamise võimalust. Teadus ei tooda kaupu, vaid arengut. Arengu kulgu me ei märka, vaid selle hüppeid. Aga märkamatu on raske müüa.

Andekad noored on meie varaait. Seepärast tulekski Eesti teaduse põhiväljundit näha kõigepealt kõrghariduses – hoidmaks meie vaimuvara arengupotentsiaali õigel rajal.

Täna veelkord Valitsust tunnustuse eest! Ja soovin kõigile õnne tänase pidupäeva puhul!

⁵ Furedi, F., Kimball, R., Tallis, R., Whelan, R. From Two Cultures to No Culture: C. P. Snow's Two Cultures Lecture Fifty Years On. London : Civitas, 2009. XII, 84 p.

Aukartus teaduse ees⁶

Ühel pimedal öhtul heitsin pilgu taevasse, kus särasid tähed ja puudevõrade kohale oli kerkinud hiiglasuur kuu. Ootamatult liikus mõte nendele teadlastele ja inseneridele, kes olid suutnud inimese viia Kuu-
le ja jälle tagasi tuua Maale. Hinge valdas korraga sügav aukartustunne
niisuguse ime ees ... Aukartus tõuseb harilikult selle ees, mis on suur ja
hoomamatu. Teadus ongi niisugune – haaramatu ja ülev.

Aukartus teaduse ees võib olla kaheksugune – selle ees, mida sa ei tunne
(see on teadus, millega tegelevad teised) ja probleemi ees, mida teadla-
ne ise on asunud uurima, kus ta peaks olema ekspert, aga kus probleemi
keerukus ja see, et pole teada, kas püstitatud hüpotees ikka püsima
jääb, kutsub esile ebakindlusega seguneva aukartuse. Ebakindlus ei tä-
henda muud kui ausust. Aukartus aga annab märku sellest, et on leitud
õige uurimisobjekt – keeruline. Nii nagu akadeemik Nikolai Alumäe
on kunagi öelnud, et "tegeleda tuleb üksnes raskete ülesannetega, siis
on, mille peale mõelda". Teadlasi tulekski hinnata mitte selle järgi, kui
palju neil tsiteeringuid on, vaid selle järgi, kui raskeid ülesandeid nad
on suutnud lahendada.

Aukartust võib tunda õpetaja ees ja nende ees, kes on sinust targemad.
Ühel juhul võib see tuleneda omaenda asjatundmatusest, teisel juhul
aga on tegemist nendega, kes ka ise asjast aru saavad ning on sellest
vaimustuses.

See, kes tunneb aukartust teaduse keerukuses peituva müstika vastu,
ei lähe teadust mütsiga lööma, vaid pühendab teadusele oma elu. Vaid
see, kes tunneb aukartust teaduse ees, väärib akadeemilist vabadust.
Et aga akadeemiline vabadus tegelikult koormaks on, seda ei mõisteta,
millest on tingitud ka usaldamatus ülikoolide vastu ja bürookraatliku
kontrolli vohamine.

⁶ Avaldatud ajalehes "Sirp", 21. november, 2014.

Akadeemilise vabaduse tähendusest mitteamusaamine tähendab ei midagi muud kui aukartuse puudumist teaduse ees.

Teaduse paradoksides⁶

Teadust samastatakse teadmistega, uute teadmiste otsimisega ja meetodiga, kuidas otsida. Teaduslik meetod põhineb väidete tõestamisel. Iga väide, milleni pole jõutud teadusliku meetodi abil, on üksnes arvamus. Teaduses otsitakse tõde, aga absoluutset tõde ei ole.

Karl Popper (1902–1994) on väitnud, et "vaatlustega pole kunagi võimalik tõde kinnitada, vaid üksnes ümber lükata – falsifitseerida". Nii ehitataksegi teaduslikke teooriaid üksnes nende purustamise eesmärgil, ehk siis teooriad arenevadki matustest matusteni. Üks teine mees andis ometi absoluutse tõe definitsiooni. See oli pragmatismi filosoofia rajaja Charles Peirce (1839–1914), kes arvas, et "absoluutne tõde on see, mida ütleb kes tahes teadlane oma karjääri lõpphetkel". Peirce ise lõpetas oma elu ilma ühegi pennita, kaotades nii töö kui perekonna.

Reegleid ei ole ilma eranditeta – nii räägib rahvas. Ühes valdkonnas aga reeglid erandeid ei tunne – see on teadus. Erandid ongi teadustulemuste proovikiviks ja kogu uurimistöö mõte seisnebki erandite otsimises. Nii kaua, kuni erandit ei leita, võib hüpoteesi käsitleda kui uut teadmist, näiteks looduse seadust. Ja kui leitakse erand, on seadus ümber lükatud ning tuleb hakata uut teooriat välja mõtlema.

Teadus on teinud tööd oma võimaluste piiritlemisel. Nii järeldub näiteks Heisenbergi kvantmehaanikast reaalse mikromaailma määramatus ja Gödeli mittetäielikkuse teoreemist võimatus konstrueerida vastuoludeta reaalsuse kirjeldust. Seega, mitte kõike ei suuda me reaalses maailmas täpselt tajuda ja mõtestada. Teaduse piiratus peaks hoidma inimest muutumast upsakaks looduse vastu ja teadvustama oma piire looduse valitsemisel. On üks probleem, mida näiteks reaalteadused lahendada ei suuda, aga humanitaaria põhiliselt sellega tegelebki. See on – elu mõte.

Teaduses on rida paradokse. Teaduse eesmärgiks on leida tõde, aga tõde polegi olemas. Teadusel pole tähendust, sest teadus on objektiivne, tähendus aga on subjektiivne mõiste. Teadus põhineb ühtaegu usul ja uskmatusel. Iroonia peitub selles, et tõe puudumise paradoks on saanud teaduse liikuma panevaks jõuks, sest tõde on alati vaid krii-

tiliselt käsitletav ja seetõttu ka teadusuuringud on suunatud tõe ümberlukkamisele ehk siis erandite leidmisele reeglite jaoks. Teaduse tähendusega tegelevad religioon ja ühiskond, aga mitte teadlased. Nii nähakse teaduse tähendust näiteks kasus, mida teadusest saame. Teiselt poolt on teaduse tähendus seotud eetika (eluslooduse kloonimine, inimkatsed) ja ohtudega (tuumapomm, tuumajaamad).

Karl Popper on veel öelnud, et "teadmine, mida pole (veel) kummutatud, on usk". Seega teadus tähendabki vaid väikest alamosa sellest, mida me usume. Teiselt poolt, kriitilisus sellesse, mida teame, tähendab uskmatus. Nõnda siis teadlased ühtaegu nii usuvad kui ei usu.

Teadususk tähendab usku ka sellesse, et looduses üleüldse eksisteerib põhjuslikkus, mis on looduseaduste aluseks, et üldse tasub niisuguseid seadusi otsida. Usk ja uskmatus teaduses töötavad paarisrakendina, olles mõlemad nii liikumapanevaks kui ka tasakaalustavaks jõuks.

Teadus on julm. Kui sul pole õnne olnud jõuda mingile avastusele, siis oled mitte keegi, ükskõik kui palju sa ka ei õpi ega raba tööd teha.

Teadus kui looming

Teaduslik looming sarnaneb kunstiloominguga. Kedagi ei huvita, kuidas sa tulid oma avastuse peale, tähtis on vaid see, et avastus on tõene. Aukartus teaduse kui loominguga vastu tuleneb sellest, et me ei tea, kuidas looming sünnib. Seletada teadust lihtsal viisil ei saa, nii nagu kunstiloomingutki. Põhjused on erinevad: teaduse puhul on selleks keerukus, kunsti puhul sõnumi avarus. Teadus põhineb mudelite loomisel ja nende omaduste uurimisel. Kunstnikud samuti modelleerivad ja kirjanike romaanid on mudelid. Kuid mudelite eesmärgid on teaduses ja kunstides erinevad. Kui kunsti eesmärgiks on esile kutsuda emotsioon, siis teaduses peab mudel võimaldama ennustamist. Kui teadlane taotleb mudelis maksimaalset täpsust, siis kunstnik, vastupidi, taotleb minimaalset täpsust. Kunstis on vaja salapära, teadus võtab kõik alasti. Teadlase mudeliteks on matemaatiline võrrand, arvutiprogramm ..., kunstnikul aga pilt, luuletus, sümfoonia ... Teadlase jaoks on mudel tööriistaks, kunstnikule aga loominguga lõpp-produkt. Teadlase töö algab mudeliga, kunstnikul lõpeb. Mudel peab aga mõlemal juhul olema lihtne ja ilus.

Teadus on süsteemne. Erinevus teadus- ja kunstiloomingu vahel seisneb selles, et igasugune uus teaduslik tõde peab sobituma ühtsesse süsteemi olemasoleva teadmisega. Sellesse süsteemi saab üksnes juurde panna või sellest midagi ära kustutada. Teaduseks ei saa nimetada ühtegi süsteemivälist eraldiseisvat teadmist. Küll on aga kunstis eraldiseisvad, sõltumatud ja originaalsed teosed just ülimaliks väärtuseks.

Teaduse põhiomaduseks on keerukus. Kui kunstnik töötab pidevalt ideed kui tervikut silme ees hoides, siis teadlane lahutab terviku kõigepealt tükkideks, seejärel üritab lahendada probleemi tükk tüki haaval, et lõpuks panna taas kokku uus tervik. See on ainus võimalus võidelda reaalsuse keerukusega. Kunstnikul ei ole keerukuse probleemi. Bioloog Edward Wilson (sünd 1929) on öelnud: "Keerukusest jagu saamine reduktsionismi abil – on teadus. Keerukus ilma reduktsionismita – on kunst." Mõnikord on piir teaduse ja kunsti vahel hägune. Kui keerukat probleemi pole võimalik tükeldada, siis tulebki talle läheneda kui kunstnik. Eks sellele vastab näiteks katsete ja eksimuste meetod ja sel põhimõttel töötavad ahned ja geneetilised algoritmid, simuleeritud lõõmutamine, heuristika. Ka analoogelektronikat nimetatakse mõnikord kunstiks.

Teadusvaldkondi on palju ja eri valdkondades on eesmärgid ja kriteeriumid erinevad, kujundades erinevaid teaduskultuure. Nii on ka üldise määrangu andmine sõnale "teadus" üha keerulisem. Mida laiemat ala püüame katta sõnaga "teadus", seda vähemütlevamaks muutub ka definitsioon, kuni mõiste devalveerumiseni üldse.

Tehnikateadused on omaette kultuur, kus tuleks veel omakorda eristada teaduse ja inseneeria vahelist piiri. Kui võrrelda teadusvaldkondadega, kus uurimistöö sisuks on ainult analüüs, siis inseneride ja tehnikateadlaste tervikprobleemid on palju komplekssemad, sest analüüsile lisandub ka süntees. Tehnikateaduste ja inseneeria vahel on eikellegimaa, mis tuleneb reaalsuse keerukusest. Teaduse suutmatuseks saab inseneri silmis kas teooria puudulikkus või selle "elementaarsus". Teadlane püüab küll rajada puuduvaid sildu ja teekatteid sellel eikellegimaal, mis aga mitte igakord ei satu sinna, kus tegelikult rabeleb insener. Paradoks on selles, et teadlaste mudelite hambad ei hakka alati peale reaalse insenerimaailma keerukusele.

Teadlase dilemma

Teaduse autoriteet põhineb tehnoloogial, tänu millele inimese võimsus pidevalt kasvab, kuid ka ambitsioonid kasvavad. Lõppideaaliks on eemaldada igasugune takistus teelt, et võiksime olla ja teha vaid seda, mida ise tahame. Kui teadlane tunneb aukartust teaduse ees, siis seda ei tunne tarbimisele orienteeritud inimene. Ta ei imesta, ei küsi, kuidas see fantastiline tehismaailm tema ümber tekkinud on, ta harjub kõige uuega kiiresti ning nõuab üha rohkem. Tarbija aukartuse objektideks on edukus, karjäär ja rikkus. Väliseks liikumapanevaks jõuks teaduses on ühiskonna soov loodust valitseda ning omaenda hüveks ära kasutada. Kui mingis kindlas teaduse valdkonnas pole näha hüvede kasvu, siis pole ühiskond enam huvitatud uuringute toetamisest. Riisitera hind on tänapäeval kõrgem kui 100 000 transistori hind. Miks peakski ühiskond nii odava vidina – transistori – uurimise peale veelgi rohkem raha panustama? Suur Peeter ütleb nüüd Väikesele Peetrile aitäh ja läheb omaenda toidumärsiga oma teed ...

Valgustusperioodi Euroopa kultuuriajaloos (1680–1780) iseloomustas usk teaduse võimsusesse. Selle perioodi loomulikuks jätkuks kujunes Humboldti käivitatud akadeemiline revolutsioon, kus uurimistööst sai ülikooli põhifunktsioon ning tekkisid teadusülikoolid. Erinevalt sakslastest, kus rõhk pandi humanitaariale, nägid ameeriklased, kes olid Humboldti juures õppimas käinud, uurimiseideaali loodusteaduste arendamises, pannes rõhu kasu saamisele teadusest.

Erilise tõuke USA tehnikateaduste arengule andis Nõukogude sputnik 1957. aastal, kui ameeriklased pidid endale tunnistama, et vene teadus on nende omast ette jõudnud. Eisenhower kuulutas välja kõrghariduse eelisarengu ja suunas suured summad ülikoolidesse. Raha tähendas akadeemia paisumist, ülikoolid laienesid 10–15% aastas. USAst oli saanud teaduse paradiis, töökohti ülikoolides oli rohkem kui sinna kandideerijaid, mis aga hakkas kahjulikult mõjuma õppetööle, kuna teadus oli saanud suurema prioriteedi. 1960ndatel hakkasid arenema uued sündmused: Vietnami sõda, tudengite mässud ja maksumaksjate rahulolematus. Reagan otsustas tudengeid karistada ning viia sisse kontrolli ülikoolide üle. Raha voolamisele ülikooli pandi piir, mis viis selleni, et ülikoolidest hakkasid saama uusi teadmisi tootvad ettevõt-

ted. Akadeemiline vabadus langes surve alla ja õppekavades hakkasid reaalteadused välja tõrjuma humanitaariat.

Teadlase dilemma seisneb selles, et keegi maksab selle eest, et teadlane võiks rahuldada oma uudishimu. Ühest küljest ei ole tasuta lõunaid. Teisest küljest, teaduse mootoriks ongi just uudishimu. Uudishimu uurimistöös aga ei ole teadlase eesõigus, et ta peaks südant valuta-ma, nagu jääks kellelegi võlgu. Uudishimu tähendab tegelikult ausust teaduse vastu, see motiveerib teadlast mitte midagi kahe silma vahele jätma. Seega uudishimu tähendab teadustöö kvaliteeti. Samal ajal on ühiskonna teaduse toetamise motivatsiooniks ikkagi vaid praktilised eesmärgid: majanduslik õitseng, sõjaline julgeolek, kvaliteetsem ter-vishoid. Ühiskond ei ole motiveeritud toetama uudishimupõhiseid alusuuringuid. Arvutiteaduses on alusuuringud olnud ikka dominee-riv valdkond ülikoolides, aga see olukord on muutumas. Rahvusva-heliseks suundumuseks on saanud IT-professorite tööle palkamine rohkem praktilisematesse IT-valdkondadesse ning vähem – teoreetili-sematele aladele. Nii maksab akadeemiline kogukond lõivu ühiskond-likule survele olla elulähedasem.

Tiip tööstus on aga täiesti üllatuslikult võtnud vastupidise suuna. "Miks tähendab teadus ühiskonnale täna rohkem kui kunagi varem?" küsib retooriliselt Microsoft Researchi üks juhte Peter Lee ja vastab ise: "Sest uudishimul põhinev uurimistöö on pikaajaline investering. Praktilised rakendused ei pea mitte alati olema visioonide mootoriks." Ta jätkab: "Pigem peaks teaduse ülesandeks olema teadmiste sfääri laiendamine, et selle laienemise pinnal uued ja kasulikud tooted võr-suda võiksid ..."

Teaduse ehted ja raamid

Mida tähendab teadustulemus? Juba küsimus "tähenduse" kohta on vihje sellele, et astume välja teaduse enda ruumist tema rakendamise ja interpreteerimise ruumi. Teadus on objektiivne tõde oma täielikus alastuses. Tähendusi ja väärtusi teadusele omistades hakkame talle rõivaid ja ehteid külge panema, seejuures kindlasti kehtivaid moejooni silmas pidades. Teadus on väärtusvaba ja eetilises mõttes neutraalne. Teadlast huvitab teadasaamine. Aga kui uurija on teada saanud ja uut avastanud, siis need uued teadmised ei jää enam üksnes uurija

valdusse. Nüüd hakkavad need teadmised omaenda elu elama ja neist on saanud iseseisev jõud: näiteks aatomipomm, privaatsuse kadumine internetis. Eetika ja väärtus ongi seotud just selle valla pääsenud jõuga, aga mitte teaduse endaga. Eetika ja väärtus on teaduse tähenduse kaks polaarsust. Eetika püüab hoida kahju tekkimise eest, väärtus on aga see, milles näeme teaduse kasulikkust. Väärtus on otsene jõud, eetika aga raamid, kus sellel jõul toimida lasta.

Nii on ka teaduslikul uudishimul kaks poolt. See aitab jõuda täiusele ehk siis võimalikult lähedale tõe, sundides kontrollima kõiki võimalusi, mis võiksid hüpoteese ümber lükata. Teisalt tähendab uudishimu ahvatlust ületada piire (avada Pandora laekaid), kus teadmised võivad osutuda paheks. Riisitera tootmiseks kulub kallid inime töö, aga transistore produtseerivad robotid. Aastaks 2020 oodatakse Asjade Internetis olevat 50 miljardit intelligentset tehisoobjekti. Arvutiteadus areneb tehisintelligentsi suunas, mille näiteks on arvutiprogrammid, mis sünnitavad ja ravivad teisi arvutiprogramme. Arvutite vigadeta töö ja usaldatavus on digimaailma kategooriline imperatiiv. Veelgi olulisemaks on muutumas turvalisuse probleemid, kuna tehismaailma peatselt kattev Asjade Internet on muutumas ühtaegu tänuväärseks platvormiks kuritahtlike häkkerite invasioonile.

Paljuütlevad on Google'i eestkõneleja ja Arvutitehnoloogia Ühingu (Association for Computing Machinery, ACM) presidendi Vint Cerfi sõnad: "Olen väga mures võimaluse pärast, et 100 miljonist külmutuskapist võib saada ründearmee Bank of America arvutivõrgule." Arvutiteaduse rajaja John von Neumann (1903–1957) on aga öelnud mõtte, et "teadlane ise ei pea vastutama selle maailma ees, milles ta elab."

Kahest kultuurist kultuuri eitusse

Viis aastat tagasi tegid neli filosoofi tagasivaate poole sajandi eest briti kirjaniku ja teadlase Charles Snow peetud loengule "Kaks kultuuri ja teadusrevolutsioon" ("The Two Cultures"), avaldades brošüüri "Kahest kultuurist kultuurieitusse" ("From Two Cultures to No Culture").

Snow tõi oma loengus esile vastuolud humanitaaria ja teaduse vahel, püüdes visandada põhimõtteid, milline peaks olema haritud inimene. Snow leidis, et küsimus on siiski suuremas kui üksnes kahe kultuuri kokkupõrkes, ja nimelt – teaduse rakendamises ühiskonna probleemi-

de lahendamiseks. Snow oskas tähele panna tohutut vaesust kolmandas maailmas ja arvas, et teadus saaks siin aidata. Nüüdseks on olukord nelja filosoofi silmade läbi kardinaalselt teisenenud, probleemi "humanitaaria vs. teadus" asemele on tõusnud muutuste fetišeerimine. See tähendab, et tuleks unustada, milline oli meie minevikupärand ja järgida ainsat põhimõtet – "õppida kohanema". Meelde tuleb sarnasus ürgajaga, kus loodus valitses inimeste üle, millega tuli õppida kohanema. Nüüd valitseb meie üle tehnoloogiline kaos, tehisloodus, olles meid asetanud uudsesse tehis-ürugaega, kus samuti on ainsaks ellujäämise võimaluseks – kohanemine! Kui varem nähti mineviku traditsioonides tuge ja kindlustunde allikat kõige selle tundmatu ees, mida tulevik endas peidab, siis nüüd domineerib minevikust põgenemise motiiv: unustage kõik, mida oskasite eile. Mineviku ignoreerimine ja üksnes kohanemisvõimele pühendumine tähendab elada Browni liikumise sarnast elu, aga mitte enam sihipära ja eesmärkide seadmist kogemustele ja haridusele toetudes.

Siit aga tõuseb ju küsimus, milline peaks siis olema see tänapäeva uus haridus, sest kadumas on järjepidevus – uue rajamine olemasolevale ehk siis areneva kultuuri aluspõhimõte.

Ülikoolist kaasavõetav väärtus on ikka seisnud kolmel sambal: haridus, loominguvõime ja erialateadmised. Haridus ja loominguilisus moodustavad vundamendi, vaid eriala tähendab pealisehitist, mis kiiresti muutub ja millega tuleb kohaneda. Ülikooli missiooni peaks jagama kolme tüüpi mentorite õlgadele. Õpetlasest õppejõud peaks hoolitsema haridusbaasi, teadlasest professor loominguasendeme ja asjatundjast praktik konkreetse eriala eest. Ametioskused ei ole akadeemia pärusmaa. Seepärast peavadki ülikooliga koostöösse asuma asjatundjad ettevõtlusest, kes kahe jalaga maa peal seisavad. Teadus ja tehnoloogia annavad võimu, aga mitte tarkust. Kust võtta siis seda tarkust, et võimu õigesti kasutada? See on koht, kus eri kultuurid peavad teineteist toetama. Kultuuri eri valdkondade (teadus, humanitaaria, kunst) vastastikune mõistmine algab haridusest.

Humanitaarteadusi ei ole vaja ei tehnoloogia loomiseks ega ka loodusest arusaamise jaoks. Humanitaaria rolliks on täita lünk, mille on loonud teadus ja mida see ise ei ole suuteline täitma. Selle vaimse tühemiku allikaks on tehnoloogia, mida me hardalt jumaldame, aga millest

me samal ajal nii lootusetult nüüd sõltume. IT on revolutsioneerinud lühikese ajaga kogu ühiskonnaelu ja kultuuri olemuse, genereerides samal ajal hulgaliselt eksistentsiaalseid probleeme. Vaimul on rahustav negatiivne tagasiside: mida rohkem ma tean, seda paremini ma tean, et ma midagi ei tea. Tehnoloogial on vaid positiivne erutust üleskerav tagasiside. Vaimuinimene jääb tagasihoidlikuks, tehnoloogia teeb upsakaks.

Milleks Eestile teadus?

Meie praegune teaduspoliitiline kriis, mille sisuks on teaduse rahastamine, ei tulene teadustevahelisest konkurentsist, konkurents on poliitika tagajärg. Raha on vähe. Järelikult ei saa teadlasi olla palju. Aga kui palju siis? Ja milliseid teadlasi on vaja?

Oma Nobeli auhinna (1965) kättesaamise banketil sattus USA füüsik Richard Feynman (1918–1988) vestluse ühe Jaapani diplomaadiga ja värske nobelist küsis: "Kuidas sai võimalikuks, et Jaapan nii lühikese ajaga moodsaks ja tähelepanuväärseks maaks on kujunenud?" – "Ma ei tea," ütles jaapanlane. "Aga mul on üks oletus. Jaapanlased arvavad, et ühe rahva edukaks saamiseks on üksainus võimalus – püüda oma lastele paremat haridust anda, kui neil ise on olnud võimalik saada."

Kõik algab tõepoolest haridusest, ka tippteadus. Majanduski sõltub haridusest. Eesti teadusel peaks olema ainult kaks eesmärki: panustada kõrgharidusse ja selle kaudu majandusse. Tippteadus võiks olla ihaldusväärne kõrvalsaadus, aga mitte eesmärk omaette, sest tippteadust tehakse maailmas ka meieta. Aga meie ülikoolid on meie professorite mure. Väetist tuleb muidugi panna sinna, kus kapsas kasvab, aga meil on ka kartuleid, porgandeid ja tomateid vaja. Tippteadus on loomulikult ideaal, aga probleem on selles, et seda ei saa mõõta, võrrelda ega järjestada. Miks siis pole ühiskond rahul meie ülikoolidega? Sest professorid jahivad h-indeksit ja võtavad õpetamist kui tülikat tegevust. Neid, kes seda ei tee, kelle süda valutab tudengite pärast, karistatakse teadusrahast ilmajätmisega. Doktorioppe, teaduse ja ettevõtluse kolmikseost Eestis ignoreeritakse. Teaduspoliitika näeb ette teadlaste arvu vähendamist, aga samal ajal doktorioppe kasvu. Selle vastuolu seletust nähakse uute doktorite suunamises ettevõtlusse.

Kui aga rahastamispoliitika soosib vaid hästitsiteeritavat tippteadust, aga mitte ettevõtlusele vajalikke rakendusuuringuid, siis ei kasva meil kunagi selliseid noori doktoreid, kellest ettevõtlus huvituks. Teaduse finantseerimisel ei ole seda aspekti arvestatud. Teaduse areng toimub majandusest lahus ja teaduse finantseerimisel ei ole seost ühiskonna huvidega.

Me ei peaks seadma eesmärgiks teadlaste arvu formaalset vähendamist. Ülikool vajab laiapõhjalist kompetentsuse kriitilist massi edukaks interdistsiplinaarseks koostööks ja vaheseinte puudumist ülikoolis. Oleme unustanud, et teadus suudab end ise ravida. Nõrgad sõelutakse välja töö käigus loomulikult viisil igas uurimisgrupis eraldi. Neid ei pea mõõtma bürokraatlike mõõdulintidega ametnikud.

Aukartust peab tundma mitte ainult teaduse ees, vaid kogu selle püramiidi ees, mille moodustab teadlaskond. Teadus peab jääma endistviisi põnevaks ja vabaks. Eks ole ju põnev: kumb jääb peale, kas riisitera või transistor? Akadeemilisel vabadusel ei ole eesmärki, nii nagu projektidel, mida võiks formuleerida ja mille saavutamist mõõta. Niipea kui tahame seda mõõtma hakata, pudeneb mõõdetav tolmuks. Nii nagu ei ole võimalik määrata elektroni liikumise kiirust ja asukohta üheaegselt, pole võimalik mõõta ka professori "koordinaate ja liikumise kiirust" akadeemilise vabaduse aegruumis. Küll on aga võimalik määrata tema liikumise suunda, mis oleks ka piisav, et saada teada: quo vadis, scientia? Aukartust tuleb tunda ka teaduse ajaloo ees, mis kulgeb mööda spiraali. Siis ei leiutata jalgrattaid. Kes oligi see, kes ütles: "Kui olengi näinud teistest kaugemale, siis vaid seetõttu, et seisin hiiglaste õlgadel..."

BIBLIOGRAFIA

Sissejuhatus bibliograafiasse

Meid ümbritseb täna kõikjal infotehnoloogia ja kogu meie elu on sellest äärmiselt sõltuv. Samas me ise ei tajugi seda. Oma sõltuvust tehnoloogiast märkame alles siis, kui ootamatult esile kerkivad tehnoloogia tõrked hakkavad meie elu segama, rääkimata niisugustest tõrgetest ja riketest, mis võivad viia traagiliste tagajärgedeni. Elektroonikal põhinevad digitaalsüsteemid on aga väga keerukad ja nende keerukuse tõttu on paratamatu see, et neis tekkivate võimalike rikete tõenäosus on väga suur.

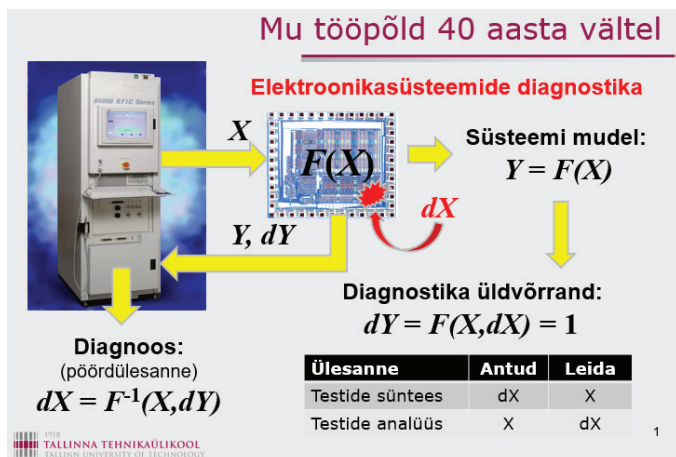
Tehnoloogia aga pidevalt areneb, muutub üha keerukamaks ja seega ka rikete tõenäosus üha kasvab. Seetõttu suurenebki täna pidevalt niisuguste insenerivaldkondade tähtsus nagu kogu meid ümbritseva tehnilise maailma usaldatavuse tagamine, süsteemide veakindlus, testimise tõhusus ja diagnostika täpsus. Minu teaduspõlluks ongi olnud kogu elu digitaalsüsteemide usaldatavuse tõstmine, testimine ja rikete diagnostika. See on valdkond mis põhineb arvutiteadusel.

See valdkond on oluline mitte üksnes mugavuse ja ohutuse seisukohast, vaid ka majanduslikust aspektist vaadatuna. Näiteks täna maksab süsteemide testimine kasvanud keerukuse tõttu juba palju rohkem kui nende projekteerimine ja valmistamine. Keskmise auto hinnast kuulub ligi veerand ainuüksi arvutielektronika testimisele ja vigade üles leidmisele. Kui projekteerimise ja tehnoloogia hind pidevalt väheneb, siis testimise hind üha kallineb. See on olnudki minu kui inseneri töö praktiline motivatsioon

Matemaatiliselt saab minu teadusvaldkonda esitada väga lihtsustatud moel aga samas ülevaatlikult kui ühe võrrandite süsteemi lahendamise probleemi, mida illustreerib järgmine skemaatiline pilt.

Pildil on kujutatud testimise keskkond, mis koosneb testrist ja testitavast süsteemist. Süsteemi võib esitada lihtsustatult vektorfunktsioonina $Y = F(X)$, kus tinglikult F tähendab kogu süsteemi riistvara,

Mu tööpõld 40 aasta vältel



X tähendab testimissignaale (testi), milliseid saadab tester ja Y tähendab süsteemi väljundsignaale (reaktsiooni testile). Diferentsiaal dX tähendab signaalide muutusi rikete tõttu ja $dY = 1$ tähendab viga väljundsignaalides.

Sidudes need muutujad, nagu pildil näidatud, saame lihtsustatud diagnostikavõrrandi, mis kirjeldab kõiki võimalusi, millisel juhul süsteemi väljundis avastatakse viga. Selle võrrandi põhjal saame nüüd formaalselt defineerida kahte pöördülesannet: (1) testide genereerimine (leida tuleb X , kui dX on antud) ja rikete diagnoos (leida tuleb dX , kui X on antud). Nendele kahele pöördülesandele lahenduste leidmine ongi olnud minu elutöö.

Tegelik elu on muidugi palju keerulisem, sest need kolm komponenti F , X ja Y – sisaldavad endas äärmiselt palju tehnilisi võimalusi, mis peavad katma kogu infotehnoloogia riistvara maailmas eksisteerivad tehnilised iseärasused. Seejuures kogu probleem selles seisnebki, et need tehnilised iseärasused määravad viisid ja meetodid, kuidas ülal nimetatud pöördülesandeid lahendada. Siit kujuneb ka nüüd üks väga suur probleemide valdkond, mida võiks klassifitseerida järgmiselt, kus aga kõik probleemid on seotud ühel või teisel viisil selle diagnostikavõrrandi lahendamisega.

Esimene probleemide ring on seotud muutujaga F , ehk siis tehnilise süsteemi (digitaalsüsteemi, mikroprotsessori, arvuti, sardsüsteemi) abstraktse mudeliga. Selle probleemide ringi võib jagada omakorda neljaks:

- uurimisobjekti (süsteemi) modelleerimine, kus mudelid võivad olla struktuursed (jagunedes eri tasanditele: loogikaskaemid, registersiirete tasand, käitumistasand), funktsionaalsed (vastavalt samuti eri tasanditel) ja hierarhilised (mitme tasandiga või struktuur-funktsionaalsed kombineeritud mudelid);
- objektide klassid, kus eristatakse näiteks kombinatsioonskeeme, järjestik- ehk mälua skeeme ja spetsiaalobjekte, milleks on näiteks mikroprotsessorid, arvutite eriarhitektuurid, mäluadmed jne.
- objekti töö simuleerimise meetodid, kus võib eristada näiteks staatilisi ja dünaamilisi signaalide käsitlusi;
- objektide süntees ehk projekteerimine (disain), mis tähendab iseeneest väga laia valdkonda, aga siinkohal peame silmas vaid probleeme, kus disain on seotud kitsendustega tagada suuremat usaldusväärsust, kus projekteerida tuleks nii, et süsteemi oleks võimalik usaldusväärselt testida ja et süsteem oskaks ka "ise ennast testida".

Teine probleemide ring on seotud muutujaga X diagnostika üldvõrrandis ja tähendab testide genereerimise pöördülesande lahendamist kõigi eelpool mainitud objektide laia skaalat silmas pidades, mis lõppkokkuvõttes viib meetodite laiale varieeruvusele. Meetodid võib jagada kolme klassi: deterministlikud (ehk sünteesipõhised), stohhasatilised (ehk analüüsi- või simuleerimispõhised) ja spetsiaalmeetodid, mis on midagi vahepealset või ühendavad mõlemat (näiteks on hierarhilised, hübriidsed, iteratiivsed jne.). Need meetodid on oluliselt sõltuvad rikete mudelist, ehk siis sellest, kuidas interpreteerida diferentsiaale dX diagnostika üldvõrrandis.

Kolmas probleemide ring ongi seotud selle sama muutujaga dX ja hõlmab järgmisi eriprobleeme:

- rikete klassid ja mudelid (füüsikalised defektid, loogika tasandil vaadeldavad rikked, nt. konstandid ja lühised, viiterikked, dünaamikarikked jne.), aga samuti kordsetest riketest tingitud rikete maskeerimisega seotud probleemid ning rikete hulga optimeerimise (rikete kollapsi) probleemid;
- testide analüüs ehk selle kindlaks tegemine, milliseid rikkeid millised testid avastavad; analüüs võib toimuda kas rikete simuleerimise või rikete modelleerimise teel; testide analüüs tähendab rikete diagnoosi erijuhtu;

- testide analüüsi meetodeid võib klassifitseerida kahte gruppi: simuleerimis põhine analüüs (üksikrikete või rikete gruppide või testigruppide paralleelsimuleerimine) ja analüütiline simuleerimine (deduktiivne või kriitilise tee analüüs, kus samuti võib teatud juhtudel paralleelsust rakendada);
- rikete diagnoosi meetodid jagunevad kahte suurde klassi – kombinatoorsed ja sekventsiaalsed ehk adaptiivsed; rikete diagnoos põhineb rikete simulatsioonil ja analüüsil.

Kõigi loetletud probleemide hulk "kordistub" selles mõttes, et igasugune lahendus ei pruugi konkreetsel juhul olla sobiv ja seetõttu tuleb arvestada kindlasti teatavate kriteeriumite või kitsendustega nt. kiirus, hind, täpsus, energiatarve, riistvara kulu jne., kas kõiki neid koos või eraldi – optimeerides lahendust mingi ühe valitud kriteeriumi suhtes ja arvesse võttes teisi parameetreid kitsendustena.

Probleemide lahendamise vaadeldavas valdkonnas on teinud raskeks kaks olemuslikku probleemi: süsteemide üha kasvav keerukus ja süsteemide sekventsiaalsus (ehk struktuurne sisemine tagasisidede süsteem). See viimane aspekt on eespool esitatud diagnostikavõrrandis jäetud tahtlikult lihtsuse huvides "võrrandisse peitu".

Probleemide rohkuse tõttu ongi kujunenud nii, et ühest diagnostika-teadlase elust ei jätkugi rohkemaks kui ainult selle sama ühe võrrandisüsteemi lahendamiseks. Minu elutöö tulemusi selle võrrandiga seotult kujutabki selle raamatukese kaante vahele surutud publikatsioonide nimekiri. Oma kõige tähtsamateks tulemusteks, mis kujutavad endast aluskivisid suurele osale ülejäänud tulemustele, mida publikatsioonid esitavad, oleksid järgmised:

- struktuursete otsustusdiagrammide (SSBDD – *Structurally Synthesized Binary Decision Diagrams*) mudeli väljatöötamine, selle laiendamine jagatud SSBDD mudeliks (*shared SSBDD*) ja kõrgtaseme (HLDD – *high-level DD*) mudeliks ning kasutamine ühe võimaliku, aga väga efektiivse meetodina diagnostika üldvõrrandi mõlema pöördülesande lahendamiseks;
- matemaatiliste aluste välja töötamine paljude diagnostikavõrrandite paralleelseks analüütiliseks lahendamiseks ja selle tulemusena väga kiire rikete simulaatori loomine (koos Sergei Devadzega) loogikata-sandil;

- kordsete rikete probleemi lahendamise nii loogika kui ka kõrgemal funktsionaalsel tasandil, mis võimaldab avastada või vältida kordsete rikete omavahelist maskeerumist ehk siis suurendada diagnoosi täpsust ja usaldatavust.

Uute SSBDD ja HLDD mudelite loomine on mul võimaldanud koos oma kaasautoritega töötada välja väga palju erinevaid meetodeid eri probleemide lahendamiseks, eri abstraktsioonitasanditel ja eri kriteeriume ning optimeerimise eesmärges silmas pidades.

Järgnevalt olen välja valinud 10 publikatsiooni, millele olen eriti uhke ja milliseid loen oma tähtsamateks saavutusteks.

Artiklid:

1. Ubar, R. Test synthesis with alternative graphs // IEEE design & test of computers (1996) vol. 13, iss. 1, pp. 48–59.

Esmakordne tutvustus Lääne maailmale ajavahemikus 1976–1996 saavutatud tulemustest traditsioonilistest BDD-dest erinevate nn. struktuursete otsustusdiagrammide teooria alal ja selle rakendustest.

Убар, Р. Генерирование тестов для цифровых схем при помощи модел альтернативных графов // Tallinna Polütehnilise Instituudi toimetised = Труды Таллинского политехнического института. Серия А. № 409. Труды по электротехнике и автоматике : сборник статей XIV. Таллин : Таллинский политехнический институт, 1976. С. 75–81.

Kus esmakordselt tehniliste süsteemide diagnostika valdkonda toodud binaarsed otsustus-diagrammid (BDD), esialgse nimetusega alternatiivsed graafid, millest 10 aastat hiljem (alates 1986) algas selle mudeli buum, ja millest tänaseks on saanud üks tähtsamaid teoreetilisi aparate arvutiteaduses ja digitaalsüsteemide projekteerimisel. 1980. a loodi selle teooria põhjal TTÜ ja Küberneetika instituudi EKB koostöös maailmas esimene BDD-põhine automaatne testide generaator, mida autasustati hõbe-medaliga 1986. a rahvamajandussaaavutuste näitusel Moskvast.

2. Raik, J., Ubar, R. Fast test pattern generation for sequential circuits using decision diagram representations // Journal of

electronic testing : theory and applications (JETTA) (2000) vol. 16, iss. 3, pp. 213–226.

Esmakordne kõrgtaseme otsustusdiagrammide rakendamine testide sünteesi automatiseerimiseks digitaalsüsteemide jaoks, kus ületati efektiivsuse poolest analoogiliste testigeneraatorite parameetreid. Uus meetod võimaldab efektiivsemalt üle saada digitaal-süsteemide üha kasvavast keerukusest tulenevatest raskustest. Töö põhineb edasiarendustel, milliste alguseks sai artikkel:

Плажк, М. П, Убар, Р. Р. Построение тестов цифровых схем при помощи модели альтернативных графов // Автоматика и телемеханика (1980) № 5, с. 152–163.

Artikkel ilmus ka USA-s:

Plakk, M., Ubar, R. Digital circuit test design using the alternative graph model // Automation and remote control (1980) vol. 41, iss. 5, part 2, pp. 714–722.

3. Ubar, R. Design error diagnosis with re-synthesis in combinational circuits // Journal of electronic testing : theory and applications (2003) vol. 19, iss. 1, pp. 73–82.

Esmakordne otustusdiagrammide rakendamine loogikaskeemi disainivigade diagnoosiks, kus täiendava uudsusena ei kasutata vigade mudelit ja mis seetõttu ei nõua traditsioonilise kitsenduse vigade klassi eeldefineerimist diagnoosi läbiviimisel.

4. Raik, J., Ubar, R., Sudbrock, J., Kuzmich, W., Pleskacz, W. DOT : new deterministic defect-oriented ATPG tool // European Test Symposium : ETS 2005 : 22–25 May 2005, Tallinn, Estonia : proceedings. Los Alamitos : IEEE Computer Society, 2005. Pp. 96–101.

Europrojektide raames toimunud interdistsiplinaarses koostöös (TÜ, TU Darmstadt, TU Warsaw) "loogika ja füüsika piirimaal" töötati välja uut tüüpi defekt-orienteeritud testide sünteesi kontseptsioon. Sellest uuest paradigmat on tänaseks välja arenenud praegu elektroonika tipptööstuses populaarseks saanud nn defect-aware testimise metodoloogia. Töö põhineb edasiarendustel, mille alguseks sai publikatsioon:

Убар, Р. Р. Выделение подозреваемых неисправностей в комбинационных схемах методом решения булевых дифферен-

циальных уравнений // Автоматика и телемеханика (1979) № 11, с. 170–183.

Artikkel ilmus ka USA-s:

Ubar, R. Detection of suspected faults in combinational circuits by solving Boolean differential equations // Automation and remote control (1980) vol. 40, iss. 11, part 2, pp. 1693–1703.

5. Ubar, R., Devadze, S., Raik, J., Jutman, A. Parallel X-fault simulation with critical path tracing technique // DATE 10 : Design, Automation & Test in Europe : Dresden, Germany, 8–12 March, 2010. [Dresden] : IEEE, 2010. Pp. 879–884.

Siin saavutati läbimurre elektroonikaskeemide rikete simuleerimise kiiruse tõstmisel. Loodi uus paralleelsust võimaldav matemaatilise analüüsi meetod, mis ületas produktiivsusest mitmekordselt seniseid elektroonika tipptööstuses kasutatavaid lihtsimuleerimisel põhinevaid analüsaatoreid. Artikli oluliseks tähtsuseks on, et probleem sai lahendatud väga laia üldise rikete klassi jaoks (tingimuslikud konstantrikked ja määramatud nn. X-rikked) võrreldes traditsioonilise lihtkonstant-rikete klassiga. Töö põhineb edasiarendustel, milliste alguseks sai artikkel:

Убар, Р. Р. Анализ диагностических тестов для комбинационных цифровых схем методом обратного прослеживания неисправностей // Автоматика и телемеханика (1977) № 8, с. 168–175.

Artikkel ilmus ka USA-s:

Ubar, R. Analysis of diagnostic tests for combinational circuits by method of backtracking of faults // Automation and remote control (1978) vol. 40, iss. 11, Part 2, pp. 1254–1260.

6. Ubar, R., Kostin, S., Raik, J. Multiple stuck-at-fault detection theorem // Proceedings of the 2012 IEEE 15th International Symposium on Design and Diagnostics of Electronic Circuits & Systems (DDECS) : April 18–20, 2012 Tallinn, Estonia. [S. l.] : IEEE, 2012. Pp. 236–241. Best Paper Award.

Artiklis publitseeritud meetod võimaldab esmakordselt välistada ohtlikku rikete vastastikkust maskeerumist digitaalsüsteemide testimisel. Traditsiooniline konkreetsetele riketele orienteeruv (nn. Devil's advocate approach) lähenemisviis asendatakse uue

meetodi puhul mingi konkreetse valitud skeemiosa korrektsuse tõestamisega. Nimetasin uue meetodi kontrastiks tavalisele lähenemisviisile – Angel's advocate approach.

Tegemist on seni lahendamata ülesandega digitaalsüsteemide diagnostikas. Uus meetod, mis ei põhine rikete loendamisel (rikkeid ja nende kombinatsioone võib olla praktiliselt lõpmatu hulk), on esimeseks sammuks selle keeruka probleemi lahendamisel.

Artikli materjali on kasutatud diagnostikaprobleemide laiemal käsitlemisel monograafia peatükina:

Ubar, R. Boolean fault diagnosis with structurally synthesized BDDs // Recent progress in the Boolean domain. Newcastle upon Tyne : Cambridge Scholars Publishing, 2014. Pp. 303–331.

7. Fridolin, I., Karai, D., Kostin, S., Ubar, R. Accurate dialysis dose evaluation and extrapolation algorithms during online optical dialysis monitoring // IEEE transactions on biomedical engineering (2013) vol. 60, iss. 5, pp. 1371–1377.

Artikkel esitab huvitava teadustulemuse, mis saavutati tippkeskuses CEBE läbi viidud interdistsiplinaarses koostöös. Ühise uurimistöö eesmärgiks oli leida sünergiat ühelt poolt elektroonikaseadmete tehnilise diagnostika meetodite ja teiselt poolt inimorganismi diagnostikas kasutatavate meetodite vahel.

Artiklis esitatakse originaalne lähenemisviis, mis võimaldab neeruasendusravi kvaliteedi hindamiseks kasutatava dialüüsi doosi puhtuse optilisel mõõtmisel tekkivatest signaalimoonutustest ehk müra vabaneda tehniliste süsteemide rikete diagnostikas kasutatavaid algoritme rakendades.

Monograafiad:

8. Design and test technology for dependable systems-on-chip / [editors] R. Ubar, J. Raik, J., H.-T. Vierhaus. [S. l.] : IGI Global, 2011. xxvi, 550 p. (Advances in computer and electrical engineering).

Monograafia milles on kolmandik kõigist peatükkidest pühendatud TTÜ arvutitehnika instituudis läbiviidava uurimistöö tulemustele digitaalsüsteemide diagnostika valdkonnas aastatel

2000–2010. Ülejäänud osa monograafiast haarab nimetatule lähedaste probleemide lahendamisel saadud tulemusi instituudi koostööpartneritelt Lääne-Euroopast, USAst ja Indiast.

9. Bochmann, D., Ubar, R. Fehler in Automaten. Berlin : VEB Verlag Technik, 1989. 216 p.

Monograafia, milles on kaks peatükki ТГÜ ja ЕКТА teadlaste koostöö tulemustest aastatel 1980–1988.

10. Селезнев, А. В., Добрица, Б. Т., Убар, Р. Р. Проектирование автоматизированных систем контроля бортового оборудования летательных аппаратов. Москва : Машиностроение, 1983. 224 с.

Monograafia, mis publitseeriti NL tähtsaimas kirjastuses ja milles ligemale pool kuulub osale, kus on kokku võetud aastatel 1976–1982 esmakordselt maailmas välja töötatud otsustusdiagrammide teooria, nii loogikafunktsioonide kui kõrgtaseme funktsioonide analüüsiks koos rakendustega keeruliste süsteemide diagnostikas. Mujal maailmas algas aktiivne uurimistöö otsustusdiagrammide teooria valdkonnas alles alates 1986.

Raimund Ubar

Need kümme publikatsiooni esinevad ka järgnevas bibliograafias. Bibliograafia hõlmab R. Ubari monograafiad, õppematerjale, teaduspublikatsioone ja teisi olulisi trükiseid tema teadusliku tegevuse algusest tänapäevani. Publikatsioonide valiku on teinud R. Ubar koostöös Tallinna Tehnikaülikooli Raamatukogu bibliograafia osakonnaga. Bibliograafia jaguneb seitsmeks alajaotiseks:

raamatud

õppevahendid

autoritunnistused

artiklid

varia

juhendatud doktoritööd

personaalia

Bibliograafias esitatakse publikatsioonide kirjed kronoloogiliselt ilmumisaastate järgi. Aasta piires on esmalt ladina, seejärel slaavi tähestikus tööd. Publikatsioonide kirjed, millega koostaja de visu ei ole saanud tutvuda, on tähistatud tärniga (*). Antud kirjed on koostatud Raimund Ubari esitatud andmete põhjal. Bibliograafia kasutamist hõlbustavad nimeregister ja teemaregister. Nimeregister on ladina ja slaavi tähestikus. Teemaregister on inglise keelne ja hõlmab ainult inglise keelseid publikatsioone.

Koostajad

Publikatsioonid

Raamatud:

1. **Убар, Р.** Тестовая диагностика цифровых устройств : учебное пособие. [1], Математические модели. Таллинн : Таллиннский политехнический институт, 1980. 114 с.
Translation of the title: Diagnostic testing of digital systems I. Mathematical models.
2. **Убар, Р.** Тестовая диагностика цифровых устройств : учебное пособие. [2] Синтез и анализ тестов. Дешифрация диагностических экспериментов. Таллинн : Таллиннский политехнический институт, 1981. 112 с.
Translation of the title: Diagnostic testing of digital systems II. Synthesis and analysis of test. Decoding diagnostic experiments.
3. Селезнев, А. В., Добрица, Б. Т., **Убар, Р. Р.** Проектирование автоматизированных систем контроля бортового оборудования летательных аппаратов. Москва : Машиностроение, 1983. 224 с.
Translation of the title: Design of automatic test equipments for on-board equipments of aircrafts.
4. Bochmann, D., **Ubar, R.** Fehler in Automaten. Berlin : VEB Verlag Technik, 1989. 216 p.
5. Selected papers from the 1997 NORCHIP Conference : [extended versions of invited papers from the 15th NORCHIP Conference held November 10 – 11, in Tallinn, Estonia] / guest editors: T. S. Lande, **R. Ubar**. Boston : Kluwer, 1999. (Analog integrated circuits and signal processing ; 18: 1 : Special issue).
6. Novak, O., Gramatová, E., **Ubar, R.**, et al. Handbook of testing electronic systems. Prague : Czech Technical University Publishing House, 2005. 395, [7] lk. + 1 CD-ROM.

7. Design and test technology for dependable systems-on-chip / [editors] **R. Ubar**, J. Raik, J., H.-T. Vierhaus. [S. l.] : IGI Global, 2011. xxvi, 550 p. (Advances in computer and electrical engineering).
8. Proceedings of the 2012 IEEE 15th international symposium on design and diagnostics of electronic circuits & systems (DDECS) : April 18–20, 2012 Tallinn, Estonia / [editors: J. Raik, M. Jenihhin, **R. Ubar**, et al.]. [S. l.] : IEEE, [2012]. 10, 386 p.

Õppevahendid:

9. **Ubar, R.** Digitaalarvutite operatsioonseadmed : õppevahend. Tallinn : Tallinna Polütehniline Instituut, 1978. 103 lk.
10. Система проектирования тестов для цифровых автоматов : описание системы и руководство по применению / [составители П. А. Китсник, Т. В. Лохуару, **Р. Р. Убар**]. Таллинн : Таллинский политехнический институт, 1984. 58 с.
Translation of the title: Test design system for digital automata: description of the system and application guide.
11. Operatsioonautomaadid digitaalarvutites: metoodiline materjal / koostanud **R. Ubar**. Tallinn : Tallinna Polütehniline Instituut, 1987. 96 lk.
12. **Убар, Р.** Проектирование контролепригодных дискретных систем : учебное пособие. Таллинн : Таллиннский политехнический институт, 1988. 67, [1] с.
Translation of the title: Design of digital systems for testability: tutorial.
13. **Ubar, R.** Digitaalsüsteemide diagnostika. I. Diagnostiline malleerimine. Tallinn : Tallinna Tehnikaülikooli Kirjastus, 2005. 148 lk.

Autoritunnistused:

14. Авторское свидетельство 1218390 (СССР). Устройство для тестового контроля больших интегральных схем. Т. В. Лохуару, **Р. Р. Убар** ; Специальное конструкторское бюро вычислительной техники Института Кибернетики АН ЭССР.

Заявл. 25.08.1984, № 3783579. Опубликовано в : Открытия. Изобретения (1986) № 10. МПК: G 06F 11/26.

Translation of the title: Device for test control of large-scale integrated circuits.

15. Авторское свидетельство 1242964 (СССР). Устройство для контроля синхронных цифровых узлов. Авторы: А. А. Вийлуп, **Р. Р. Убар**, Т. А. Эвартсон ; Таллинский Политехнический Институт. Заявл. 12.07.1984, № 3772884. Опубликовано в : Открытия. Изобретения (1986) № 25. МПК: G 06F 11/26.

Translation of the title: Equipment for Testing Synchronized digital circuits.

16. Авторское свидетельство 1312580 (СССР). Устройство для контроля и диагностики цифровых блоков. Авторы: Т. А. Эвартсон, **Р. Р. Убар**, Т. В. Лохуару, Х. И. Хаак ; Специальное конструкторское бюро вычислительной техники Института Кибернетики АН ЭССР, Таллинский Политехнический Институт. Заявл. 06.12.1985, № 3984709. Опубликовано в : Открытия. Изобретения (1987) № 19. МПК: G 06F 11/26.

Translation of the title: A device for testing and diagnosis of digital blocks.

17. Авторское свидетельство 1652976 А1 (СССР). Устройство для тестового контроля больших интегральных схем. Авторы: **Р. Р. Убар**, Т. В. Лохуару, П. Пукк, М. Мяннисалу, Э. Ванамёлдер. Специальное Конструкторское Бюро Вычислительной Техники Института Кибернетики АН ЭССР. Заявл. 1.02.1991. Опубликовано в : Открытия. Изобретения (1991) № 20. МПК: 06F 11/26.

Translation of the title: Tester for (LSI).

Artiklid:

1968

18. ***Убар, Р.** О минимизации длительности теста сложных технических систем // Сборник Всесоюзной конференции "Приложения Теории Информации", Москва, 1968.

Translation of the title: Minimization of the test length for complex technical systems.

1970

19. **Убар, Р.** Об одной задаче упорядочения множества элементов на временной оси // Tallinna Polütehnilise Instituudi toimetised = Труды Таллинского политехнического института. Серия А. № 291. Труды по электротехнике и автоматике : сборник статей VIII. Таллин : Таллинский политехнический институт, 1970. С. 57–69.

Summary: About a problem of scheduling the elements of an ensemble on the time-axis.

1971

20. ***Ubar, R.** Choice of controlled parameters // Automation and computer engineering (1971) iss. 3, pp. 27–31.
21. **Убар, Р. Р.** О выборе контролируемых параметров // Автоматика и вычислительная техника (1971) № 3, с. 28–32.
Translation of the title: On the choice of monitored parameters.
22. Масленников, В. П., **Убар, Р. Р.** О минимизации среднего времени обнаружения неисправностей в технических устройствах // Вопросы управления процессами (1971) № 148, Ч. 1, с. 136–142. (Труды МВТУ).
23. Масленников, В. П., **Убар, Р. Р.** Применение метода Монте-Карло для статистической оптимизации процессов контроля // Вопросы управления процессами (1971) № 148, Ч. 1, с. 129–135. (Труды МВТУ).

Translation of the title: Application of the Monte Carlo method for optimizing the statistical control processes.

1972

24. **Убар, Р. Р.** Алгоритм оптимизации процессов контроля сложных технических объектов // Вторая межвузовская научно-техническая конференция "Достижения и перспективы развития технической кибернетики". 30 мая – 2 июня 1972 г. : труды. Москва : [Б. и.], 1972. С. 126.

1973

25. Вийлуп, А., **Убар, Р.**, Хейтер, У. Диагностика кратных неисправностей в комбинационных схемах // Tallinna Polütehnilise Instituudi toimetised = Труды Таллинского политехнического института. Серия А. № 350. Труды по электротехнике и автоматике : сборник статей XI. Таллин : Таллинский политехнический институт, 1973. С. 89–94.

Summary: Diagnosis of multiple faults in combinational networks.

26. Вийлуп, А., Китсник, П., **Убар, Р.** Об интерпретативном моделировании неисправностей в комбинационных логических схемах // Tallinna Polütehnilise Instituudi toimetised = Труды Таллинского политехнического института. Серия А. № 350. Труды по электротехнике и автоматике : сборник статей XI. Таллин : Таллинский политехнический институт, 1973. С. 79–88.

Summary: An interpretative fault simulation method for combinational logic networks.

27. Добрица, Б. Т., **Убар, Р. Р.** Синтез оптимальных процессов контроля сложных технических объектов // Вопросы расчёта и проектирования автоматических информационных систем (1973) № 162, с. 13–19. (Труды МВТУ).

Translation of the title: Synthesis of optimal test processes for complex technical objects.

1974

28. Палл, И., **Убар, Р.** (научный руководитель). Алгоритм генерирования тестов для комбинационных логических схем // XX студенческая научно-техническая конференция вузов Прибалтийских республик, Белорусской ССР и Молдавской ССР : тезисы докладов. Ч. 1. Таллинн : Таллинский политехнический институт, 1974. С. 133.

Translation of the title: The algorithm of generating tests for combinational logic circuits.

29. Вахер, В., **Убар, Р.** (научный руководитель). О функциональном моделировании диагностических тестов в схемах ЦВМ // XX студенческая научно-техническая конференция

вузов Прибалтийских республик, Белорусской ССР и Молдавской ССР : тезисы докладов. Ч. 1. Таллинн : Таллинский политехнический институт, 1974. С. 133–134.

Translation of the title: About functional modelling of diagnostic tests in digital computers.

30. Суга, М., **Убар, Р.** (научный руководитель). Метод сжатия диагностических словарей для логических схем // XX студенческая научно-техническая конференция вузов Прибалтийских республик, Белорусской ССР и Молдавской ССР : тезисы докладов. Ч. 1. Таллинн : Таллинский политехнический институт, 1974. С. 135–136.

Translation of the title: The method of compression of diagnostic dictionaries for logic circuits.

31. Пунтсо, Т., **Убар, Р.** (научный руководитель). Параллельное интерпретативное моделирование тестов для комбинационных логических схем // XX студенческая научно-техническая конференция вузов Прибалтийских республик, Белорусской ССР и Молдавской ССР : тезисы докладов. Ч. 1. Таллинн : Таллинский политехнический институт, 1974. С. 134.

Translation of the title: Parallel interpretative simulation of tests for combinational logic circuits.

1975

32. **Убар, Р. Р.** Метод эквивалентного преобразования диагностических словарей // Вопросы расчёта и проектирования автоматических информационных систем (1975) № 210, с. 4–7. (Труды МВТУ).

Translation of the title: Equivalent transformations of diagnostic dictionaries.

1976

33. **Ubar, R.** Berechnung von Tests für die Fehlerdiagnose in digitalrechnern // 21. Internationales Wissenschaftliches Kolloquium 1976 : 30 Jahre Sozialistische Einheitspartei Deutschlands. Ilmenau : Technische Hochschule, 1976. S. 33–35.

34. **Ubar, R.** Ein Deduktives Verfahren zur Testsatzanalyse für digitale Schaltungen // Schriftenreihe. Ingenieurhochschule Dresden (1976) H. 1, S. 2–11.
35. Kitsnik, P., **Ubar, R.**, Viilup, A. Simulating system for minicomputer diagnostic programs // Preprints 1st IFAC/IFIP Symposium on Software for Computer Control, SOCOCO-76 : Tallinn, USSR, May 25–28, 1976. Tallinn : BIT, 1976. Pp. 115–117.
36. **Ubar, R.** Über einige Probleme der Testsatzanalyse für digitale Systeme // Wissenschaftliche Zeitschrift der Technischen Universität Dresden (1976) 25, H. 2, S. 44–49.
37. **Убар, Р. Р.** Вычисление Булевых производных при анализе диагностических тестов // Проблемы надежности при проектировании систем управления : Тезисы докладов Второй Всесоюзной Конференции. Киев : [б. и.], 1976. С. 55.
Translation of the title: Computation of Boolean derivatives in analyzing diagnostic tests.
38. **Убар, Р.** Генерирование тестов для цифровых схем при помощи модел альтернативных графов // Tallinna Polütehnilise Instituudi toimetised = Труды Таллинского политехнического института. Серия А. № 409. Труды по электротехнике и автоматике : сборник статей XIV. Таллин : Таллинский политехнический институт, 1976. С. 75–81.
Zusammenfassung: Testbestimmung für die digitalen Schaltungen mit Hilfe von alternativen Graphen.
39. **Убар, Р.** Об общей постановке задач тестовой диагностики цифровых схем // Tallinna Polütehnilise Instituudi toimetised = Труды Таллинского политехнического института. Серия А. № 409. Труды по электротехнике и автоматике : сборник статей XIV. Таллин : Таллинский политехнический институт, 1976. С. 69–73.
Zusammenfassung: Über die allgemeine Aufgabestellung der Diagnoseprobleme von digitalen Schaltungen.
40. **Убар, Р. Р.**, Виилуп, А. А., Китсник, П. А. Система моделирования диагностических программ для управляющих ЦВМ // Тезисы Первого симпозиума ИФАК/ИФИП по программному обеспечению управления процессами, Таллинн, 25–28 мая 1976 года. Таллинн : Академия наук ЭССР, 1976. С. 30–31.

Translation of the title: Simulating system for minicomputer diagnostic programs.

1977

41. **Ubar, R.** Berechnung von Booleschen Ableitungen bei der Testsatzanalyse für digitale Schaltungen // Nachrichtentechnik, Elektronik (1977) H. 1, S. 21–23.
42. **Ubar, R.** Multiple fault analysis in logic circuits // IFAC Symposium Discrete Systems = IFAK Simposium Diskretnye Sistemy = IFAC Symposium Diskrete Systeme, Dresden, 14.–19. III. 77. Band 4. [S. l.] : IFAK, 1977. Pp. 48–57.
43. **Ubar, R.** Testsatzanalyse für Folgeschaltungen // Informationsverarbeitung und Infromationselektronik zur Intensivierung und Rationalisierung des Produktionsprozesses. III. Wissenschaftliche Tagung der Ingenieurhochschule Dresden vom 20, bis 22, April 1977. S. [41]. (Wissenschaftliche Beiträge / Ingenieurhochschule Dresden ; 2).
44. **Ubar, R.** Über einige Probleme der Testsatzanalyse für digitale Systeme // Nachrichtentechnik, Elektronik (1977) H. 4, S. 149–150.
45. **Убар, Р. Р.** Анализ диагностических тестов для комбинационных цифровых схем методом обратного прослеживания неисправностей // Автоматика и телемеханика (1977) № 8, с. 168–175.
Abstract: Analysis of diagnostic tests for combinational digital circuits by the method of backtracking the faults.
46. Виилуп, А., Китсник, П., **Убар, Р.** Дедуктивный анализ тестов в синхронных цифровых схемах без обратной связи // Вычислительная техника. Материалы конференции "Автоматизации технического проектирования ЦВМ" (МАЙ–ИЮНЬ 1977 г.). Каунас : Политехнический институт, 1977. С. 178–181.
Translation of the title: Deductive fault analysis in synchronized digital devices without global feedbacks.
47. ***Убар, Р.** Дедуктивное моделирование неисправностей в цифровых последовательностных схемах // [Proceedings of Inter-

national Conference on Technical Diagnostics. Praha, Czechoslovakia, 1977]. [S. l., 1977]. Pp. 189–192.

48. Китсник, П., **Убар, Р.** Формулы для дедуктивного анализа тестов в синхронных последовательных схемах // Tallinna Polütehnilise Instituudi toimetised = Труды Таллинского политехнического института. Серия А. № 432. Труды по электротехнике и автоматике : сборник статей XV. Анализ и моделирование технических устройств и систем АСУТП. Таллин : Таллинский политехнический институт, 1977. С. 15–23.

Translation of the title: Formulas for deductive analysis of tests for synchronized digital circuits.

Summary: Formulae for deductive test analysis in synchronous circuits.

49. Виилуп, А. А., Китсник, П. А., **Убар, Р. Р.** Метод дедуктивного анализа тестов для логических схем // Вопросы технической диагностики : межвузовский тематический сборник, (1977) вып. 17, 1977, с. 46–51.

Translation of the title: Deductive test analysis method for logic circuits.

50. Виилуп, А., Лохуару, Т., **Убар, Р.** Метод локализации неисправностей при проверке цифровых схем автоматическими тестерами // Tallinna Polütehnilise Instituudi toimetised = Труды Таллинского политехнического института. Серия А. № 432. Труды по электротехнике и автоматике : сборник статей XV. Анализ и моделирование технических устройств и систем АСУТП. Таллин : Таллинский политехнический институт, 1977. С. 37–45.

Translation of the title: Fault localization in digital circuits with automatic test equipments.

Summary: A method of login network fault location by automatic tester.

51. **Убар, Р. Р.** Метод управления процессами диагноса цифровых схем // Всесоюзное научно-техническое совещание "Опыт создания и внедрения автоматизированных и автоматических систем управления технологическими процессами" : тезисы докладов. Ч 3. 6–8 сентября 1977 года г. Фрунзе. Фрунзе, 1977. С. 84–85.

Translation of the title: Method for fault diagnosis in digital circuits.

52. Плакк, М. П., **Убар, Р. Р.** Об автоматическом синтезе тестов для цифровых объектов систем управления // VII Всесоюзное совещание по проблемам управления, Минск, 21–25 ноября 1977 : тезисы докладов. Книга 3. Москва : ИПУ ИТК, 1977. С. 97–98.

Translation of the title: About automatization of test Synthesis for control systems.

53. Плакк, М., **Убар, Р.** Применение модели альтернативных графов при синтезе тестов для комбинационных схем // Tallinna Polütehnilise Instituudi toimetised = Труды Таллинского политехнического института. Серия А. № 432. Труды по электротехнике и автоматике : сборник статей XV. Анализ и моделирование технических устройств и систем АСУТП. Таллин : Таллинский политехнический институт, 1977. С. 3–13.

Zusammenfassung: Verwendung des Modells der alternativen Graphen bei der Testbestimmung für kombinatorische schalt-netzwerke.

1978

54. **Ubar, R.** Analysis of diagnostic tests for combinational circuits by method of backtracking of faults // Automation and remote control (1978) vol. 40, iss. 11, Part 2, pp. 1254–1260.
55. **Ubar, R.** Fehlerbestimmung in kombinatorische Schaltungen durch Lösung der Booleschen Differentialgleichungen // Nachrichtentechnik, Elektronik (1978) H. 8, S. 330–334.
56. **Ubar, R.** Module level fault diagnosis in combinational networks // The 1st Conference on Fault-Tolerant Systems and Diagnostics : proceedings. Gdansk : Instytutu Informatyki, 1978. Pp. 297–314.
57. **Убар, Р.** Декомпозиционный метод диагноза неисправностей в комбинационных схемах // Tallinna Polütehnilise Instituudi toimetised = Труды Таллинского политехнического института. Серия А. № 457. Труды по электротехнике и автоматике XVI. Анализ и моделирование технических устройств и си-

стем АСУТП. Таллин : Таллинский политехнический институт, 1978. С. 3–23.

Zusammenfassung: Dekompositionverfahren zur Fehlerdiagnose in kombinatorischen Schaltungen.

58. Добрица, Б. Т., **Убар, Р. Р.** Генерирование тестов для комбинационных схем с кратными неисправностями // Вопросы расчёта и проектирования автоматических информационных систем. Москва : МВТУ, 1978. С. 6–10. (Труды МВТУ ; 270).

Translation of the title: Test generation for combinational circuits with multiple faults.

59. **Убар, Р. Р.** Локализация кратных неисправностей в цифровых схемах методом решения Булевых дифференциальных уравнений // Системы и средства управления : межвузовский сборник научных трудов. Пермь : Пермский университет, 1978. С. [71–74].

Translation of the title: Localization of multiple faults in digital circuits with solving boolean differential equations. control systems and equipments.

60. Плакк, М., **Убар, Р.** Синтез тестов для цифровых схем // XIV областная научно-техническая конференция по системам и средствам управления (май 1978 г.) : тезисы докладов. Пермь : [Б. и.], 1978. С. 78–79.

Translation of the title: Synthesis of tests for digital circuits.

1979

61. Plakk, M., **Ubar, R.** Aufstellung von Testfolgen für logische Schaltungen // 24. Internationales wissenschaftliches Kolloquium. Technische Hochschule Ilmenau : 22. Oktober bis 26. Oktober 1979. T. 5 : Vortragsreihe B 2, Theorie der Graphen und Netzwerke. Ilmenau : Technische Hochschule Ilmenau. S. 93–96.

62. *Pall, M., **Ubar, R.** Computer-aided module-level test generation for digital devices on the basis of their alternative-graph model // Preprints SOCOCO '79, the 2nd IFAC/IFIP Symposium on Software for Computer Control, Prague, Czechoslovakia, June 11–15, 1979. Vol. 1. Praha : Centrální Vypocetní Stredisko. Pp. C-XIII-1-4.

63. *Lohuaru, T., **Ubar, R.**, Viilup, A. Minicomputer software for fault localization control in digital circuits // Preprints SOCOCO '79, the 2nd IFAC/IFIP Symposium on Software for Computer Control, Prague, Czechoslovakia, June 11–15, 1979. Vol. 1. Praha : Centrální Vypocetni Stredisko. Pp. P-XIV-1-4.
64. **Убар, Р.** Альтернативные графы и задачи диагностики цифровых систем // Diagnostika a zabezpečeni čslicovych system FTSD z II. celostatni konference se zahranični učasti : sbornik prednášek. Brno, 1979. S. 177–184.
Abstract: Alternative graphs and test generation for digital systems.
65. **Убар, Р. Р.** Выделение подозреваемых неисправностей в комбинационных схемах методом решения булевых дифференциальных уравнений // Автоматика и телемеханика (1979) № 11, с. 170–183.
Abstract: Isolation of suspected faults in combinational systems by solving Boolean differential equations.
66. **Убар, Р. Р.** Диагноз комбинационных схем при расширенном классе неисправностей // Вычислительная техника. Т. 12 : Материалы всесоюзной конференции "Автоматизированное техническое проектирование электронной аппаратуры", 5–6 июня 1979 г. Вильнюс, 1979. С. 177–180.
Translation of the title: Diagnosis of combinational circuits in the extended class of faults.
67. Григорьева, К., **Убар, Р.** Метод диагноза неисправностей в последовательных схемах // Tallinna Polütehnilise Instituudi toimetised = Труды Таллинского политехнического института. Серия А. № 474. Труды по электротехнике и автоматике XVII. Расчет и проектирование приборов, устройств и систем технической кибернетики. Таллин : Таллинский политехнический институт, 1979. С. 35–44.
Zusammenfassung: Verfahren der Fehlerdiagnose in Folgeschaltungen.
68. **Убар, Р.** Описание цифровых устройств моделью альтернативных графов // Tallinna Polütehnilise Instituudi toimetised = Труды Таллинского политехнического института. Серия А.

№ 474. Труды по электротехнике и автоматике XVII. Расчет и проектирование приборов, устройств и систем технической кибернетики. Таллин : Таллинский политехнический институт, 1979. С. 11–33.

Zusammenfassung: Beschreibung digitaler Einrichtungen mit Modell der alternativen Graphen.

69. **Убар, Р. Р.** О проверке полноты контролируемых тестов цифровых схем // XV областная научно-техническая конференция по системам и средствам управления (май 1979 г.) : тезисы докладов. Пермь : [Б. и.], 1979. С. 74–75.

Translation of the title: Quality analysis of test patterns in digital circuits.

70. Плакк, М., **Убар, Р.** Синтез парных тестов комбинационных схем // Tallinna Polütehnilise Instituudi toimetised = Труды Таллинского политехнического института. Серия А. № 474. Труды по электротехнике и автоматике XVII. Расчет и проектирование приборов, устройств и систем технической кибернетики. Таллин : Таллинский политехнический институт, 1979. С. 45–68.

Zusammenfassung: Bestimmung von Testspeeren für kombinatorischen Schaltungen.

1980

71. **Ubar, R.** Beschreibung digitaler Einrichtungen mit alternativen Graphen für die Fehlerdiagnose // Nachrichtentechnik, Elektronik (1980) H. 3, S. 96–102.

72. **Ubar, R.** Detection of suspected faults in combinational circuits by solving Boolean differential equations // Automation and remote control (1980) vol. 40, iss. 11, part 2, pp. 1693–1703.

73. Plakk, M., **Ubar, R.** Digital circuit test design using the alternative graph model // Automation and remote control (1980) vol. 41, iss. 5, part 2, pp. 714–722.

74. ***Ubar, R.** Test simulation for digital devices on the alternative-graph-model // Diagnostyka i systemy tolerujące uszkodzenia – FTS'80 = Fault tolerant systems and diagnostics - FTSD'80 : III międzynarodowa konferencja = IIIrd international conference,

Katowice 2–4 September 1980. Katowice : Stowarzyszenie Inżynierów i Techników Przemysłu Chemicznego, 1980.

75. Киви, Э., **Убар, Р.** Генерирование групповых тестов для цифровых схем на модели альтернативных графов // Тезисы докладов XXXI студенческой научно-технической конференции. Таллинн : Таллиннский политехнический институт, 1980. С. 52–55.

Translation of the title: Synthesis of test groups for digital circuits on alternative graphs.

76. **Убар, Р. Р.** Модульный подход к синтезу тестов цифровых устройств на модели альтернативных графов // XVI областная научно-техническая конференция по системам и средствам управления, май 1980 года : тезисы докладов. Пермь : [Б. и.], 1980. С. 94–95.

Translation of the title: Modular approach to test synthesis for digital circuits with alternative graphs.

77. **Убар, Р. Р.** Многозначное моделирование цифровых схем на модели альтернативных графов // Тезисы докладов Республиканской научно-технической конференции, посвященной Дню радио. Секция "Системы реального времени". Таллинн : ЭстНИИИНТИ, 1980. С. 25–26.

Translation of the title: Multivalued simulation of digital circuits on alternative graphs.

78. **Убар, Р. Р.** Описание неисправностей цифровых устройств // Tallinna Polütehnilise Instituudi toimetised = Труды Таллинского политехнического института. Серия А. № 497. Электротехника и автоматика [XVIII]. Расчет и проектирование приборов, устройств и систем технической кибернетики. Таллин : Таллинский политехнический институт, 1980. С. 3–9.

Zusammenfassung: Fehlerbeschreibung für digitale Einrichtungen.

79. **Убар, Р. Р.** Описание ЦВМ моделью векторных альтернативных графов с целью синтеза диагностических микропрограмм // Tallinna Polütehnilise Instituudi toimetised = Труды Таллинского политехнического института. Серия А. № 497. Электротехника и автоматика [XVIII]. Расчет и проектиро-

вание приборов, устройств и систем технической кибернетики. Таллин : Таллинский политехнический институт, 1980. С. 11–20.

Zusammenfassung: Beschreibung von EDVA durch vektorielle alternative Graphen zwecks Testsynthese.

80. **Убар, Р. Р.** Поиск неисправностей в цифровых схемах в режиме диалога // Вопросы технической диагностики : [межвузовский сборник]. Ростов н/Д : РИСИ, 1980. С. 76–85.

Translation of the title: Fault localization in digital circuits in the dialogue mode.

81. Плакк, М. П, **Убар, Р. Р.** Построение тестов цифровых схем при помощи модели альтернативных графов // Автоматика и телемеханика (1980) № 5, с. 152–163.

Abstract: Designs of tests for digital circuits by the use of a model of alternative graphs.

82. Киви, Э. Р., **Убар, Р. Р.** Синтез модели функциональных альтернативных графов для цифровых схем // Тезисы докладов Республиканской научно-технической конференции, посвященной Дню радио. Секция "Системы реального времени". Таллинн : ЭстНИИИТИ, 1980. С. 23–24.

Translation of the title: Synthesis of functional alternative graphs for digital circuits.

83. Тооме, Т., **Убар, Р.**, Эвартсон, Т. Управление процессами диагноза логических схем // Тезисы докладов XXXI студенческой научно-технической конференции. Таллинн : Таллинский политехнический институт, 1980. С. 55–57

Translation of the title: Control of fault localization in digital circuits.

84. Лохуару, Т. В., **Убар, Р. Р.**, Эвартсон, Т. А. Управление процессами поиска неисправностей в цифровых схемах // VIII Всесоюзное совещание по проблемам управления : тезисы докладов : Таллин, октябрь 1980. Книга 3. Москва ; Таллин : Академия наук Эстонской ССР, 1980. С. 727–729.

Translation of the title: Localization of faults in digital circuits.

1981

85. Kivi, E., **Ubar, R.** (teaduslik juhendaja). Funktsionaalsete alternatiivsete graafide mudeli süntees digitaallülitustele // XXXII üliõpilaste teaduslik-tehnilise konverentsi ettekannete teesid : pühendatud V. I. Lenini 110. sünniaastapäevale. Tallinn : Tallinna Polütehniline Instituut, 1981. Lk. 91.
86. **Ubar, R.** Vektorielle alternative Graphen und Fehlerdiagnose für digitale Systeme // Nachrichtentechnik, Elektronik (1981) H. 1, S. 25–29.
87. Тоомсалу, А. К., **Убар, Р. Р.** Формальный синтез тестов для микропроцессоров // XVII областная научно-техническая конференция по вопросам повышения эффективности и качества систем и средств управления (май 1981 года) : тезисы докладов. Пермь : [Б. и.], 1981. С. 111–112.
Translation of the title: Formal synthesis of tests for microprocessors.
88. Григорьева, К. В., **Убар, Р. Р.** О генерировании тестов цифровых схем в реальном времени // XVII областная научно-техническая конференция по вопросам повышения эффективности и качества систем и средств управления (май 1981 года) : тезисы докладов. Пермь : [Б. и.], 1981. С. 112.
Translation of the title: About test generation for digital circuits in real time.
89. **Убар, Р. Р.**, Эвартсон, Т. А. Оптимизация процессов поиска неисправностей в типовых элементах замены цифровых систем // Автоматизация конструкторского проектирования в радиоэлектронике и вычислительной технике. Т. 1. Автоматизация технического проектирования. Вильнюс, 1981. С. 175–184.
Translation of the title: Optimization of fault localization procedures in digital systems.

1982

90. **Ubar, R.**, Thoma, E. Optimierte Steuerung der Fehlersuche auf digitalen Leiterplatten // 27. Internationales Wissenschaftli-

ches Kolloquium : [25. bis 29. Oktober 1982]. Heft 3. Ilmenau : Technische Hochschule, 1982. S. 65–68.

91. **Ubar, R.** Test generation for digital systems on the vector alternative graph model // Fifth International Conference on Fault-Tolerant Systems and Diagnostics FTSD' 82 : February 8–10, 1982[2] Katowice-Wisła, Poland. Gliwice : [S. n.], 1982. Pp. 43–53.
92. Тоомсалу, А. К.-Ф., **Убар, Р. Р.** Генерирование операндов при синтезе тестов для микропроцессоров // Tallinna Polütehnilise Instituudi toimetised = Труды Таллинского политехнического института. Серия А. № 530. Электротехника и автоматика XIX. Синтез и диагностика цифровых устройств и систем. Таллин : Таллинский политехнический институт, 1982. С. 63–73.

Zusammenfassung: Erstellung von Operanden bei der Testsynthese für Mikroprozessoren.

93. **Убар, Р.** Модель векторных альтернативных графов для описания цифровых систем // Вычислительная техника. Тезисы докладов республиканской конференции "Автоматизированное техническое проектирование электронной аппаратуры" (1–2 июня 1982 г.). Каунас : КЦИ, 1982. С. 103–104.

Translation of the title: Model of vector alternative graphs for describing digital systems.

94. Воолайне, А. А., Палл, М. А., **Убар, Р. Р.** Обобщённый подход к многозначному моделированию цифровых схем на модели альтернативных графов // Tallinna Polütehnilise Instituudi toimetised = Труды Таллинского политехнического института. Серия А. № 530. Электротехника и автоматика XIX. Синтез и диагностика цифровых устройств и систем. Таллин : Таллинский политехнический институт, 1982. С. 23–37.

Zusammenfassung: Verallgemeinertes Verfahren zur mehrwertigen Modellierung von digitalen Schaltungen auf dem Modell von alternativen Graphen.

95. Григорьева, К. В., Лохуару, Т. В., **Убар, Р. Р.**, Эвартсон, Т. А. Оптимизация процессов диагностирования цифровых устройств в реальном времени // Вычислительная техника. Тезисы докладов республиканской конференции "Автомати-

зированное техническое проектирование электронной аппаратуры" (1–2 июня 1982 г.). Каунас : КЦИ, 1982. С. 144.

96. **Убар, Р.** Построение полных контролирующих тестов комбинационных схем // Eesti NSV Teaduste Akadeemia toimetised. Füüsika. Matemaatika = Известия Академии наук Эстонской ССР. Физика. Математика = Proceedings of Academy of Sciences of the Estonian SSR. Physics. Mathematics (1982) т. 31, № 4, с. 418–428.

Kokkuvõte: Kombinatsioonskeemide täielike kontrolltestide süntees.

Summary: Complete test patterns generation for combinational networks.

1983

97. **Ubar, R.** Test generation for digital systems on the vector alternative graph model // FTCS 13. Annual International Symposium, Fault-Tolerant Computing : June 28–30, 1983, Palazzo Ex-Stelline, Milano, Italy : digest of papers. Silver Spring : IEEE Computer Society Press, 1983. Pp. 374–377.
98. **Ubar, R.** Test generation for microprocessors // Fault-Tolerant Systems and Diagnostics VI : Brno, Czechoslovakia 5–7.9.1983. Brno, 1983. Pp. 209–215.
99. **Ubar, R.** Test pattern generation for microprocessor systems on the alternative graph model // Proceedings of the 3rd Symposium of the IMEKO Technical Committee on Technical Diagnostics (TC-10), held in Moscow, October 3–5, 1983. Budapest : IMEKO Secretariat, [1983]. Pp. 403–410.
100. **Убар, Р. Р.,** Эвартсон, Т. А. Алгоритмический подход к генерированию тестов для микропроцессорных систем // Оптимизация сложных систем : тезисы докладов и сообщений Всесоюзной семинара в городе Виннице, 6–9 сентября 1983 года. Секция 2 : Оптимизация энерготехнологических, теплоэнергетических и химико-технологических систем, режимов и оборудования. Секция 3. Общесистемные и методологические вопросы применения средств вычислительной техники. [Виннице], 1983. С. 141–142.

Translation of the title: Algorithmic approach to test generation for microprocessor systems.

101. Лохуару, Т., Палль, М., **Убар, Р.** Автоматический синтез тестов для диагностики цифровых устройств // Eesti NSV Teaduste Akadeemia toimetised. Füüsika. Matemaatika = Известия Академии наук Эстонской ССР. Физика. Математика = Proceedings of Academy of Sciences of the Estonian SSR. Physics. Mathematics (1983) т. 32, № 1, с. 84–94.

Kokkuvõte: Digitaalsüsteemide testide automaatne süntees.

Summary: Automatic test generating for digital devices.

102. **Убар, Р. Р.** Генерирование тестов микропроцессорных систем на модели альтернативных графов // Техническая диагностика : тезисы докладов. III Международный симпозиум ИМЕКО, Москва, октябрь 1983 : тезисы докладов. Москва : Институт проблем управления, 1983. С. 100–103.

Translation of the title: Test generation for microprocessor systems with alternative graph model.

103. Китсник, П. А., **Убар, Р. Р.**, Эвартсон, Т. А. Модель для генерирования тестов микропроцессорных БИС // Тезисы докладов республиканской научно-технической конференции "Машинные методы технического проектирования электронновычислительной аппаратуры" (7–8 июня 1983 г.). Каунас, 1983. С. 60.

104. **Убар, Р. Р.** Обобщённая модель альтернативных графов для синтеза тестов цифровых систем // Tallinna Polütehnilise Instituudi toimetised = Труды Таллинского политехнического института. Серия А. № 550. Электротехника и автоматика XXII. Расчет и проектирование систем технической кибернетики. Таллин : Таллинский политехнический институт, 1983. С. 97–109.

Zusammenfassung: Ein verallgemeinertes Modell von alternativen Graphen zur Testsynthese für digitale Systeme.

105. **Убар, Р. Р.** О синтезе полных тестов для микропроцессорных систем // Тезисы докладов Республиканской научно-технической конференции, посвященной Дню радио, октябрь 1983. Секция "Микропроцессорная техника". Таллинн : ЭстНИИТИ, 1983. С. 16–20.

Translation of the title: Synthesis of full test set for microprocessor systems.

106. **Убар, Р. Р.** О снижении комбинаторных трудностей при синтезе тестов для цифровых автоматов // Tallinna Polütehnilise Instituudi toimetised = Труды Таллинского политехнического института. Серия А. № 550. Электротехника и автоматика XXII. Расчет и проектирование систем технической кибернетики. Таллин : Таллинский политехнический институт, 1983. С. 111–119.

Zusammenfassung: Zur Reduzierung von kombinatorischen Schwierigkeiten bei der Testerstellung für digitale Automaten.

107. **Убар, Р. Р.,** Китник, П. А., Эвартсон, Т. А. Проектирование диагностических тестов для микропроцессорных систем // Тезисы докладов Всесоюзной научно-технической конференции "Автоматизация проектирования ЭВМ и систем" сентябрь 1983. Часть II. Автоматизация функционально-логического, конструкторского и технологического проектирования. Ереван, 1983. С. 69.

Translation of the title: Development of diagnostic tests for microprocessor systems.

108. Григорьева, К. В., **Убар, Р. Р.,** Эвартсон, Т. А. Решение задач диагностирования микропроцессорных БИС на модели альтернативных графов // Тезисы докладов Республиканской научно-технической конференции, посвященной Дню радио, октябрь 1983. Секция "Микропроцессорная техника". Таллинн : ЭстНИИИТИ, 1983. С. 12–16.

Translation of the title: Diagnostics of microprocessors with alternative graphs.

109. **Убар, Р. Р.** Синтез тестов для микропроцессорных систем // VIII симпозиум по проблеме избыточности в информационных системах : тезисы докладов. Часть 3. [Ленинград], 1983. С. 171–173.

Translation of the title: Synthesis of tests for microprocessor systems.

1984

110. **Убар, Р. Р.** Автоматическое построение тестов для цифровых систем на модели альтернативных графов // Вопросы технической диагностики : межвузовский сборник. Ростов-на-Дону : РИСИ, 1984. С. 120–127.

Translation of the title: Computer-aided test generation for digital circuits on the model of alternative graphs.

111. **Убар, Р. Р.** Единый подход к синтезу тестов цифровых схем и систем // Межреспубликанская школа-семинар по технической диагностике, 8–12 октября 1984 года : тезисы докладов. Таллинн : Академия наук Эстонской ССР, 1984. С. 75–81.

Translation of the title: General approach to test synthesis for digital circuits and systems.

112. **Убар, Р. Р.** Оптимизация процессов поиска дефектов в цифровых устройствах // Теория автоматов и её приложения. Труды семинара, проводившегося в рамках Научно-координационного совещания по теме 2501К Плана научно-технического сотрудничества стран-членов Совета Экономической Взаимопомощи в г. Таллине, в сентябре 1981 года. Издан по поручению совещания Математической секцией Университета им. Гумбольдта в Берлинею Берлин, сентябрь 1982 года. Automaten-theorie und ihre Anwendung (russ.). Berlin, January 1984. Berlin : Sektion Mathematik der Humboldt-Universität zu Berlin. С. 71–106. (Seminarbericht / Sektion Mathematik der Humboldt-Universitaet zu Berlin).

Translation of the title: Optimization of debugging processes in digital systems.

113. Виилуп, А. А., **Убар, Р. Р.**, Эвартсон, Т. А. Управление процессом поиска дефектов в цифровых схемах, содержащих счетные структуры // Межреспубликанская школа-семинар по технической диагностике, 8–12 октября 1984 года : тезисы докладов. Таллинн : Академия наук Эстонской ССР, 1984. С. 28-32.

Translation of the title: Fault localization control in digital circuits with counters.

1985

114. **Ubar, R.**, Lorenz, T., Knospe, G. Testverfahren für Assembler-Programme // Naturwissenschaftlich-technische Aufsätze (1985) Н. 4, S. 8–19. (Wissenschaftliche Beiträge Ingenieurhochschule Wismar).
115. ***Ubar, R.** Using alternative graphs for automatization of test program synthesis for microprocessor LSI // Electronic techniques (1985) ser. 8, vol. 5, pp. 110–113.
116. **Убар, Р. Р.** Генерирование универсальных тестов для дискретных устройств на альтернативных графах // Tallinna Polütehnilise Instituudi toimetised = Труды Таллинского политехнического института. Серия А. № 601. Электротехника и автоматика [XXIX]. Методы синтеза и диагностирования цифровых схем. Таллин : Таллинский политехнический институт, 1985. С. 51–60.
Zusammenfassung: Herstellung von universalen Tests für digitale Einrichtungen auf dem Modell von alternativen Graphen.
117. **Убар, Р. Р.**, Эвартсон, Т. А. О моделировании длинных входных последовательностей в дискретных устройствах, содержащих счётные структуры // Tallinna Polütehnilise Instituudi toimetised = Труды Таллинского политехнического института. Серия А. № 601. Электротехника и автоматика [XXIX]. Методы синтеза и диагностирования цифровых схем. Таллин : Таллинский политехнический институт, 1985. С. 61–74.
Zusammenfassung: Zur Modellierung von Langen Testfolgen in digitalen Einrichtungen mit Zählern.

1986

118. **Убар, Р. Р.** Единый подход к автоматизированному проектированию тестов для дискретных объектов широкого класса // Всесоюзная школа-семинар "Разработка и внедрение в народное хозяйство систем автоматизированного проектирования ЭВМ и БИС" : сборник тезисов докладов. [Москва], 1986. С. 68–69.
119. Лохуару, Т. В., **Убар, Р. Р.**, Эвартсон, Т. А. Единый подход к решению задач тестового диагностирования дискретных си-

стем // IX симпозиум по проблеме избыточности в информационных системах. Ленинград : Ленинградский институт авиационного приборостроения, 1986. С. 32–35.

Translation of the title: General approach to solving diagnosis tasks for digital systems.

120. **Убар, Р.-И. Р.** Исследование и разработка методов тестового диагностирования дискретных систем : автореферат ... доктора технических наук (05.13.13). Рига : Институт электроники и вычислительной техники, 1986. 43 с.

Translation of the title: Research and development of testing methods for digital systems: abstract of one's own thesis.

121. **Убар, Р.** Исследование и разработка методов тестового диагностирования дискретных систем. Часть I. Диссертации доктора технических наук. Рига : Институт электроники и вычислительной техники, 1986. 337 с.

Translation of the title: Research and development of testing methods for digital systems: Dr.Sc. thesis.

122. **Убар, Р.** Исследование и разработка методов тестового диагностирования дискретных систем. Часть II. Диссертации доктора технических наук. Рига : Институт электроники и вычислительной техники, 1986. 168 с.

Translation of the title: Research and development of testing methods for digital systems: Dr.Sc. thesis.

123. **Убар, Р. Р.** Комплексный подход к тестовому диагностированию дискретных объектов на основе модели альтернативных графов // Функционально ориентированные вычислительные системы : республиканская научно-техническая конференция (28–30 мая 1986 года) : тезисы докладов. Ч. 2 : Диагностика, контроль и применение. Харьков : Харьковский политехнический институт им. В. И. Ленина, 1986. С. 7–8.

124. **Убар, Р.** Методы тестового диагностирования дискретных систем // Tallinna Polütehnilise Instituudi toimetised = Труды Таллинского политехнического института. Серия А. № 626. Электротехника и автоматика XXXI. Машинное проектирование электронных устройств и систем. Таллин : Таллинский политехнический институт, 1986. С. 57–69.

Zusammenfassung: Methoden zum Testen von digitalen Systemen.

125. Тооме, Т. А., **Убар, Р. Р.** Описание микропроцессорных БИС при помощи альтернативными графами // Вопросы технической диагностики. Ростов-а-Дону, 1986. С. 24–30.

Translation of the title: Description of microprocessor LSI by alternative graphs.

126. **Убар, Р. Р.** Эвартсон, Т. А., Лохуару, Т. В., Хаак, Х. И. Система диалогового поиска дефектов в цифровых модулях // Функционально ориентированные вычислительные системы : республиканская научно-техническая конференция (28–30 мая 1986 года) : тезисы докладов. Ч. 2 : Диагностика, контроль и применение. Харьков : Харьковский политехнический институт им. В. И. Ленина, 1986. С. 25.

127. **Убар, Р.** Универсальный подход к автоматизации проектирования тестов для широкого класса цифровых объектов // Tallinna Polütehnilise Instituudi toimetised = Труды Таллинского политехнического института. Серия А. № 626. Электротехника и автоматика XXXI. Машинное проектирование электронных устройств и систем. Таллин : Таллинский политехнический институт, 1986. С. 70–92.

Zusammenfassung: Universaler Zugang zur Automatisierung von Testenwicklung für breite Klasse von digitalen Objekten.

1987

128. **Убар, Р. Р.** Метод автоматизированного генерирования тестов для микропроцессорных БИС и систем // Всесоюзная школа-семинар "Разработка и внедрение в народное хозяйство ЕС ЭВМ" (ЕС ЭВМ – 87) : сборник тезисов докладов. Ч. 1. [Москва], 1986. С. 113–117.

129. Лохуару, Т. В., **Убар, Р. Р.** О синтезе тестов для микропроцессорных БИС // Проектирование и диагностика вычислительных средств. Таллин : Валгус, 1987. С. 30–42.

Translation of the title: About test synthesis for microprocessor VLSI.

130. Лохуару, Т. В., **Убар, Р. Р.** Построение тестов для микропроцессорных БИС на модели альтернативных графов // FTSD-10 : Десета международная конференция "надежность и диагностика на ЕЦМ. Микрокомпютри и системи" : Варна, България 1987. [Варна, 1987]. С. 297–304.

Translation of the title: Test generation for microprocessor control mechanisms.

131. **Убар, Р. Р.** Тестовое диагностирование дискретных систем на модели альтернативных графов // Техническая диагностика : VI всесоюзное совещание Ростов-а-Дону май 1987 : тезисы докладов. Москва : Институт проблем управления, 1987. С. 155.

1988

132. **Ubar, R.** // Arvutite diagnostika uurimissuuna kujunemisest Eestis // Tallinna Polütehnilise Instituudi toimetised = Труды Таллинского политехнического института = Transactions of Tallinn Technical University. Серия А. № 678. Kõrgema tehnilise hariduse ja tehnilise mõtte areng Eestis. Tallinn : Tallinna Polütehniline Instituut, 1988. Lk. 110–127.

Abstract: Establishing research activities in the field of computer diagnostics in Estonia.

133. **Ubar, R.,** Lohuaru, T. Description of digital objects with alternative graphs for test generation purposes // XI. International Conference on Fault Tolerant Systems and Diagnostics : Suhl, June 6–9, 1988 : proceedings. Vol. II. Berlin : Institut für Informatik und Rechentchnik, 1988. Pp. 157–163.

134. Alango, V., Kont, T., **Ubar, R.** Testentwicklung für Mikroprozessorsystem mit Hilfe der alternativen Graphen // 33. Internationales Wissenschaftliches Kolloquium : 24.–28.10.1988. H.1. Ilmenau : Technische Hochschule Ilmenau. S. 11–14.

135. **Убар, Р. Р.** Альтернативные графы и техническое диагностирование дискретных объектов // Электронная техника. Серия 8, Управление качеством, стандардизация, метрология, испытания : научно-технический сборник. Вып. 5. Москва : Электроника, 1988. С. 33–57.

Translation of the title: Alternative graphs and technical diagnosis of digital objects.

136. Григоренко, В., Лохуару, Т., Рауд, Р., **Убар, Р.** Интегрированная САПР контролепригодных цифровых систем на персональной ЭВМ // Пятая Международная школа "Автоматизация и научное приборостроение" : сборник докладов, Варна, октябрь 11–21, 1988. С. 250–256.

Translation of the title: Integrated CAD of testable digital systems for PCs.

137. **Убар, Р.**, Лохуару, Т., Страубе, Б., Элст, Г. Построение тестов для проверки операционных частей цифровых систем // Tallinna Polütehnilise Instituudi toimetised = Труды Таллинского политехнического института = Transactions of Tallinn Technical University. Серия А. № 674. Электротехника и автоматика XXXV. Машинное проектирование электронных устройств и систем. Таллин : Таллинский политехнический институт, 1988. С. 65–77.

Abstract: Test generation for operational parts in digital systems.

Kokkuvõte: Testide genereerimine digitaalsüsteemide operatsioonosadele.

138. Аланго, В., Коньт, Т., **Убар, Р.** Формирование тест-программ для микропроцессорных БИС при автоматическом генерировании тестов // Tallinna Polütehnilise Instituudi toimetised = Труды Таллинского политехнического института = Transactions of Tallinn Technical University. Серия А. № 674. Электротехника и автоматика XXXV. Машинное проектирование электронных устройств и систем. Таллин : Таллинский политехнический институт, 1988. С. 78–87.

Abstract: Test-program generating for microprocessor VLSI.

Kokkuvõte: Testprogrammide formeerimine mikroprotsessorlülituste testide automaatsel genereerimisel.

1989

139. **Ubar, R.**, Lohuaru, T. Ein universeller Weg zur Automatisierung des Testentwurfs für digitale Objekte // Fehler in Automaten. Berlin : Verlag Technik, 1989. S. 16–30.
140. ***Ubar, R.** Functional level test set generation methods : [invited paper] // Proceedings of the 12th conference on fault-tolerant systems and diagnostics, Prague, September, 1989. Prague, [1989]. Pp. [46–55].
141. **Ubar, R.** Functional specification and testing of digital systems // Multimicroprocessor systems : proceedings of the 3rd symposium, Stralsund, Oct. 16 – 20, 1989. Vol. 1. Berlin : Institut für Informatik und Rechentechnik der Akademie der Wissenschaften der DDR, 1989. Pp. 207–217. (Infomatik : informationen-reporte ; 10).
142. **Ubar, R.**, Toomsalu, A., Zaugarov, V. Generation of test experiments for digital devices // Entwicklung, Konstruktion und Fertigung im elektronischen Gerätebau : Mikroelektronik für die Volkswirtschaft : Konferenz (20 Jahre Ingenieurhochschule Mittweida). Konferenzbeiträge. Berlin : Verlag Technik, 1989. Pp. 46–54.
143. ***Ubar, R.**, Voolaine, A. Multi-valued simulation on the alternative graph model of digital devices // Proceedings of the 12th conference on fault-tolerant systems and diagnostics, Prague, September, 1989. Prague, [1989]. Pp. 101–104.
144. **Убар, Р.** Вероятностное тестирование цифровых схем и альтернативные графы // Tallinna Tehnikaülikooli toimetised = Transactions of Tallinn Technical University = Труды Таллиннского технического университета. Серия А. № 696. Электротехника и автоматика XXXVII. Машинное проектирование электронных устройств и систем. Таллинн : Таллиннский технический университет, 1989. С. 89–96.
Kokkuvõte: Numbrliste skeemide tõenäosuslik testmine ja alternatiivsed graafid.
Abstract: Random testing of digitaal circuits and alternative graphs.
145. **Убар, Р. Р.** О построении тестов для кратных неисправностей в дискретных системах на модели альтернативных графов //

Применение микро ЭВМ, микропроцессоров и микропроцессорных систем для автоматизации испытаний и контроля агрегатов : материалы 1-й Всесоюзной отраслевой конференции 21–23 сентября 1988 года. Пермь, 1989. С. 56–60.

Translation of the title: Test generation for multiple faults in digital systems with alternative graphs.

146. Аланго, В. Р., Коньт, Т. К., **Убар, Р. Р.** Система автоматического тест-программ для вычислительных устройств // I международная научно-техническая конференция САПР СВТ 89 : доклады. Ленинград, 17–21 апреля 1989 г. Секция 2. Автоматизация логического, проектирования СВТ. Москва, 1989. С. 23–31.

Translation of the title: Automatic test program generation system for digital systems.

1990

147. **Ubar, R.** An approach to develop intelligent digital test systems / Periodica Polytechnica : Electrical engineering (1990) vol. 34, no. 4, pp. 233–244.

148. Alango, V., Kont, T., **Ubar, R.** New test design techniques for fault detection in digital objects // Tallinna Tehnikaülikooli toimetised = Transactions of Tallinn Technical University = Труды Таллиннского технического университета. Серия А. № 708. Электротехника и автоматика XXXIX. Машинное проектирование электронных устройств и систем. Таллинн : Таллиннский технический университет, 1990. С. 45–62.

Abstract: New test design techniques for fault detection in digital objects.

Kokkuvõte: Uued meetodid testide genereerimiseks diskreetsetele objektidele.

149. **Ubar, R.**, Kuchcinski, K., Peng, Z. Test generation for digital systems at functional level. Research report LiTH-IDA-R-90-06. Linköping : Linköping University, 1990. [21] p.

150. **Ubar, R.** Testing digital devices // 6. Internationale Wissenschaftliche Konferenz Anlagenautomatisierung : vom 22. bis 24. Mai 1990. Themenkomplex 1 : Rechnergestützte Projektierung

von Automatisierungsanlagen. H. 2. Leipzig : Rektor d. Technische Hochschule, 1990. S. 36–38.

151. **Ubar, R.**, Lohuaru, T., Männisalu, M., Pukk, P., Vanamölder, E. Test system for fault detection and diagnosis in microprocessor control devices // Tallinna Tehnikaülikooli toimetised = Transactions of Tallinn Technical University = Труды Таллиннского технического университета. Серия А. № 708. Электротехника и автоматика XXXIX. Машинное проектирование электронных устройств и систем. Таллинн : Таллиннский технический университет, 1990. С. 63–77.

Abstract: Test system for fault detection and diagnosis in microprocessor control devices.

Kokkuvõte: Mikroprotsessorseadmete kontrollsüsteem.

152. **Убар, Р. Р.** Возможности альтернативных графов при решении задач диагностики дискретных устройств // Методы и системы технической диагностики : межвузовский научный сборник. Вып. 14 : Математические методы кибернетики и их приложение. Ч. 1. Издательство Саратовского университета, 1990. С. 64.

153. **Убар, Р. Р.** Решение задач проектирования тестов микрорелектронных устройств при помощи АГ // Диагностирование, надежность, неразрушающий контроль электронных устройств и систем : тезисы докладов. Владивосток, 1990. С. 65.

1991

154. ***Ubar, R.** Digital test design based on alternative graphs // The 1st Finnish-Estonian workshop on digital circuits and algorithms : Tallinn, Estonia, March 18–20, 1991.

155. ***Ubar, R.** Digital test design based on alternative graphs // The proceedings of The European Conference on Design Automation : Amsterdam, The Netherlands, 25 – 28 February 1991. Los Alamitos : IEEE Computer Society Press, 1991.

156. ***Ubar, R.** Fault simulation in digital systems using alternative graphs // Tagungsband : 36. Internationales Wissenschaftliches Kolloquium. Technische Hochschule Ilmenau : 21.–24.10.1991. Ilmenau : Technische Hochschule, 1991. Pp. 737–742.

157. ***Ubar, R.**, Kuchcinski, K. Functional level testability analysis for digital circuits : research Report. Linköping University : CAD-LAB, 1991. [16] p.
158. **Ubar, R.** New test design techniques for fault detection in digital devices // Design automation conference АРК'91 proceedings : Kaunas June 3 – 6, 1991 = Автоматизированное проектирование радиоэлектронной аппаратуры : материалы конференции. Kaunas : UAB "Projektavimas ir kompiuteriai" leidybos skyrius, 1991. Pp. 92–97.
159. ***Ubar, R.** Test generation for ASICs // The 1st Finnish-Estonian workshop on digital circuits and algorithms : Tallinn, Estonia, March 18–20, 1991.
160. **Ubar, R.**, Kuchcinski, K., Peng, Z. Test generation of digital systems at functional level // ETC91 : 2nd European Test Conference, Munich, April 10–12, 1991 : proceedings. [Berlin] : VDE-Verlag, 1991. Pp. 487.
161. **Убар, Р. Р.**, Лохуару, Т. В., Комплекс средств для диагностирования дискретных устройств // Мир ПК : В мире персональных компьютеров (1991) № 1, с. 122–125.
Translation of the title: A set of tools for diagnosis of digital devices.

1992

162. **Ubar, R.**, Kuchcinski, K. Algorithms of functional level testability analysis for digital circuits // Periodica Polytechnica : Electrical engineering (1992) vol. 36, no. 3–4, pp. 295–308.
163. ***Ubar, R.** Alternative graphs and test pattern design in digital systems // 6th Workshop on New Directions for Testing, Le Nouvel Hôtel, Montreal, Canada, May 20–22, 1992. [S. l.], 1992.
164. **Ubar, R.** CAD für Digitaltechnik – Eine Programmfamilie für den Entwurf von Testmustern zum Test von Digitalschaltungen // Offene Grenzen – offene Systeme : IBM Hochschulkongreß '92, Dresden 30. September – 2. Oktober 1992. Bonn, 1992. S. IV9 1–14.
165. **Ubar, R.**, Kuchcinski, K. Functional level controllability analysis for digital circuits // Design Automation Conference Proceed-

ings = Автоматизированное проектирование радиоэлектронной аппаратуры : Kaunas, 1–4 June 1992. Kaunas : UAB "Projektavimas ir kompiuteriai", 1992. Pp. 13–21.

166. **Ubar, R.** Functional level testability analysis for digital circuits. Linköping : Linköping University, 1992. 16, [3] p. (Research report / Department of computer and information science, Linköping University ; LiTH-IDA-R-92-03).
167. **Ubar, R.** Multi-level test generation and fault diagnosis in digital systems., [S. l.], 1992. [85] p. (Research report, TIM3/IMAG/INPG, France).

1993

168. **Ubar, R.** Alternative graph based test design in digital systems : invited paper // Proceedings '93 Eleventh NORCHIP Seminar, Trondheim, November 9–10, 1993 – the Nordic Event in ASIC Design. Copenhagen : Technoconsult, 1993. Pp. 48–62.
169. [**Ubar, R.**]. Diagnostic software for systems // Concise Encyclopedia of Software Engineering. Oxford : Pergamon Press, 1993. Pp. 101–106. (Advances in systems control and information engineering ; 1).
170. **Ubar, R.,** Kuchcinski, K. Functional level testability analysis for digital circuits // Proceedings : ETC 93, Third European Test Conference : Rotterdam, the Netherlands, April 19 – 22, 1993. Los Alamitos : IEEE Computer Society Press, 1993. Pp. 545–546.
171. [**Ubar, R.**]. Testing of systems using software // Concise encyclopedia of software engineering. Oxford : Pergamon Press, 1993. Pp. 354–357. (Advances in systems control and information engineering ; 1).
172. **Ubar, R.,** Tulit, V., Buldas, A., Saarepera, M. Laboratory course for training "Digital design and test" // Fourth Eurochip Workshop on VLSI Design Training 29 September to 1 October 1993, Toledo, Spain. Grenoble : Eurochip, 1993. Pp. 112–117.
173. **Ubar, R.,** Tulit, V., Buldas, A., Saarepera, M. TURBO TESTER. A set of software tools for CAD of test for digital circuits // Fourth Eurochip Workshop on VLSI Design Training 29 September to 1 October 1993, Toledo, Spain. Grenoble : Eurochip, 1993. Pp. 396–399.

174. **Убар Р.**, Душина Ю., Заугаров В., Крупнова Е., Сторожев С. FTGEN – система генерирования функциональных тестов // САПР-93 : Новые информационные технологии в науке, образовании и бизнесе : тезисы докладов : 4–13 мая 1993 г. Крым, Гурзуф. [Москва, 1993]. С. 123–125.
175. **Убар, Р.**, Душина, Ю., Заугаров, В., Крупнова, Е., Сторожев, С. Система генерирования тестов для микропроцессоров // Техническое диагностирование – 93 : труды конференции 8–10 июня. Санкт-Петербург, 1993. С. 87–89.

1994

176. **Ubar, R.**, Ivask, E., Paomets, P., Raik, J. A CAD system for teaching digital test // BEC : Baltic Electronics Conference : proceedings of the 4th Biennial Conference, October 9–14, 1994, Tallinn (Estonia). vol. 1. Tallinn, 1994. Pp. 369–372.
177. **Ubar, R.** Alternative graphs as a mathematical tool and knowledge representation for diagnosis purposes in digital systems // BEC : Baltic Electronics Conference : proceedings of the 4th Biennial Conference, October 9–14, 1994, Tallinn (Estonia). vol. 1. Tallinn, 1994. Pp. 285–292.
178. **Ubar, R.**, Buldas, A., Paomets, P., Raik, J., Tullit, V. A PC-based CAD system for training digital test // The Fifth EUROCHIP Workshop on VLSI Design Training, 17–18–19 October 1994, Dresden, Germany. [1994]. Pp. 152–157.
179. **Ubar, R.** [Book review : Boundary-scan test : H. Bleeker, P. Van Den Eijnden and F. De Jong. Kluwer Academic, Boston, MA (1993). 225 pp. ...] // Engineering applications of artificial intelligence (1994) vol. 7, iss. 1, pp. 86–87.
180. **Ubar, R.**, Krupnova, H. Constraints analysis in hierarchical test generation for digital systems // BEC : Baltic Electronics Conference : proceedings of the 4th Biennial Conference, October 9–14, 1994, Tallinn (Estonia). vol. 1. Tallinn, 1994. Pp. 313–318.
181. **Ubar, R.**, Vainomaa, K. Electronics Competence Centre at Tallinn Technical University // BEC : Baltic Electronics Conference : proceedings of the 4th Biennial Conference, October 9–14, 1994, Tallinn (Estonia). vol. 2. Tallinn, 1994. Pp. 597–602.

182. **Ubar, R.** Fault diagnosis of VLSI devices using alternative graph representation // Proceedings of the 8th Symposium on Microcomputer and Microprocessor Applications, Budapest, October 12–14, 1994. vol. 1. Budapest : Budapest Technical University, 1994. Pp. 34–44.
183. **Ubar, R.,** Dushina, J., Krupnova, H., Storozhev, S., Zaugarov, V. Functional test program generation for digital systems // Testmethoden und Zuverlässigkeit von Schaltungen und Systemen : proceedings of the 6th workshop, Vaals (Niederlande), March 6–8, 1994. [Duisburg : University of Duisburg, 1994]. Pp. 14–18.
184. Brik, M., **Ubar, R.** Hierarchical test generation for finite state machines // BEC : Baltic Electronics Conference : proceedings of the 4th Biennial Conference, October 9–14, 1994, Tallinn (Estonia). vol. 1. Tallinn, 1994. Pp. 319–324.
185. **Ubar, R.** Parallel critical path tracing fault simulation // 39. Internationales Wissenschaftliches Kolloquium : 27.–30.09.1994. Bd. 1, Vortragsreihen. Ilmenau : Technische Universität Ilmenau, 1994. S. 399–404.
186. **Ubar, R.** Test generation for digital systems based on alternative graphs theory // Dependable Computing - EDCC-1 : First European Dependable Computing Conference Berlin, Germany, October 4–6, 1994 : Proceedings. Berlin Heidelberg : Springer, 1994. Pp. 151–164. (Lecture notes in computer science ; 852).

1995

187. **Ubar, R.** Case study in testing digital systems // Baltic electronics (1995) vol. 1, no. 1, pp. 24–27.
188. **Ubar, R.** Electronics Competence Centre at the Tallinn Technical University // Baltic electronics (1995) vol. 1, no. 2, pp. 9–11.
189. **Ubar, R.** Fault diagnosis in VLSI devices // Proceedings of the Estonian Academy of Sciences. Engineering = Eesti Teaduste Akadeemia toimetised. Tehnikateadused = Известия Академии Наук Эстонии. Технические науки (1995) vol. 1, no. 1, pp. 51–67.
Kokkuvõtte: Suurte integraalskeemide rikete diagnostika.
Резюме: Диагностика неисправностей в больших интегральных схемах.

190. **Ubar, R.** Hierarchical test generation based on alternative graph model // Proceedings of the Second Workshop on Hierarchical Test Generation : Microelectronics Technology Park, Duisburg, Germany, September 25–26, 1995. Duisburg : Gerhard-Mercator-Universität-GH Duisburg, Institut für Informatik, 1995. P. 18. (Schriftenreihe Informatik ; 15).
191. **Ubar, R.** Hierarchical test synthesis for digital systems using alternative graph model // Dagstuhl Seminar 9546 : Quantitative Aspects of Designing and Validating Dependable Computing Systems – Calculations, Measurements and Simulations. Saarbrücken : Schloss Dagstuhl - Leibniz-Zentrum für Informatik, 1995. Pp. 14–15. (Dagstuhl-Seminar-Report ; 132).
192. Glesner, M., Hollstein, T., Courtois, B., Amblard, P., **Ubar, R.**, Vainomaa, K. New curricula and a competence centre through TEMPUS at the Technical University of Tallinn // Workshop on Design Methodologies for Microelectronics, Smolenice castle, Slovakia, September 11–13, 1995 : proceedings. S. l., [1995]. Pp. 347–353.

1996

193. Raik, J., **Ubar, R.**, Jervan, G., Krupnova, H. A constraint-driven gate-level test generator // BEC'96 : the 5th Biennial Baltic Electronics Conference, October 7–11, 1996, Tallinn, Estonia : proceedings. [Tallinn], 1996. Pp. 237–240.
194. **Ubar, R.** Combining symbolic techniques with topological approach in test generation // Proceedings of the 3rd Workshop on Mixed Design of Integrated Circuits and Systems, Lodz, May 1996. [S. l., 1996]. Pp. 377–382.
195. Ajaots, M., Min, M., Rang, T., **Ubar, R.** Education environment for electronics and microsystems // First European Workshop on Microelectronics Education, Villard de Lans, France, February 5–6, 1996 : proceedings. [S. l., 1996]. P. 39.
196. Ajaots, M., Min, M., Rang, T., **Ubar, R.** Education environment for electronics and microsystems // Microelectronics Education : proceedings of the European Workshop, Grenoble, 5–6 February 1996. Singapore : World Scientific, 1996. Pp. 145–148.

197. **Ubar, R.** Electronics Competence Centre and research in digital test at Technical University of Tallinn : Invited paper // Proceedings : 14th NORCHIP Conference '96, Helsinki, 4–5 November 1996. Copenhagen : Conference Secretariat, 1996. Pp. 134–141.
198. Min, M., Rang, T., **Ubar, R.** Elektroonika kui Eesti innovatsioonisüsteemi infrastruktuur // Eesti teadlaste kongress 11.-15. augustini 1996. a. Tallinnas : ettekannete kokkuvõtted. Tallinn : Teaduste Akadeemia Kirjastus, 1996. Lk. 265.
Translation of the title: Electronics as a infrastructure of the innovation system in Estonia.
199. **Ubar, R.**, Markus, A., Jervan, G., Raik, J. Fault model and test synthesis for RISC-processors // BEC'96 : the 5th Biennial Baltic Electronics Conference, October 7–11, 1996, Tallinn, Estonia : proceedings. [Tallinn], 1996. Pp. 229–232.
200. **Ubar, R.**, Paomets, P., Raik, J. Low-cost CAD software for teaching digital test // First European Workshop on Microelectronics Education, Villard de Lans, France, February 5–6, 1996 : proceedings. [S. l., 1996]. P. 48.
201. **Ubar, R.**, Raik, J., Paomets, P., Ivask, E., Jervan, G., Markus, A. Low-cost CAD system for teaching digital test // Microelectronics Education : proceedings of the European Workshop, Grenoble, 5–6 February 1996. Singapore : World Scientific, 1996. Pp. 185–188.
202. **Ubar, R.**, Brik, M. Multi-level test generation and fault diagnosis for finite state machines // Dependable Computing - EDCC-2 : Second European Dependable Computing Conference Taormina, Italy, October 2–4, 1996 : Proceedings. Berlin : Springer, 1996. Pp. 264–281. (Lecture notes in computer science ; 1150).
203. Jervan, G., Markus, A., Paomets, P., Raik, J., **Ubar, R.** Teaching test and design for testability with TURBO-TESTER software // Proceedings of the 3rd Workshop on Mixed Design of Integrated Circuits and Systems, Lodz, May 1996. [S. l., 1996]. Pp. 589–594.
204. **Ubar, R.**, Brik, M. Test generation for finite state machines // BEC'96 : the 5th Biennial Baltic Electronics Conference, Octo-

ber 7–11, 1996, Tallinn, Estonia : proceedings. [Tallinn], 1996. Pp. 233–236.

205. **Ubar, R.** Test synthesis with alternative graphs // IEEE design & test of computers (1996) vol. 13, iss. 1, pp. 48–59.

1997

206. Brik, M., Jervan, G., Markus, A., Raik, J., **Ubar, R.** A hierarchical automatic test pattern generator based on using alternative graphs // Proceedings of the 4th International Workshop Mixed Design of Integrated Circuits and Systems : MIXDES'97 : Poznan, Poland, 12–14 June 1997. [S. l., 1997]. Pp. 415–420.
207. Benso, A., Prinetto, P., Rebaudengo, M., Sonza, M., **Ubar, R.** A new approach to build a low-level malicious fault list starting from high-level description and alternative graphs // Proceedings : IEEE European Design & Test Conference, Paris, March 17–20, 1997. Los Alamitos : IEEE Computer Society Press, 1997. Pp. 560–565.
208. Jervan, G., Markus, A., Paomets, P., Raik, J., **Ubar, R.** A set of tools for estimating quality of built-in self-test in digital circuits // International Symposium on Signals, Circuits and Systems, Iasi (Romania), October 2–3, 1997 : proceedings. Vol. 2. [S. l., 1997]. Pp. 362–365.
209. Jervan, G., Markus, A., Raik, J., **Ubar, R.** Assembling low-level tests to high-level symbolic test frames // Proceedings '97 : 15th NORCHIP Conference : Tallinn, 10 – 11 November 1997. Copenhagen : Technoconsult, 1997. Pp. 275–280.
210. Jervan, G., Markus, A., Raik, J., **Ubar, R.** Automatic test generation system for VLSI // First Electronic Circuits and Systems Conference :, september 4–5, 1997 Bratislava, Slovakia : conference proceedings. Bratislava : Slovak University of Technology in Bratislava, 1997. Pp. 255–258.
211. **Ubar, R.** Behavioral level modeling of digital systems for testing purposes // Informatik und Automatisierung im Zeitalter der Informationsgesellschaft : 42. Internationales Wissenschaftliches Kolloquium, 22. bis 25. September 1997. Part 1. Ilmenau : Technische Universität, 1997. Pp. 510–515.

212. **Ubar, R.** Boolean derivatives and multi-valued simulation on binary decision diagrams // Proceedings of the 4th International Workshop Mixed Design of Integrated Circuits and Systems : MIXDES'97 : Poznan, Poland, 12–14 June 1997. [S. l., 1997]. Pp. 115–120.
213. Jervan, G., Markus, A., Paomets, P., Raik, J., **Ubar, R.** CAD software for digital test and diagnostics // Conference proceedings : International Conference on Design and Diagnostics of Electronic Circuits and Systems '97 : from 12th to 16th May, 1997. Ostrava, 1997. Pp. 35–40.
214. Benso, A., Prinetto, P., Rebaudengo, M., Sonza Reorda, M., Raik, J., **Ubar, R.** Exploiting high-level descriptions for circuits fault tolerance assessments // Proceedings : 1997 IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems : October 20–22, 1997 Paris, France. Los Alamitos : IEEE Computer Society, 1997. Pp. 212–216.
215. Brik, M., Jervan, G., Markus, A., Paomets, P., Raik, J., **Ubar, R.** Mixed-level test generator for digital systems // Proceedings of the Estonian Academy of Sciences. Engineering = Eesti Teaduste Akadeemia toimetised. Tehnikateadused (1997) vol. 3, no. 4, pp. 271–282.
Kokkuvõte: Digitaalsüsteemide mitmetasandi testigeneraator.
216. **Ubar, R.**, Raik, J. Multi-valued simulation with binary decision diagrams // IEEE European Test Workshop, Cagliari, Italy, May 28–30, 1997 : compendium of papers. [S. l., 1997]. Pp. [28–29].
217. **Ubar, R.** Multi-valued simulation of digital circuits // Proceedings : 1997 21st International Conference on Microelectronics : Niš, Yugoslavia, 14–17 September 1997. vol. 2. [Piscataway, NJ] : IEEE Electron Devices Society, 1997. Pp. 721–724.
218. **Ubar, R.** Representing transparency conditions in test generation for VLSI by decision diagrams // First Electronic Circuits and Systems Conference :, september 4–5, 1997 Bratislava, Slovakia : conference proceedings. Bratislava : Slovak University of Technology in Bratislava, 1997. Pp. 213–216.

1998

219. Jervan, G., Markus, A., Raik, J., **Ubar, R.** A decision diagram based hierarchical test pattern generator // BEC'98 : the 6th Biennial Conference on Electronics and Microsystems Technology, October 7–9, 1998, Tallinn, Estonia : proceedings. [Tallinn], 1998. Pp. 159–162.
220. Brik, M., **Ubar, R.** An improved test generation approach for sequential circuits using decision diagrams // BEC'98 : the 6th Biennial Conference on Electronics and Microsystems Technology, October 7–9, 1998, Tallinn, Estonia : proceedings. [Tallinn], 1998. Pp. 155–158.
221. **Ubar, R.**, Heinlaid, J., Raik, J., Raun, L. Calculation of testability measures on structurally synthesized binary decision diagrams // BEC'98 : the 6th Biennial Conference on Electronics and Microsystems Technology, October 7–9, 1998, Tallinn, Estonia : proceedings. [Tallinn], 1998. Pp. 179–182.
222. Leveugle, R., Saucier, G., **Ubar, R.** Compaction of decision diagrams for describing multi-process VHDL descriptions // BEC'98 : the 6th Biennial Conference on Electronics and Microsystems Technology, October 7–9, 1998, Tallinn, Estonia : proceedings. [Tallinn], 1998. Pp. 195–198.
223. Ivask, E., Raik, J., **Ubar, R.** Comparison of genetic and random techniques for test pattern generation // BEC'98 : the 6th Biennial Conference on Electronics and Microsystems Technology, October 7–9, 1998, Tallinn, Estonia : proceedings. [Tallinn], 1998. Pp. 163–166.
224. **Ubar, R.** Combining functional and structural approaches in test generation for digital systems // *Microelectronics reliability* (1998) vol. 38, 3, pp. 317–329.
225. Jervan, G., Markus, A., Raik, J., **Ubar, R.** DECIDER : a decision diagram based hierarchical test generation system // *Proceedings of the 2nd International Workshop on Design and Diagnostics of Electronic Circuits and Systems*, Szczyrk, September 2–4, 1998. [S. l., 1998]. Pp. 269–273.
226. **Ubar, R.** Dynamic analysis of digital circuits with 5-valued simulation // *Mixed design of integrated circuits and systems*. Boston :

- Kluwer Academic Publishers, 1998. Pp. 187–192. (The Springer international series in engineering and computer science ; 434).
227. **Ubar, R.** Dynamic analysis of digital circuits with multi-valued simulation // *Microelectronics journal* (1998) vol. 29, iss. 11, pp. 821–826.
228. Raik, J., **Ubar, R.** Feasibility of structurally synthesized BDD models for test generation // *IEEE European Test Workshop, Barcelona, Spain, May 27–29, 1998 : compendium of papers.* [Los Alamitos : IEEE Computer Society], [1998]. Pp. 145–146.
229. **Ubar, R.,** Borrione, D. Generation of tests for the localization of single gate design errors in combinational circuits using the stuck-at fault model // *Proceedings : XI Brazilian Symposium on Integrated Circuit Design, September 30 – October 3, 1998, Rio de Janeiro, Brazil.* Los Alamitos : IEEE Computer Society, [1998]. Pp. 51–54.
230. ***Ubar, R.,** Borrione, D. Generation of tests for the localization of single gate design errors in combinational circuits using the stuck-at fault model : research Report. TIMA, INPG, Grenoble, France, May 1998. [12] p.
231. Brik, M., Jervan, G., Markus, A., Raik, J., **Ubar, R.** Hierarchical test generation for digital systems // *Mixed design of integrated circuits and systems.* Boston : Kluwer Academic Publishers, 1998. Pp. 131–136. (The Springer international series in engineering and computer science ; 434).
232. Raik, J., **Ubar, R.** Hierarchical test generation for digital systems based on combining bottom-up and top-down approaches // *Proceedings : ISAS '98, 4th International Conference on Information Systems, Analysis and Synthesis [jointly with] World Multiconference on Systemics, Cybernetics and Informatics, SCI '98, July 12 – 16, 1998, Orlando, Florida.* vol. 1. Orlando, Fla., 1998. Pp. 374–381.
233. Jervan, G., Markus, A., Raik, J., **Ubar, R.** Hierarchical test generation with multi-level decision diagram models // *The 7th IEEE North Atlantic Test Workshop : reliability and testing issues for the 21st century : May 28 – May 29, 1998, W. Alton Jones Campus of URI, West Greenwich, RI.* [West Greenwich, RI, 1998]. Pp. 26–33.

234. ***Ubar, R.**, Borrione, D. Localization of single-gate design errors in combinational circuits by diagnostic information about stuck-at faults // Proceedings of the 2nd International Workshop on Design and Diagnostics of Electronic Circuits and Systems, Szczyrk, Poland, September 2–4, 1998. [S.l., 1998]. Pp. 73–79.
235. **Ubar, R.** Mixed bottom-up/top-down hierarchical test generation for digital systems // Testing methods and tools for modern computer systems and networks : proceedings of the Ninth European Workshop on Dependable Computing, May 14 – 16, 1998, Gdańsk, Poland. Gdańsk : Gdańsk University of Technology, 1998. Pp. 37–40.
236. Jervan, G., Markus, A., Raik, J., **Ubar, R.** Mixed-level deterministic-random test generation for digital systems // Mixed design of integrated circuits and systems : proceedings of the 5th international conference : Łódź, Poland, 18 – 20 June 1998. [Łódź, 1998]. Pp. 335–340.
237. **Ubar, R.** Multi-valued simulation of digital circuits with structurally synthesized binary decision diagrams // Multiple valued logic (1998) vol. 4, pp. 141–157.
238. Leveugle, R., **Ubar, R.** Synthesis of decision diagrams from clock-driven multi-process VHDL descriptions for test generation // Mixed design of integrated circuits and systems : proceedings of the 5th international conference : Łódź, Poland, 18 – 20 June 1998. [Łódź, 1998]. Pp. 353–358.
239. **Ubar, R.** Teaching dependability issues in system engineering at the Technical University of Tallinn : [invited paper] // 90th Anniversary Jubilee Seminar on Engineering Education, University of Wismar, Germany, May 6–8, 1998 : preprints. [Wismar : Hochschule Wismar, 1998]. Pp. [1–5].
240. **Ubar, R.** Teaching dependability issues in systems engineering at the Technical University of Tallinn // Global journal of engineering education (1998) vol. 2, iss. 2, pp. 215–218.
241. Raik, J., **Ubar, R.** Test generation with structurally synthesized BDD models // 5th Electronic Devices and Systems Conference, Brno, June 11–12, 1998 : proceedings. Brno : Technical University, Faculty of Electrical Engineering and Computer Science, 1998. Pp. 66–68.

242. Markus, A., Raik, J., **Ubar, R.** Test set minimization using bipartite graphs // BEC'98 : the 6th Biennial Conference on Electronics and Microsystems Technology, October 7–9, 1998, Tallinn, Estonia : proceedings. [Tallinn], 1998. Pp. 175–178.
243. Jervan, G., Markus, A., Paomets, P., Raik, J., **Ubar, R.** Turbo tester : a CAD system for teaching digital test // Microelectronics Education : proceedings of the 2nd European Workshop held in Noordwijkerhout, The Netherlands, 14–15 May 1998. Dordrecht : Kluwer Academic Publishers, 1998. Pp. 287–290.
244. Jervan, G., Markus, A., Raik, J., **Ubar, R.** VHDL based test generation system // 5th Electronic Devices and Systems Conference, Brno, June 11–12, 1998 : proceedings. Brno : Technical University, Faculty of Electrical Engineering and Computer Science, 1998. Pp. 145–148.

1999

245. ***Ubar, R.**, Borrione, D. Automatic diagnosis of simple design errors // TIMA annual report 1998. [S. l.], 1999. Pp. 97–98.
246. **Ubar, R.**, Morawiec, A., Raik, J. Cycle-based simulation with decision diagrams // Design, Automation and Test in Europe : Conference and Exhibition 1999 : Munich, Germany, March 9–12, 1999 : proceedings. Los Alamitos : IEEE Computer Society, 1999. Pp. 454–458.
247. ***Ubar, R.**, Borrione, R. Design error diagnosis in digital circuits without error model : research report. TIMA, INPG, Grenoble, France, May 1999.
248. Lande, T-S., **Ubar, R.** Editorial // Analog Integrated Circuits and Signal Processing (1999) vol. 18, iss. 1, pp. 5–6.
249. Markus, A., Raik, J., **Ubar, R.** Fast and efficient static compaction of test sequences using bipartite graph representations // ECS'99 : proceedings of the 2nd Electronic Circuits and Systems Conference : September 6–8, 1999, Bratislava, Slovakia. [S. l., 1999]. Pp. 17–20.
250. *Elst, G., Diener, K.-H., Ivask, E., Raik, J., **Ubar, R.** FPGA design flow with automated test generation // Proceedings of German

- 11th Workshop on Test Technology and Reliability of Circuits and Systems : Potsdam, 1999. [S. l., 1999]. Pp. 120–123.
251. **Ubar, R.**, Jutman, A. Hierarchical design error diagnosis in combinational circuits by stuck-at fault test patterns // Proceedings of the 6th International Conference on Mixed Design of Integrated Circuits and Systems : MIXDES'99 : Krakow, Poland, 17–19 June 1999. [S. l., 1999]. Pp. 437–442.
252. **Ubar, R.**, Raik, J. Hierarchical test generation for complex digital systems with control and data processing parts // "Test, Assembly and Packaging" : SEMICON Technical Symposium : Singapur, May 3–6, 1999. [S. l.] : SEMI, 1999. Pp. 43–52.
253. **Ubar, R.**, Raik, J. Hierarchical test generation. SEMI show slides // "Test, Assembly and Packaging" : SEMICON Technical Symposium : Singapur, May 3–6, 1999. [S. l.] : SEMI, 1999. Pp. 53–64.
254. Raik, J., **Ubar, R.** High-level path activation technique to speed up sequential circuit test generation // European Test Workshop 1999 : proceedings, May 25–28, 1999, Constance, Germany. Los Alamitos : IEEE Computer Society Press, 1999. Pp. 84–89.
255. Jervan, G., Eles, P., Peng, Z., Raik, J., **Ubar, R.** High-level test synthesis with hierarchical test generation // 17th NORCHIP Conference : Oslo, Norway, 8–9 November 1999 : proceedings. Copenhagen : Technoconsult, 1999. Pp. 291–296.
256. *Mermet, J., Morawiec, A., **Ubar, R.** Methods for improving the simulation performance // Techniques of Informatics and Microelectronics for Computer Architecture. [S. l.] : TIMA, 1999. Pp. 91–94.
257. Raik, J., **Ubar, R.** Sequential circuit test generation using decision diagram models // Design, Automation and Test in Europe : Conference and Exhibition 1999 : Munich, Germany, March 9–12, 1999 : proceedings. Los Alamitos : IEEE Computer Society, 1999. Pp. 736–740.
258. **Ubar, R.**, Borrione, D. Single gate design error diagnosis in combinational circuits // Proceedings of the Estonian Academy of Sciences. Engineering = Eesti Teaduste Akadeemia toimetised. Tehnikateadused (1999) vol. 5, no. 1, pp. 3–21.

Kokkuvõte: Üksikventiilide disainivigade diagnoos kombinatsiooniskeemides.

259. Leveugle, R., **Ubar, R.** Synthesis of decision diagrams from clock-driven multi-process VHDL descriptions for test generation // *Electron technology* (1999) vol. 32, iss. 3, pp. 282–287.
260. Brik, M., **Ubar, R.** Two-level simulation-based test generation for finite state machines // *17th NORCHIP Conference : Oslo, Norway, 8–9 November 1999 : proceedings.* Copenhagen : Technoconsult, 1999. Pp. 211–216.

2000

261. **Ubar, R.**, Wuttke, H.-D. Action-based learning system for teaching digital electronics and test // *Microelectronics Education : proceedings of the 3rd European Workshop on Microelectronics Education.* Dordrecht : Kluwer Academic Publishers, 2000. Pp. 107–110.
262. **Ubar, R.**, Raik, J., Morawiec, A. Back-tracing and event-driven techniques in high-level simulation with decision diagrams // *ISCAS 2000 Geneva : The 2000 IEEE International Symposium on Circuits and Systems : Emerging Technologies for the 21st Century : May 28–31, 2000 : proceedings.* Vol. 1. Lausanne : Presses polytechniques et universitaires romandes, [2000]. Piscataway, NJ : IEEE. Pp. I-208–I-211.
263. **Ubar, R.**, Orasson, E., Raik, J., Wuttke, H.-D. Combining learning, training and research in laboratory course for design and test // *The 7th Biennial Conference on Electronics and Microsystem Technology "Baltic Electronics Conference" : BEC 2000 : October 8 – 11, 2000, Tallinn, Estonia : conference proceedings.* [Tallinn] : Tallinn Technical University, 2000. Pp. 221–224.
264. Morawiec, A., **Ubar, R.**, Raik, J. Cycle-based simulation algorithms for digital systems using high-level decision diagrams // *Design, Automation and Test in Europe : Conference and Exhibition 2000 : Paris, France, March 27–30, 2000 : proceedings.* Los Alamitos, CA : IEEE Computer Society, 2000. P. 743.
265. Blyzniuk, M., Cibakova, T., Gramatova, E., Kuzmicz, W., Lobur, M., Pleskacz, W., Raik, J., **Ubar, R.** Defect oriented fault covera-

- ge of 100% stuck-at fault test sets // Proceedings of the 7th International Conference Mixed Design of Integrated Circuits and Systems : MIXDES 2000 : Gdynia, Poland, 15–17 June 2000. [S. l.], 2000. Pp. 511–516.
266. **Ubar, R.**, Borriore, D. Design error diagnosis in digital circuits without error model // VLSI : systems on a chip : IFIP TC10 WG10.5 Tenth International Conference on Very Large Scale Integration (VLSI'99) : December 1–4, 1999, Lisboa, Portugal. Boston : Kluwer Academic Publishers, [1999]. Pp. 281–292.
267. Jutman, A., **Ubar, R.** Design error diagnosis in digital circuits with stuck-at fault model // Microelectronics reliability (2000) vol. 40, iss. 2, pp. 307–320.
268. Jutman, A., **Ubar, R.** Design error localization in digital circuits by stuck-at fault test patterns // [MIEL] 2000 : 22nd International Conference on Microelectronics : Niš, Yugoslavia, 14–17 May 2000 : proceedings. Volume 2. [S. l.] : Electron Devices Society, 2000. Pp. 723–726.
269. *Diener, K.-H., Elst, G., Ivask, E., Jervan, G., Peng, Z., Raik, J., **Ubar, R.** Digital design flow with test activities // 2nd VILAB User Forum, Smolenice, Slovakia, April 7, 2000. [11] p.
270. **Ubar, R.**, Raik, J. Efficient hierarchical approach to test generation for digital systems // IEEE ISQED 2000 : proceedings of the IEEE 2000 1st International Symposium on Quality Electronic Design : March 20–22, 2000, San Jose, California. Los Alamitos, CA : IEEE Computer Society, 2000. Pp. 189–195.
271. Raik, J., **Ubar, R.** Fast test pattern generation for sequential circuits using decision diagram representations // Journal of electronic testing : theory and applications (JETTA) (2000) vol. 16, iss. 3, pp. 213–226.
272. Ivask, E., **Ubar, R.**, Raik, J. Fault oriented test pattern generation for sequential circuits using genetic algorithms // ETW 2000 : IEEE European Test Workshop : May, 23–26, 2006 Cascais, Portugal : informal digest. Pp. 319–320.
273. Ivask, E., Raik, J., **Ubar, R.** Fault oriented test pattern generation for sequential circuits using genetic algorithms // The 7th Biennial Conference on Electronics and Microsystem Technology "Baltic Electronics Conference" : BEC 2000 : October 8–11,

- 2000, Tallinn, Estonia : conference proceedings. [Tallinn] : Tallinn Technical University, 2000. Pp. 129–132.
274. **Ubar, R.** Hierarchical approach to test generation for digital systems at system, circuit and defect levels // 45. Internationales Wissenschaftliches Kolloquium, 04–06.10.2000 : Tagungsband. [Ilmenau] : Technische Universität Ilmenau, 2000. S. 711–716.
275. **Ubar, R.,** Brik, M. Hierarchical concurrent test generation for synchronous sequential circuits // Proceedings of the 7th International Conference Mixed Design of Integrated Circuits and Systems : MIXDES 2000 : Gdynia, Poland, 15–17 June 2000. [S. l.], 2000. Pp. 533–538.
276. *Blyzniuk, M., Cibakova, T., Gramatova, E., Kuzmicz, W., Lobur, M., Pleskacz, W., Raik, J., **Ubar, R.** Hierarchical defect level test quality analysis // 2nd VILAB User Forum, Smolenice, Slovakia, April 7, 2000. [11] p.
277. Blyzniuk, M., Cibakova, T., Gramatova, E., Kuzmicz, W., Lobur, M., Pleskacz, W., Raik, J., **Ubar, R.** Hierarchical defect-oriented fault simulation for digital circuits // IEEE European Test Workshop : 23–26 May 2000, Cascais, Portugal : ETW 2000 : proceedings. Los Alamitos, CA : IEEE Computer Society, 2000. Pp. 69–74.
278. Blyzniuk, M., Cibakova, T., Gramatova, E., Kuzmicz, W., Lobur, M., Pleskacz, W., Raik, J., **Ubar, R.** Hierarchical defect-oriented fault simulation for digital circuits // ETW 2000 : IEEE European Test Workshop : May, 23–26, 2000, Cascais, Portugal : informal digest. Pp. 151–156.
279. Brik, M., Raik, J., **Ubar, R.** Hierarchical fault simulation for finite state machines // The 7th Biennial Conference on Electronics and Microsystem Technology "Baltic Electronics Conference" : BEC 2000 : October 8–11, 2000, Tallinn, Estonia : conference proceedings. [Tallinn] : Tallinn Technical University, 2000. Pp. 145–148.
280. **Ubar, R.,** Raik, J., Morawiec, A. High-level decision diagrams for improving simulation performance of digital systems // SCI 2000 : World Multiconference on Systemics, Cybernetics and Informatics : July 23–26, 2000, Orlando, Florida, USA : proceedings. Volume IX, Industrial Systems. [S. l.], 2000. Pp. 62–67.

281. **Ubar, R.**, Jutman, A., Peng, Z. Improving the efficiency of timing simulation in digital circuits by using structurally synthesized BDDs // IEEE Norchip Conference : Turku, November 7–8, 2000. Piscataway : IEEE, 2000. Pp. 254–261.
282. **Ubar, R.**, Jutman, A. Increasing the speed of delay simulation in digital circuits // The 7th Biennial Conference on Electronics and Microsystem Technology "Baltic Electronics Conference" : BEC 2000 : October 8 – 11, 2000, Tallinn, Estonia : conference proceedings. [Tallinn] : Tallinn Technical University, 2000. Pp. 31–34.
283. **Ubar, R.**, Wuttke, H.-D., Orasson, E. Interactive teaching software "Introduction to digital test" // 45. Internationales Wissenschaftliches Kolloquium, 04–06.10.2000 : Tagungsband. [Ilmenau] : Technische Universität Ilmenau, 2000. S. 949–954.
284. ***Ubar, R.** Removing design errors from digital circuits // Proceedings of the 4th International Conference on New Information Technologies. Minsk, December 5–7, 2000 vol. 1. Pp. 118–125.
285. Morawiec, A., Raik, J., **Ubar, R.** Simulation of digital systems with high-level decision diagrams // The 7th Biennial Conference on Electronics and Microsystem Technology "Baltic Electronics Conference" : BEC 2000 : October 8 – 11, 2000, Tallinn, Estonia : conference proceedings. [Tallinn] : Tallinn Technical University, 2000. Pp. 35–38.
286. Jervan, G., Peng, Z., **Ubar, R.** Test cost minimization for hybrid BIST // IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems : 25–27 October 2000, Yamanashi, Japan : proceedings. Los Alamitos, CA : IEEE Computer Society, 2000. Pp. 283–298.
287. ***Ubar, R.**, Morawiec, A., Raik, J. Vector decision diagrams for simulation of digital systems // Proceedings of Design and Diagnostics of Electronic Circuits and Systems Workshop : April 5–7, 2000, Smolenice Castle, Slovakia. Bratislava : Institute of Informatics SAS, 2000. Pp. 44–51.
288. Diener, K.-H., Elst, G., Gramatova, E., Kuzmicz, W., Peng, Z., **Ubar, R.** Virtual laboratory for research in dependable microelectronics // The 7th Biennial Conference on Electronics and Microsystem Technology "Baltic Electronics Conference" :

BEC 2000 : October 8 – 11, 2000, Tallinn, Estonia : conference proceedings. [Tallinn] : Tallinn Technical University, 2000. Pp. 217–220.

289. ***Ubar, R.** Virtual Research & Development Laboratory : a European project // Electronics design and test : international user forum : compendium of papers : Tallinn Technical University, 11. October 2000, Estonia., 2000. [14] p.

2001

290. Jutman, A., **Ubar, R.**, Peng, Z. Algorithms for speeding-up timing simulation of digital circuits // Design, Automation and Test in Europe Conference and Exhibition : Munich, Germany, March 13 – 16, 2001 : proceedings. Los Alamitos : IEEE Computer Society, 2001. Pp. 460–466.
291. Jutman, A., **Ubar, R.-J.** Application of structurally synthesized binary decision diagrams for timing simulation of digital circuits // Proceedings of the Estonian Academy of Sciences. Engineering = Eesti Teaduste Akadeemia toimetised. Tehnikateadused (2001) vol. 7, no. 4, pp. 269–288.
Kokkuvõte: Struktuursete binaarsete otsustusdiagrammide rakendamise digitaalskeemide asünkroonseks simuleerimiseks.
292. Hollstein, T., Peng, Z., **Ubar, R.-J.**, Glesner, M. Challenges for future system-on-chip design // Circuit paradigm in the 21st Century : proceedings of the 15th European Conference on Circuit Theory and Design, ECCTD '01, Helsinki University of Technology, Finland, 28th – 31st August 2001. Vol. 3. Espoo : Helsinki University of Technology, 2001. Pp. 173–176.
293. Kuzmicz, W., Pleskacz, W., Raik, J., **Ubar, R.** Defect-oriented fault simulation and test generation in digital circuits // IEEE ISQED 2001 : proceedings of the IEEE 2001 2nd International Symposium on Quality Electronic Design : March 26–28, 2001, San Jose, California. Los Alamitos, CA : IEEE Computer Society, 2001. Pp. 365–371.
294. Cibakova, T., Gramatova, E., Kuzmicz, W., Pleskacz, W., Raik, J., **Ubar, R.** Defect-oriented library builder and hierarchical test generation // IEEE Design and Diagnostics of Electronic Circuits and Systems – IEEE DDECS 2001 : Fourth International Work-

- shop on IEEE Design and Diagnostics of Electronic Circuits and Systems : Győr, Hungary, April 18–20, 2001. [S. l.], 2001. Pp. 163–168.
295. Cibakova, T., Fischerova, M., Gramatova, E., Kuzmicz, W., Pleskacz, W., Raik, J., **Ubar, R.-J.** Defect-oriented test generation using probabilistic estimation // Proceedings of the 8th International Conference Mixed Design of Integrated Circuits and Systems : MIXDES 2001 : Zakopane, Poland, 21–23 June 2000. [S. l., 2001]. Pp. 131–136.
296. **Ubar, R.-J.** Design error diagnosis in scan-path designs // 2nd IEEE Latin American Test Workshop : LATW 2001 : Presidente Inter Continental Hotel, Cancún, México, February 11 – 14, 2001 : [digest of papers]. [S. l., 2001]. Pp. 162–167.
297. Raik, J., Jutman, A., **Ubar, R.** Fast and efficient static compaction of test sequences based on greedy algorithms // IEEE Design and Diagnostics of Electronic Circuits and Systems – IEEE DDECS 2001 : Fourth International Workshop on IEEE Design and Diagnostics of Electronic Circuits and Systems : Győr, Hungary, April 18–20, 2001. [S. l.], 2001. Pp. 117–122.
298. Raik, J., Jutman, A., **Ubar, R.-J.** Fast static compaction of test sequences using implications and greedy search // ETW 2001 : IEEE European Test Workshop : Stockholm, May 29 June 1, 2001 : informal digest. [S. l., 2001]. Pp. 207–209.
299. Orasson, E., Raidma, R., **Ubar, R.**, Jervan, G., Peng, Z. Fast test cost calculation for hybrid BIST in digital systems // Euromicro Symposium on Digital Systems Design : [Architectures, Methods and Tools : DSD 2001] : September 4–6, 2001, Warsaw, Poland : proceedings. Los Alamitos : IEEE Computer Society, 2001. Pp. 318–325.
300. **Ubar, R.**, Raik, J., Ivask, E., Brik, M. Hierarchical fault simulation in digital systems // International Symposium on Signals, Circuits and Systems : SCS 2001 : July 10–11, 2001, Iasi, Romania : proceedings. Iasi : Gh. Asachi, 2001. Pp. 181–184.
301. **Ubar, R.**, Heinlaid, J., Raun, L. Improved testability calculation for digital circuits // Proceedings : 2001 19th NORCHIP Conference, the Nordic Event in ASIC Design : Kista, Sweden,

- 12–13 November 2001. Copenhagen : Technoconsult, 2001. Pp. 264–270.
302. Ivask, E., **Ubar, R.-J.**, Raik, J., Schneider, A. Internet based test generation and fault simulation // IEEE Design and Diagnostics of Electronic Circuits and Systems – IEEE DDECS 2001 : Fourth International Workshop on IEEE Design and Diagnostics of Electronic Circuits and Systems : Győr, Hungary, April 18–20, 2001. [S. l.], 2001. Pp. 57–60.
303. Jutman, A., **Ubar, R.-J.** Laboratory training for teaching design and test of digital circuits // Proceedings of the 8th International Conference Mixed Design of Integrated Circuits and Systems : MIXDES 2001 : Zakopane, Poland, 21–23 June 2000. [S. l., 2001]. Pp. 521–524.
304. Mermet, J., Morawiec, A., **Ubar, R.-J.** Methods for improving the performance of simulation // TIMA Laboratory / Annual report 2000. Grenoble : TIMA Laboratory, 2001. Pp. [90–95].
305. Kuzmicz, W., Pleskacz, W., Raik, J., **Ubar, R.-J.** Module level defect simulation in digital circuits // Proceedings of the Estonian Academy of Sciences. Engineering = Eesti Teaduste Akadeemia toimetised. Tehnikateadused (2001) vol. 7, no. 4, pp. 253–268.
Kokkuvõte: Digitaalskeemide defektide simuleerimine moodul-tasandil.
306. ***Ubar, R.-J.** Multi-level test generation for digital systems at system, circuit and defect levels // Proceedings of the 7th International Scientific Conference "Theory and Technique of Information Transmission, Reception and Processing" : Tuapse, October 1–4, 2001. [Harkov : Harkov University of Technology, 2001]. Pp. 286–288.
307. *Aarna, M., Raik, J., **Ubar, R.-J.** Parallel fault simulation in digital circuits // Proceedings of 42th International Scientific Conference of Riga Technical University. Riga, October 11–13, 2001. Pp. 91–94.
308. Aarna, M., Raik, J., **Ubar, R.-J.** Parallel fault simulation in digital circuits // Scientific proceedings of Riga Technical University. 7. serija, Telecommunications and electronics (2001) no. 1, pp. 91–94.

309. Blyzniuk, M., Kazymyra, I., Kuzmicz, W., Pleskacz, W. A., Raik, J., **Ubar, R.-J.** Probabilistic analysis of CMOS physical defects in VLSI circuits for test coverage improvement // *Microelectronics reliability* (2001) vol. 41, iss. 12, pp. 2023–2040.
310. **Ubar, R.-J.**, Wuttke, H.-D. The dildis-project-using applets for more demonstrative lectures in digital systems design and test // *FIE 2001 : 31st Annual Frontiers in Educations Conference : Impact on Engineering and Science Education : Reno, Nevada, October 10–13, 2001 : conference program.* [S. l., 2001]. P. 83.
311. **Ubar, R.-J.**, Wuttke, H.-D. The dildis-project-using applets for more demonstrative lectures in digital systems design and test // *Impact on engineering and science education : conference proceedings : FIE 2001, 31st Annual Frontiers in Education Conference, John Ascuaga's Nugget Casino Resort, Reno, Nevada, October 10 – 13, 2001. Vol. 3. Piscataway, NJ : IEEE Operations Center, 2001. Pp. SIE-2–7.*
312. **Ubar, R.**, Kruus, H., Peng, Z., Jervan, G. Using Tabu search method for optimizing the cost of hybrid BIST // *Proceedings of the XVI Conference on Design of Circuits and Integrated Systems : Porto, Portugal, November 20 – 23, 2001. Porto, 2001. Pp 445–450.*
313. *Schneider, A., Ivask, E., Raik, J., Miklos, P., Diener, K. H., **Ubar, R.**, Kuzmicz, W., Pleskacz, W., Gramatova, E. VILAB test generation tools running under the MOSCITO system // *VILAB User Forum, Györ, Hungary, April 18–20, 2001. [12] p.*

2002

314. Jervan, G., Peng, Z., **Ubar, R.**, Kruus, H. A hybrid BIST architecture and its optimization for SoC testing // *Proceedings of the 3rd International Symposium on Quality Electronic Design : ISQED 2002, March 18–21, 2002, San Jose, California. Los Alamitos : IEEE Computer Society, [2002]. Pp. 273–279.*
315. Jutman, A., Aleksejev, J., **Ubar, R.** A new evolutionary-technique-based approach to optimize pseudo-random TPG for logic BIST // *MEET/MARIND'2002 : proceedings of First International Congress on Mechanical and Electrical Engineering and Technology and Fourth International Conference on Marine In-*

- dustry, 07–11 October 2002, Varna Bulgaria. Volume 1. Varna, 2002. Pp. 247–252.
316. **Ubar, R.**, Raik, J., Ivask, E., Brik, M. Defect-oriented mixed-level fault simulation in digital systems // *Facta Universitatis [Niš]. Series electronics and energetics (2002) vol. 15, iss. 1, pp. 123–136.*
317. Schneider, A., Diener, K.-H., Gramatova, E., Fisherova, M., Ivask, E., **Ubar, R.**, Pleskacz, W., Kuzmicz, W. Defect-oriented test generation and fault simulation in the environment of MOSCI-TO // *BEC 2002 : proceedings of the 8th Biennial Baltic Electronics Conference : October 6–9, 2002, Tallinn, Estonia. Tallinn : [Tallinn Technical University], 2002. Pp. 303–306.*
318. Jutman, A., Kruus, M., Sudnitson, A., **Ubar, R.** Distance-learning tools for digital design and test issues // *IT+SE'2002 : Information Tec[h]nologies in Science, Education, Telecommunication, Business : proceedings = Информационные технологии в науке, образовании, телекоммуникации, бизнесе, Украина, Крым, Ялта-Гурзуф, 20–30 мая 2002 года : труды. [S. l., 2002]. Pp. 269–272.*
319. Raik, J., Jutman, A., **Ubar, R.** Exact static compaction of independent test sequences // *BEC 2002 : proceedings of the 8th Biennial Baltic Electronics Conference : October 6–9, 2002, Tallinn, Estonia. Tallinn : [Tallinn Technical University], 2002. Pp. 315–318.*
320. Raik, J., Jutman, A., **Ubar, R.** Exact static compaction of sequential circuit tests using branch-and-bound and search state registration // *ETW'02 : 7th IEEE European Test Workshop, Gorfu Greece, May 26–29, 2002 : informal digest. [S. l., 2002]. Pp. 19–20.*
321. Raik, J., Jutman, A., **Ubar, R.** Fast static compaction of tests composed of independent sequences : basic properties and comparison of methods // *The 9th IEEE International Conference on Electronics, Circuits and Systems : ICECS 2002 : September 15–18, 2002, Dubrovnik, Croatia. Volume II. Piscataway : IEEE, 2002. Pp. 445–448.*
322. Cibakova, T., Fischerova, M., Gramatova, E., Kuzmicz, W., Pleskacz, W. A., Raik, J., **Ubar, R.** Hierarchical test generation

- for combinational circuits with real defects coverage // *Microelectronics reliability* (2002) vol. 42, iss. 7, pp. 1141–1149.
323. Schneider, A., Diener, K.-H., Jervan, G., Peng, Z., Raik, J., **Ubar, R.**, Hollstein, T., Glesner, M. High-level synthesis and test in the MOSCITO-based virtual laboratory // *BEC 2002 : proceedings of the 8th Biennial Baltic Electronics Conference : October 6–9, 2002, Tallinn, Estonia*. Tallinn : [Tallinn Technical University], 2002. Pp. 287–290.
324. Schneider, A., Diener, K.-H., Ivask, E., **Ubar, R.**, Gramatova, E., Hollstein, T., Pleskacz, W., Kuzmich, W., Peng, Z. Integrated design and test generation under Internet based environment MOSCITO // *Euromicro Symposium on Digital System Design : Architectures, Methods and Tools : September 4–6, 2002, Dortmund, Germany : proceedings*. Los Alamitos : IEEE Computer Society, 2002. Pp. 187–194.
325. Schneider, A., Ivask, E., Miklos, P., Raik, J., Diener, K. H., **Ubar, R.**, Cibakova, T., Gramatova, E. Internet-based collaborative test generation with MOSCITO [Electronic resource] // *SIGDA publications on CD-ROM : DATE'02 : Design, Automation and Test in Europe, Paris, France, March 4–8, 2002*. [S. l.] : SIGDA, [2002]. [6] p. [CD-ROM].
326. **Ubar, R.**, Jutman, A., Orasson, E., Raik, J., Evarson, T., Wuttke, H.-D. Internet-based software for teaching test of digital circuits // *Microelectronics Education : proceedings of the 4th European Workshop on Microelectronics Education : EWME 2002, Spain, May 23–24, 2002*. [Barcelona] : Marcombo, [2002]. Pp. 317–320.
327. **Ubar, R.**, Orasson, E., Wuttke, H.-D. Internet-based software for teaching test of digital circuits // *23rd International Conference on Microelectronics : MIEL 2002, Niš, Yugoslavia, 12–15 May 2002 : proceedings. Volume 2*. [S. l.] : IEEE Electron Devices Society, [2002]. Pp. 659–662.
328. Schneider, A., Diener, K.-H., Elst, G., Ivask, E., Raik, J., **Ubar, R.** Internet-based testability-driven test generation in the virtual environment MOSCITO // *International Federation for Information Processing IFIP : International Workshop on IP-Based SoC*

- Design 2002 : proceedings : Grenoble, October 30–31, 2002. Grenoble : World Trade Center, 2002. Pp. 357–362.
329. **Ubar, R.**, Orasson, E., Evarson, T. Java applet for self-learning of digital test issues [Electronic resource] // 13th EAEEIE Annual Conference, 8th–10th April, 2002, York, England. York : University of York, Department of Electronics, [2002]. [4] p. [CD-ROM].
330. Devadze, S., Jutman, A., Sudnitson, A., **Ubar, R.**, Wuttke, H.-D. Java technology based training system for teaching digital design and test // BEC 2002 : proceedings of the 8th Biennial Baltic Electronics Conference : October 6–9, 2002, Tallinn, Estonia. Tallinn : [Tallinn Technical University], 2002. Pp. 283–286.
331. **Ubar, R.**, Raik, J., Ivask, E., Brik, M. Mixed-level defect simulation in data-paths of digital systems // 23rd International Conference on Microelectronics : MIEL 2002, Niš, Yugoslavia, 12–15 May 2002 : proceedings. Volume 2. [S. l.] : IEEE Electron Devices Society, [2002]. Pp. 617–620.
332. **Ubar, R.**, Raik, J., Ivask, E., Brik, M. Multi-level fault simulation of digital systems on decision diagrams // The First IEEE International Workshop on Electronic Design, Test and Applications : DELTA 2002, 29–31 January 2002, Christchurch, New Zealand : proceedings. Los Alamitos : IEEE Computer Society, [2002]. Pp. 86–91.
333. Jutman, A., Raik, J., **Ubar, R.** On efficient logic-level simulation of digital circuits represented by the SSBDD model // 23rd International Conference on Microelectronics : MIEL 2002, Niš, Yugoslavia, 12–15 May 2002 : proceedings. Volume 2. [S. l.] : IEEE Electron Devices Society, [2002]. Pp. 621–624.
334. Jutman, A., **Ubar, R.**, Hahanov, V., Skvortsova, O. Practical works for on-line teaching design and test of digital circuits // The 9th IEEE International Conference on Electronics, Circuits and Systems : ICECS 2002 : September 15–18, 2002, Dubrovnik, Croatia. Volume III. Piscataway : IEEE, 2002. Pp. 1223–1226.
335. ***Ubar, R.**, Orasson, E., Evarson, T. Self-learning tool for digital test // Proceedings of 2nd International Conference "Distance Learning – Educational Sphere of the XXI Century" : Minsk, Belarus, November 26–28, 2002. Minsk, 2002. Pp. 36–38.

336. Jutman, A., Raik, J., **Ubar, R.** SSBDDs : advantageous model and efficient algorithms for digital circuit modeling, simulation & test // 5th International Workshop on Boolean Problems : September 19–20, 2002, Freiberg (Sachsen) : proceedings. Freiberg : TU Bergakademie Freiberg, 2002. Pp. 157–166.
337. Jutman, A., Raik, J., **Ubar, R.** SSBDD model : advantageous properties and efficient simulation algorithms // ETW'02 : 7th IEEE European Test Workshop, Gorfú Greece, May 26–29, 2002 : informal digest. [S. l., 2002]. Pp. 345–346.
338. Devadze, S., Jutman, A., Sudnitson, A., **Ubar, R.**, Wuttke, H.-D. Teaching digital RT-level self-test using a Java applet // Proceedings : 2002 20th NORCHIP Conference, the Nordic Event in ASIC Design, Copenhagen, Denmark, 11–12 November 2002. Copenhagen : Technoconsult, 2002. Pp. 322–328.
339. Nõmmeots, T., Raik, J., **Ubar, R.** Testability analysis for efficient register-transfer level test generation [Electronic resource] // 9th International Conference MIXDES 2002 : Mixed Design of Integrated Circuits and Systems, Wrocław, Poland, 20–22 June 2002. [Lodz : Department of Microelectronics and Computer Science. Lodz University of Technology], 2002. Pp. 555–558.
340. **Ubar, R.** Testability calculation for digital circuits with decision diagrams // 3rd IEEE Latin American Test Workshop : LATW'02, Montevideo, Uruguay, February 10–13, 2002 : digest of papers. [S. l., 2002]. Pp. 137–143.
341. **Ubar, R.**, Raik, J., Nõmmeots, T. Testability guided hierarchical test generation with decision diagrams // Proceedings : 2002 20th NORCHIP Conference, the Nordic Event in ASIC Design, Copenhagen, Denmark, 11–12 November 2002. Copenhagen : Technoconsult, 2002. Pp. 265–271.
342. **Ubar, R.**, Raik, J., Ivask, E., Brik, M. Test cover calculation in digital systems with word-level decision diagrams // Вестник Томского государственного университета : приложение : материалы международных, всесоюзных и региональных научных конференций, симпозиумов, школ, проводимых в ТГУ (2002) № 1(I), сентябрь, с. 315–319.
343. Devadze, S., Jutman, A., Kruus, M., Sudnitson, A., **Ubar, R.** Web based tools for synthesis and testing of digital devices // Procee-

dings of the International Conference on Computer Systems and Technologies (e-Learning) : CompSysTech'2002, Sofia, Bulgaria, 20–21 June. [S. l., 2002]. Pp. 1.9-1–1.9-6.

344. Devadze, S., Jutman, A., Sudnitson, A., **Ubar, R.** Web-based training system for teaching basics of RT-level digital design, test, and design for test // 9th International Conference MIXDES 2002 : Mixed Design of Integrated Circuits and Systems, Wroclaw, Poland, 20–22 June 2002. [Lodz : Department of Microelectronics and Computer Science. Lodz University of Technology], 2002. Pp. 699–704.

2003

345. **Ubar, R.**, Raik, J., Klüver, B. Algorithms for hierarchical fault simulation in digital systems // Proceedings of the 10th International Conference : Mixed Design of Integrated Circuits and Systems : MIXDES 2003 : Lodz, Poland, 26–28 June 2003. [Lodz, 2003]. Pp. 530–535.
346. Hahanov, V., **Ubar, R.**, Hyduke, S. Back-traced deductive-parallel fault simulation for digital systems // Proceedings : Euromicro Symposium on Digital System Design : Belek-Antalya, Turkey, September 1st to 6th, 2003. Los Alamitos : IEEE Computer Society, 2003. Pp. 370–377.
347. Raik, J., **Ubar, R.** DECIDER : a system for hierarchical test pattern generation // Radioelectronics and informatics (2003) no. 3, pp. 40–45.
348. **Ubar, R.** Decision diagrams and digital test // ECMS 2003 : 6th International Workshop on Electronics, Control, Measurement and Signals : Liberec, Czechia, June 2–4, 2003. Liberec : Technical University of Liberec, 2003. Pp. 266–273.
349. **Ubar, R.** Design error diagnosis with re-synthesis in combinational circuits // Journal of electronic testing : theory and applications (2003) vol. 19, iss. 1, pp. 73–82.
350. *Hahanov, V., **Ubar, R.** Design technologies for system-on-chip : fault simulation in complex digital designs // Автоматизированные системы управления и приборы автоматики (2003) №. 122, с. 16–35.

351. Jutman, A., Sudnitson, A., **Ubar, R.** Digital design learning system based on Java applets // 4th Annual Conference of the LTSN Centre for Information and Computer Sciences : 26th–28th August 2002, NUI Galway, Ireland. Ulster : University of Ulster, [2003]. Pp. 183–187.
352. **Ubar, R.** Distance learning tools for the field of electronics design and test // ITHET 2003 proceedings : 4th International Conference on Information Technology based Higher Education and Training : July 7–9, 2003, Marrakech, Morocco. [S. l., 2003]. Pp. 285–290.
353. *Hahanov, V., **Ubar, R.** First East-West Design and Test Conference // IEEE journal of design & test of computers (2004) vol. 20, iss. 6, pp. 103.
354. **Ubar, R.**, Rüstern, E., Kruus, M. EE : Eesti (Estonia) // Towards the harmonisation of Electrical and Information Engineering Education in Europe, 2003–2004 : based on the results of the EU-funded thematic network THEIERE: Thematic Harmonisation in Electrical and Information Engineering in Europe. Project Nr. 10063-CP-1-2000-1-PT-ERASMUS-ETNE. Lisboa ; Nancy : EAEEIE, 2003. Pp. 67–74.
355. ***Ubar, R.**, Orasson, E. E-learning tool and exercises for teaching digital test // Proceedings of the 2nd IEEE Conference on Signals, Systems, Decision and Information Technology : Sousse, Tunisia, 2003. [S. l., 2003]. [6] p.
356. *Devadze, S., Gorjachev, R., Jutman, A., Orasson, E., Rosin, V., **Ubar, R.** E-learning tools for digital test // Proceedings of the III International Conference "Distance Learning – Educational Sphere of XXI Century" : Minsk, Belorussia, 2003. [S. l., 2003]. Pp. 336–342.
357. Raik, J., Raidma, R., **Ubar, R.** Explorations in low area overhead DfT techniques for sequential BIST // IEEE NORCHIP 2003 : 21 Norchip Conference : Riga, Latvia, 10–11 November 2003 : proceedings. [S. l., 2003]. Pp. 220–223.
358. **Ubar, R.** Hierarchical approaches to test generation and fault simulation // Radioelectronics and informatics (2003) no. 3, p. 204.
359. Jervan, G., Eles, P., Peng, Z., **Ubar, R.**, Jenihhin, M. Hybrid BIST

- time minimization for core-based systems with STUMPS architecture // 18th IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems : 3–5 November 2003, Boston, Massachusetts : proceedings. Los Alamitos : IEEE Computer Society, 2003. Pp. 225–232.
360. Schneider, A., Diener, K.-H., Elst, G., Ivask, E., Raik, J., **Ubar, R.** Integration of digital test tools to the internet-based environment MOSCITO // SCI 2003 : the 7th World Multiconference on Systemics, Cybernetics and Informatics : July 27–30, 2003, Orlando, Florida, USA : proceedings. Volume VIII, Applications of Informatics and Cybernetics in Science and Engineering. [S. l., 2003]. Pp. 136–141.
361. Jutman, A., Sudnitson, A., **Ubar, R.**, Wuttke, H.-D. Java applets support for an asynchronous-mode learning of digital design and test // ITHET 2003 proceedings : 4th International Conference on Information Technology Based Higher Education and Training : July 7–9, 2003, Marrakech, Morocco. [S. l., 2003]. Pp. 397–401.
362. **Ubar, R.** Mapping faults in hierarchical testing of digital systems // International Conference on Computer, Communication and Control Technologies CCCT'03 and the 9th International Conference on Information Systems, Analysis and Synthesis ISAS'03 : July 31 – August 1–2, Orlando, Florida, USA : proceedings. Volume I, Computing/Information Systems and Technologies. [S. l., 2003]. Pp. 14–19.
363. **Ubar, R.** Mapping physical defects to logic level for defect oriented testing // SCS 2003 : International Symposium on Signals, Circuits and Systems : July 10–11, 2003, Iasi, Romania : proceedings. Vol. 2. Piscataway : IEEE, 2003. Pp. 453–456.
364. Raik, J., Nõmmeots, T., **Ubar, R.** New method of testability calculation to guide RT-level test generation // 4th IEEE Latin-American Test Workshop : LATW2003 : Natal, Brazil, February 16–19, 2003. [S. l.], 2003. Pp. 46–51.
365. *Gramatova, E., Hristov, M., Kuzmicz, W., Lantsov, V., Lobur, M., Nelayev, V., Stepanets, V., **Ubar, R.**, Wuttke, H.-D. Results of international cooperation for development and exchange of web-

- based educational materials // Proceedings of the III International Conference "Distance Learning – Educational Sphere of XXI Century" : Minsk, Belorussia, 2003. [S. l., 2003]. Pp. 17–23.
366. **Ubar, R.**, Raik, J. Testing strategies for networks on chip // Networks on chip. Dordrecht : Kluwer Academic Publishers, 2003. Pp. 131–152.
367. Jervan, G., Eles, P., Peng, Z., **Ubar, R.**, Jenihhin, M. Test time minimization for hybrid BIST of core-based systems // 12th Asian Test Symposium (ATS 2003) : 17–19 November 2003, Xian, China. [Los Alamitos] : IEEE Computer Society, 2003. Pp. 318–325.
368. **Ubar, R.**, Jenihhin, M., Jervan, G., Peng, Z. Test time minimization for hybrid BIST with test pattern broadcasting // IEEE NORCHIP 2003 : 21 Norchip Conference : Riga, Latvia, 10–11 November 2003 : proceedings. [S. l., 2003]. Pp. 112–116.
369. Aarna, M., Ivask, E., Jutman, A., Orasson, E., Raik, J., **Ubar, R.**, Vislogubov, V., Wuttke, H.-D. Turbo tester – diagnostic package for research and training // Radioelectronics and informatics (2003) no. 3, pp. 69–73.
370. Jutman, A., Sudnitson, A., **Ubar, R.** Web-based applet for teaching boundary scan standard IEEE 1149.1 // Proceedings of the 10th International Conference : Mixed Design of Integrated Circuits and Systems : MIXDES 2003 : Lodz, Poland, 26–28 June 2003. [Lodz, 2003]. Pp. 584–589.
371. Jutman, A., Sudnitson, A., **Ubar, R.** Web-based training system for teaching principles of boundary scan technique // Proceedings of the 14th EAEEIE Annual International Conference on Innovation in Education for Electrical and Information Engineering (EIE) : Gdansk, Poland, 2003. [S. l., 2003]. Pp. 1–6.

2004

372. Jervan, G., Peng, Z., **Ubar, R.**, Korelina, O. An improved estimation methodology for hybrid BIST cost calculation // Proceedings : 22nd NORCHIP Conference : Oslo, Norway, 8–9 November 2004. Oslo, 2004. Pp. 297–300.
373. **Ubar, R.**, Jenihhin, M., Jervan, G., Peng, Z. An iterative approach to test time minimization for parallel hybrid BIST architecture //

- 5th IEEE Latin-American Test Workshop – LATW 2004 : Cartagena, Colombia, 2004 : digest of papers. [S. l.] : IEEE, 2004. Pp. 98–103.
374. ***Ubar, R.**, Jenihhin, M., Jervan, G., Peng, Z. An iterative approach to test time minimization for parallel hybrid BIST architectures // Swedish System-on-Chip Conference 2004 : Bastad, Sweden. [S. l. : SOCWARE, 2004].
375. Jutman, A., Sudnitson, A., **Ubar, R.**, Wuttke, H.-D. Asynchronous e-learning resources for hardware design issues // Proceedings of the International Conference on Computer Systems and Technologies (e-learning) : CompSysTech'04 : Rouse, Bulgaria, 17–18 June. [S. l.], 2004. Pp. IV.11-1–IV.11-6.
376. Raik, J., Krivenko, A., **Ubar, R.** Comparative analysis of sequential circuit test generation approaches // BEC 2004 : proceedings of the 9th Biennial Baltic Electronics Conference : October 3–6, 2004, Tallinn, Estonia. Tallinn : Tallinn University of Technology, 2004. Pp. 225–228.
377. **Ubar, R.** Diagnostic modelling of digital systems with decision diagrams // Вестник Томского государственного университета : приложение : материалы международных, всесоюзных и региональных научных конференций, симпозиумов, школ, проводимых в ТГУ (2004) № 9(I), август, с. 174–179.
378. Vislogubov, V., Jutman, A., Kruus, H., Orasson, E., Raik, J., **Ubar, R.** Diagnostic software with WEB interface for teaching purposes // BEC 2004 : proceedings of the 9th Biennial Baltic Electronics Conference : October 3–6, 2004, Tallinn, Estonia. Tallinn : Tallinn University of Technology, 2004. Pp. 255–258.
379. Jutman, A., Sudnitson, A., **Ubar, R.**, Wuttke, H.-D. E-learning environment in the area of digital microelectronics // ITHET 2004 : proceedings of the Fifth International Conference on Information Technology based Higher Education and Training : 31 May–2 June, 2004, Istanbul, Turkey. [S. l.], 2004. Pp. 278–283.
380. Jutman, A., Gramatova, E., Pikula, T., **Ubar, R.** E-learning tools for teaching self-test of digital electronics // 15th EAEEIE International Conference on Innovations in Education for Electrical and Information Engineering : proceedings : 27–29 May 2004, Sofia, Bulgaria. Sofia : Technical University of Sofia. Pp. 267–272.

381. Raik, J., **Ubar, R.** Enhancing hierarchical ATPG with a functional fault model for multiplexers [Electronic resource] // 7th IEEE Workshop on Design and Diagnostics of Electronic Circuits and Systems : April 18–21, 2004, Stará Lesná, Slovakia : proceedings. [S. l.] : Institute of Informatics, 2004. Pp. 219–222. [CD-ROM].
382. Skobtsov, Y. A., Ivanov, D. E., Skobtsov, V. Y., **Ubar, R.** Evolutionary approach to the functional test generation for digital circuits // BEC 2004 : proceedings of the 9th Biennial Baltic Electronics Conference : October 3–6, 2004, Tallinn, Estonia. Tallinn : Tallinn University of Technology, 2004. Pp. 229–232.
383. Raik, J., Ellervee, P., Tihhomirov, V., **Ubar, R.** Fast fault emulation for synchronous sequential circuits // Proceedings of East-West Design & Test Workshop (EWDTW'04) : Yalta, Alushta, Crimea, Ukraine, September 23–26, 2004. [Kharkov], 2004. Pp. 35–40.
384. Ellervee, P., Raik, J., Tihhomirov, V., **Ubar, R.** FPGA based fault emulation of synchronous sequential circuits // Proceedings : 22nd NORCHIP Conference : Oslo, Norway, 8–9 November 2004. Oslo, 2004. Pp. 59–62.
385. Brik, M., Raik, J., **Ubar, R.**, Ivask, E. GA-based test generation for sequential circuits // Proceedings of East-West Design & Test Workshop (EWDTW'04) : Yalta, Alushta, Crimea, Ukraine, September 23–26, 2004. [Kharkov], 2004. Pp. 30–34.
386. **Ubar, R.**, Aarna, M., Brik, M., Raik, J. High level fault modeling in digital systems // Synergies between Information and Automation : 49. Internationales Wissenschaftliches Kolloquium, 27.–30. 9. 2004, Technische Universität Ilmenau, Germany. Volume 2. Aachen : Shaker Verlag, 2004. Pp. 486–491.
387. ***Ubar, R.**, Aarna, M., Brik, M., Evarson, T., Raik, J. High Level Fault Models for Digital Systems // University Research, Industry, International Cooperation. Minsk, 2004. Pp. 303–310.
388. **Ubar, R.**, Aarna, M., Kruus, H., Raik, J. How to generate high quality tests for digital systems // 2004 International Semiconductor Conference : 27th edition, October 4–6, 2004, Sinaia, Romania : CAS 2004 proceedings. Volume 2. [S. l.] : IEEE, [2004]. Pp. 459–462.

389. **Ubar, R.**, Jenihhin, M., Jervan, G., Peng, Z. Hybrid BIST optimization for core-based systems with test pattern broadcasting // DELTA 2004 : second IEEE International Workshop on Electronic Design, Test and Applications : 28–30 January 2004, Perth, Australia : proceedings. Los Alamitos : IEEE Computer Society, 2004. Pp. 3–8.
390. Mazurova, N., Smahtina, J., **Ubar, R.** Hybrid functional BIST for digital systems // BEC 2004 : proceedings of the 9th Biennial Baltic Electronics Conference : October 3–6, 2004, Tallinn, Estonia. Tallinn : Tallinn University of Technology, 2004. Pp. 205–208.
391. **Ubar, R.**, Mazurova, N., Smahtina, J., Orasson, E., Raik, J. HyF-BIST : hybrid functional built-in self-test in microprogrammed data-paths of digital systems // Proceedings of the 11th International Conference : Mixed Design of Integrated Circuits and Systems : MIXDES 2004 : Szczecin, Poland, 24–26 June 2004. [S. l.], 2004. Pp. 497–502.
392. *Kruus, H., Orasson, E., Robal, T., **Ubar, R.** Investigating defects in digital circuits by Boolean differential equations // The 4th International Conference "Distance Learning – Educational Sphere of XXI Century" (DLESC'04). Minsk, 2004. Pp. 432–435.
393. Brik, M., Raik, J., **Ubar, R.**, Ivask, E. On using genetic algorithm for test generation // BEC 2004 : proceedings of the 9th Biennial Baltic Electronics Conference : October 3–6, 2004, Tallinn, Estonia. Tallinn : Tallinn University of Technology, 2004. Pp. 233–236.
394. **Ubar, R.**, Vassiljeva, T., Raik, J., Jutman, A., Tombak, M., Peder, A. Optimization of structurally synthesized BDDs // Proceedings of the Fourth IASTED International Conference on Modelling, Simulation, and Optimization : August 17–19, 2004, Kawai, Hawaii, USA. Anaheim : ACTA Press, 2004. Pp. 234–240.
395. Jutman, A., **Ubar, R.**, Wuttke, H.-D. Overview of e-learning environment for web-based study of testing and diagnostics of digital systems // Microelectronics Education : proceedings of the 5th European Workshop on Microelectronics Education, held in Lausanne, Switzerland, April 15–16, 2004. Dordrecht : Springer, 2004. Pp. 253–258.

396. **Ubar, R.**, Wuttke, H.-D. Research and training environment for digital design and test // 34th ASEE/IEEE Frontiers in Education Conference : October 20–23, 2004, Savannah, GA. [S. l.] : IEEE, 2004. Pp. S3F-18–S3F-23.
397. **Ubar, R.**, Wuttke, H.-D. Research and training scenarios for design and test of SOC [Electronic resource] // WCETE 2004 : World Congress on Engineering and Technology Education : Engineering Education in the Changing Society : March 14–17, 2004, Guarujá/Santos, Brazil. [S. l., 2004]. Pp. 320–324. [CD-ROM].
398. Ivask, E., Jutman, A., Orasson, E., Raik, J., **Ubar, R.**, Wuttke, H.-D. Research environment for teaching digital test // Synergies between Information and Automation : 49. Internationales Wissenschaftliches Kolloquium, 27.–30. 9. 2004, Technische Universität Ilmenau, Germany. Volume 2. Aachen : Shaker Verlag, 2004. Pp. 468–473.
399. Raik, J., Govind, V., **Ubar, R.** RT-level test point insertion for sequential circuits // IWOTA 2004 : IEEE 1st International Workshop on Testability Assessment : November 2, 2004, Rennes, France : proceedings. Piscataway : IEEE, 2004. Pp. 34–40.
400. Hahanov, V., **Ubar, R.** Second IEEE East-West Design and Test Workshop // IEEE journal of design & test of computers (2004) vol. 21, iss. 6, pp. 594.
401. Raik, J., Orasson, E., **Ubar, R.** Sequential circuits BIST with status bit control // Proceedings of the 11th International Conference : Mixed Design of Integrated Circuits and Systems : MIXDES 2004 : Szczecin, Poland, 24–26 June 2004. [S. l.], 2004. Pp. 507–510.
402. Jutman, A., Peder, A., Raik, J., Tombak, M., **Ubar, R.** Structurally synthesized binary decision diagrams // Boolean Problems : 6th International Workshop : September 23–24, 2004, Freiberg. Freiberg, 2004. Pp. 271–278.
403. Raik, J., **Ubar, R.** Targeting conditional operations in sequential test pattern generation // 9th European Test Symposium : ETS'04 : Congress Center, Ajaccio, Corsica, France, May 23–26, 2004. [S. l.] : IEEE, 2004. Pp. 17–18.

404. Ivask, E., Raik, J., **Ubar, R.**, Schneider, A. Web-based environment for digital electronics test tools // Virtual Enterprises and Collaborative Networks : IFIP 18th World Computer Congress [and] TC5/WG5.5 – 5th Working Conference on Virtual Enterprises : 22–27 August 2004, Toulouse, France. Boston : Kluwer Academic Publishers, 2004. Pp. 435–442.

2005

405. **Ubar, R.**, Prinetto, P., Raik, J. 10th IEEE European Test Symposium // IEEE journal of design & test of computers (2005) vol. 22, iss. 5 pp. 480–481.

406. Bengtsson, T., Jutman, A., **Ubar, R.**, Kumar, S. A method for cross-talk fault detection in on-chip buses // Norchip : proceedings : Oulu, Finland, 21–22 November 2005. Piscataway : IEEE, 2005. Pp. 285–288.

407. Raik, J., Nõmmeots, T., **Ubar, R.** A new testability calculation method to guide RTL test generation // Journal of electronic testing : theory and applications (2005) vol. 21, iss. 1, pp. 71–82.

408. Jervan, G., **Ubar, R.**, Peng, Z., Eles, P. An approach to system-level design for test // System-level test and validation of hardware/software systems. London : Springer, 2005. Pp. 121–149. (Advanced microelectronics ; 17).

409. Jutman, A., Raik, J., **Ubar, R.**, Vislogubov, V. An educational environment for digital testing : hardware, tools, and web-based runtime platform // 8th Euromicro Conference on Digital System Design : Architectures, Methods and Tools : DSD'2005 : Porto, Portugal, August 30 – September 3, 2005 : proceedings. Los Alamitos : IEEE Computer Society, 2005. Pp. 412–419.

410. Jervan, G., Peng, Z., **Ubar, R.**, Korelina, O. An improved estimation technique for hybrid BIST test set generation // DDECS : 8th IEEE Workshop on Design and Diagnostics of Electronic Circuits and Systems : April 13–16, 2005, Sopron, Hungary : proceedings. [S. l.] : IEEE, 2005. Pp. 182–185.

411. Brik, M., Fomina, J., **Ubar, R.** A proposal for optimisation of low-powered FSM testing // Proceedings of IEEE East-West Design & Test Workshop (EWDTW'05) : Odessa, Ukraine, September 15–19, 2005. [S. l.] : IEEE, 2005. Pp. 15–20.

412. *Jutman, A., Rosin, V., **Ubar, R.** A software system for IEEE 1149.1 boundary scan design, simulation and demonstration // IEEE European Board Test Workshop, Tallinn, Estonia, May 25–26, 2005. Los Alamitos : IEEE Computer Society, 2005. [6] p.
413. Jutman, A., Rosin, V., Sudnitson, A., **Ubar, R.**, Wuttke, H.-D. A system for teaching basic and advanced topics of IEEE 1149.1 boundary scan standard (extended abstract) // Proceedings of 16th EAEEIE Conference on Innovation in Education for Electrical and Information Engineering (EIE) : Lappeenranta, Finland, 6th–8th June 2005. Lappeenranta : Lappeenranta University of Technology, 2005. [2] p.
414. ***Ubar, R.** Automated test program synthesis for digital systems with high-level decision diagrams // Proceedings of 7th International Conference. Vladivostok, 2005. P. 171–180.
415. Matrosova, A. Yu., Pleshkov, A. G., **Ubar, R. R.** Construction of the tests of combinational circuit failures by analyzing the orthogonal disjunctive normal forms represented by the alternative graphs // Automation and remote control (2005) vol. 66, iss. 2, pp. 313–327.
416. **Ubar, R.** Decision diagrams and digital test // Informacije MIDEM (2005) vol. 35, iss. 4, pp. 187–195.
Summary: Odločitveni diagrami in digitalno testiranje.
417. **Ubar, R.** Decision diagrams and digital test // Proceedings : 41st International Conference on Microelectronics, Devices and Materials and the Workshop on Green Electronics : September 14. – September 16. 2005, Ribno at Bled, Slovenia. Ljubljana : MIDEM, 2005. P. 15–26.
418. Sudbrock, J., Raik, J., **Ubar, R.-J.**, Kuzmich, W., Pleskacz, W. Defect-oriented test- and layout-generation for standard-cell ASIC designs // 8th Euromicro Conference on Digital System Design : Architectures, Methods and Tools : DSD'2005 : Porto, Portugal, August 30 – September 3, 2005 : proceedings. Los Alamitos : IEEE Computer Society, 2005. Pp. 79–82.
419. Gramatova, E., Fisherova, M., **Ubar, R.**, Pleskacz, W. Defects, faults and fault models // Handbook of testing electronic systems. Prague : Czech Technical University Publishing House, 2005. Pp. 26–96.

420. Bengtsson, T., Jutman, A., Kumar, S., **Ubar, R.** Delay testing of asynchronous NoC interconnects // Proceedings of the 12th International Conference : Mixed Design of Integrated Circuits and Systems : MIXDES 2005 : Krakow, Poland, 22–25 June, 2005. vol. 1. [Krakow, 2005]. Pp. 419–424.
421. Raik, J., **Ubar, R.**, Sudbrock, J., Kuzmicz, W., Pleskacz, W. Deterministic defect-oriented test generation for combinational circuits // LATW 2005 : 6th IEEE Latin-American Test Workshop : March 30 – April 2, 2005, Salvador, Bahia, Brazil : [digest of papers]. [S. l.] : IEEE, 2005. Pp. 325–330.
422. Raik, J., **Ubar, R.**, Sudbrock, J., Kuzmicz, W., Pleskacz, W. DOT : new deterministic defect-oriented ATPG tool // European Test Symposium : ETS 2005 : 22–25 May 2005, Tallinn, Estonia : proceedings. Los Alamitos : IEEE Computer Society, 2005. Pp. 96–101.
423. Raik, J., **Ubar, R.**, Devadze, S., Jutman, A. Efficient single-pattern fault simulation on structurally synthesized BDDs // Dependable Computing – EDCC-5 : 5th European Dependable Computing Conference : Budapest, Hungary, April 20–22, 2005 : proceedings. Berlin : Springer, 2005. Pp. 332–344. (Lecture notes in computer science ; 3463).
424. **Ubar, R.**, Shchenova, T., Jervan, G., Peng, Z. Energy minimization for hybrid BIST in a system-on-chip test environment // European Test Symposium : ETS 2005 : 22–25 May 2005, Tallinn, Estonia : proceedings. Los Alamitos : IEEE Computer Society, 2005. Pp. 2–7.
425. Skobtsov, Y. A., Ivanov, D. E., Skobtsov, V. Y., **Ubar, R.**, Raik, J. Evolutionary approach to test generation for functional BIST // 10 IEEE European Test Symposium : Reval Hotel Olümpia, Tallinn, Estonia, May 22–25, 2005 : informal digest of papers. [Tallinn : Tallinn University of Technology], 2005. Pp. 151–155.
426. **Ubar, R.**, Prinetto, P., Al-Hashimi, B., Renovell, M., Muhmenthaler, P., Landrault, C. Foreword // 10 IEEE European Test Symposium : Reval Hotel Olümpia, Tallinn, Estonia, May 22–25, 2005 : informal digest of papers. [Tallinn : Tallinn University of Technology], 2005. P. iii.

427. **Ubar, R.**, Prinetto, P., Renovell, M., Muhmenthaler, P., Landrault, C. Foreword // European Test Symposium : ETS 2005 : 22–25 May 2005, Tallinn, Estonia : proceedings. Los Alamitos : IEEE Computer Society, 2005. P. viii.
428. Jutman, A., **Ubar, R.**, Raik, J. Generic interconnect BIST for Network-on-Chip // DDECS : 8th IEEE Workshop on Design and Diagnostics of Electronic Circuits and Systems : April 13–16, 2005, Sopron, Hungary : proceedings. [S. l.] : IEEE, 2005. Pp. 224–227.
429. **Ubar, R.**, Aarna, M., Kruus, M., Raik, J. High quality test generation for digital systems // Romanian journal of information science and technology (2005) vol. 8, iss. 1, pp. 73–84.
430. Raik, J., Ellervee, P., Tihhomirov, V., **Ubar, R.** Improved fault emulation for synchronous sequential circuits // 8th Euromicro Conference on Digital System Design : Architectures, Methods and Tools : DSD'2005 : Porto, Portugal, August 30 – September 3, 2005 : proceedings. Los Alamitos : IEEE Computer Society, 2005. Pp. 72–78.
431. Novak, O., **Ubar, R.**, Gramatova, E., Fisherova, M. Introduction // Handbook of testing electronic systems. Prague : Czech Technical University Publishing House, 2005. Pp. 18–23.
432. *Novak, O., Gramatova, E., **Ubar, R.** IST project REASON : handbook of testing electronic systems // IEEE Proceedings of the 5th European Dependable Computing Conference : EDCC-5 : Budapest, 2005. Budapest, 2005. Pp. 15–18.
433. Jutman, A., **Ubar, R.**, Raik, J. New built-in self-test scheme for SoC interconnect // The 9th World Multi-Conference on Systemics, Cybernetics and Informatics : WMSCI 2005 : July 10–13, 2005, Orlando, Florida, USA. vol. IV. [Orlando] : International Institute of Informatics and Systemics, 2005. Pp. 19–24.
434. *Jutman, A., Raik, J., Orasson, E., **Ubar, R.** Overview of the Educational Tools developed in REASON // Workshop on Research and Training Action for System on Chip Design – REASON : Tallinn, May 21, 2005. [7] p.
435. **Ubar, R.**, Wuttke, H.-D. Research and training environment for digital design and test // Proceedings of the Eighth IASTED International Conference on Computers and Advanced Tech-

- nology in Education : August 29–31, 2005, Oranjestad, Aruba. Anaheim : ACTA Press, 2005. Pp. 232–237.
436. **Ubar, R.**, Orasson, E., Raik, J., Wuttke, H.-D. Teaching advanced test issues in digital electronics // Proceedings of the 6th IEEE International Conference on Information Technology Based Higher Education and Training : ITHET : July 7–9, 2005, Juan Dolio, Dominican Republic. [S. l.] : IEEE, 2005. Pp. S2B-1–S2B-6.
437. Jervan, G., **Ubar, R.**, Peng, Z., Eles, P. Test generation : a hierarchical approach // System-level test and validation of hardware/software systems. London : Springer, 2005. Pp. 67–81. (Advanced microelectronics ; 17).
438. **Ubar, R.**, Gramatova, E., Fisherova, M. Test generation techniques and algorithms // Handbook of testing electronic systems. Prague : Czech Technical University Publishing House, 2005. Pp. 99–173.
439. Balaž, M., Fisherova, M., Gramatova, E., Jutman, A., Kotasek, Z., Novak, O., Pikula, T., Raik, J., Strnadel, J., **Ubar, R.**, Zahradka, J. Testing tools for training and education // Proceedings of the 12th International Conference : Mixed Design of Integrated Circuits and Systems : MIXDES 2005 : Krakow, Poland, 22–25 June, 2005. vol. 1. [Krakow, 2005]. Pp. 671–676.
440. Jutman, A., Kruus, M., Sudnitson, A., **Ubar, R.**, Wuttke, H.-D. Web-based software package for e-learning and research training in digital system design // Информационные технологии в науке, образовании, телекоммуникации и бизнесе : материалы XXXII Международной конференции ИТ+SE'2005 : Украина, Крым, Ялта-Гурзуф, 19–28 мая 2005 г. Гурзуф, 2005. [2] p.
441. Матросова, А. Ю., Плешков, А. Г., **Убар, Р. Р.** Построение тестов для неисправностей комбинационных схем на основе анализа ортогональных дизъюнктивных нормальных форм, представляемых альтернативными графами // Автоматика и телемеханика (2005) вып. 2, с. 158–174.

2006

442. Govind, V., Raik, J., **Ubar, R.** A generic synthesizable NoC switch with a scalable testbench // BEC 2006 : 2006 International Baltic Electronics Conference : Tallinn University of Tech-

- nology, October 2–4, 2006, Tallinn, Estonia : proceedings of the 10th Biennial Baltic Electronics Conference. [Tallinn] : Tallinn University of Technology, 2006. Pp. 91–94.
443. Govind, V., Raik, J., **Ubar, R.** A generic synthesizable NoC switch with a scalable testbench // Info- ja kommunikatsioonitehnoloogia doktorikooli IKTDK esimese aastakonverentsi artiklite kogumik : 12.–13. mai 2006, Jäneda mõis. [Tallinn : Tallinna Tehnikaülikooli Kirjastus], 2006. Lk.103–106.
444. Bengtsson, T., Jutman, A., Kumar, S., **Ubar, R.**, Peng, Z. Analysis of a test method for delay faults in NoC interconnects // Proceedings of the IEEE East-West Design & Test Workshop (EWDTW'06) : Sochi, Russia, September 15–19, 2006. Kharkov : Kharkov National University of Radioelectronics, 2006. Pp. 42–46.
445. Raik, J., Govind, V., **Ubar, R.** An external test approach for network-on-a-chip switches // ATS '06 : Proceedings of the 15th Asian Test Symposium : November 20–23, 2006, Fukuoka, Japan. Los Alamitos : IEEE Computer Society, 2006. Pp. 437–442.
446. **Ubar, R.**, Jutman, A., Kruus, M., Wuttke, H.-D. Applets for learning digital design and test [Electronic resource] // 1st International Conference on Interactive Mobile and Computer Aided Learning (IMCL2006) : Amman, Jordan, April 19–21, 2006. [Kassel] : Kassel University Press, 2006. Pp. 1–4. [CD-ROM].
447. Shchenova, T., Jervan, G., **Ubar, R.** A test pattern reordering technique for average test power reduction // Info- ja kommunikatsioonitehnoloogia doktorikooli IKTDK esimese aastakonverentsi artiklite kogumik : 12.–13. mai 2006, Jäneda mõis. [Tallinn : Tallinna Tehnikaülikooli Kirjastus], 2006. Lk. 31–34.
448. Jutman, A., Tsertov, A., **Ubar, R.** A tool for advanced learning of LFSR-based testing principles // BEC 2006 : 2006 International Baltic Electronics Conference : Tallinn University of Technology, October 2–4, 2006, Tallinn, Estonia : proceedings of the 10th Biennial Baltic Electronics Conference. [Tallinn] : Tallinn University of Technology, 2006. Pp. 175–178.
449. Jutman, A., Tsertov, A., **Ubar, R.** A tool for teaching pseudo-random TPG principles // Proceedings of the 17th EAEEIE Annual Conference on Innovation in Education for Electrical and Infor-

- mation Engineering : Craiova, Romania, June 1st–3rd, 2006. Craiova : Universitaria Publishing House, 2006. Pp. 182–187.
450. Pleskacz, W. A., Borejko, T., Walkanis, A., Stopjakova, V., Jutman, A., **Ubar, R.** CMOS defects analysis using DefSim measurement environment // Informal Digest of Papers : Eleventh IEEE European Test Symposium : ETS 2006 : 21–24 May 2006, Southampton, United Kingdom. Southampton, 2006. Pp. 241–246.
451. Jutman, A., Pleskacz, W., Boiko, N., **Ubar, R.** DefSim-based exercises for studying defects in CMOS gates // EWME 2006 proceedings : 6th International Workshop on Microelectronics Education : 8–9 June, 2006, Stockholm, Sweden. Stockholm : Royal Institute of Technology, 2006. Pp. 23–26.
452. Pleskacz, W. A., Borejko, T., Walkanis, A., Stopjakova, V., Jutman, A., **Ubar, R.** DefSim : CMOS defects on chip for research and education // 7th IEEE Latin American Test Workshop LATW'06 : Buenos Aires, Argentina, March 26th–29th, 2006 : proceedings. Porto Alegre : Evangraf, 2006. Pp. 74–79.
453. Borejko, T., Jutman, A., Pleskacz, W. A., **Ubar, R.** DefSim : measurement environment for CMOS defects // 2006 25th International Conference on Microelectronics : Belgrade, Serbia and Montenegro, 14–17 May 2006 : proceedings. Volume 2. [Niš], 2006. Pp. 679–682.
454. **Ubar, R.**, Raik, J., Evertson, T., Kruus, M., Lensen, H. Diagnostic modelling of digital systems with multi-level decision diagrams // Proceedings of the 17th IASTED International Conference on Modelling and Simulation : May 24–26, 2006, Montreal, Quebec, Canada. Anaheim : Acta Press, 2006. Pp. 207–212.
455. **Ubar, R.**, Raik, J., Jutman, A., Ellervee, P. Digital electronics design and test at Computer Engineering Department of Tallinn University of Technology // The house magazine : the parliamentary weekly (2006) vol. 32, no. 1198, p. 42.
456. Ellervee, P., Raik, J., Tammemäe, K., **Ubar, R.** Environment for FPGA-based fault emulation // Proceedings of the Estonian Academy of Sciences. Engineering (2006) vol. 12, no. 3–2, pp. 323–335.
- Kokkuvõte:* FPGA-põhine rikete emuleerimise keskkond.

457. Ivask, E., Raik, J., **Ubar, R.** Fault oriented test pattern generation for sequential circuits using genetical algorithms // Info- ja kommunikatsioonitehnoloogia doktorikooli IKTDK esimese aastakonverentsi artiklite kogumik : 12.–13. mai 2006, Jänedä möis. [Tallinn : Tallinna Tehnikaülikooli Kirjastus], 2006. Lk. 21–24.
458. Devadze, S., Raik, J., Jutman, A., **Ubar, R.-J.** Fault simulation with parallel critical path tracing for combinational circuits using structurally synthesized BDDs // 7th IEEE Latin American Test Workshop LATW'06 : Buenos Aires, Argentina, March 26th–29th, 2006 : proceedings. Porto Alegre : Evangraf, 2006. Pp. 97–102.
459. **Ubar, R.**, Brik, M., Jutman, A., Raik, J., Bengtsson, T., Kumar, S. Functional test generation for finite state machines // BEC 2006 : 2006 International Baltic Electronics Conference : Tallinn University of Technology, October 2–4, 2006, Tallinn, Estonia : proceedings of the 10th Biennial Baltic Electronics Conference. [Tallinn] : Tallinn University of Technology, 2006. Pp. 205–208.
460. Raik, J., **Ubar, R.**, Viilukas, T. High-level decision diagram based fault models for targeting FSMs // 9th EUROMICRO Conference on Digital Systems Design : Architectures, Methods and Tools (DSD 2006) : 30 August 2006–1 September 2006, Cavtat near Dubrovnik, Croatia : proceedings. Los Alamitos : IEEE Computer Society, 2006. Pp. 353–358.
461. Jervan, G., Peng, Z., Shchenova, T., **Ubar, R.** Hybrid BIST energy minimisation technique for system-on-chip testing // IEE proceedings computers & digital techniques (2006) vol. 153, iss. 4, pp. 208–216.
462. Jervan, G., **Ubar, R.**, Peng, Z. Hybrid BIST methodology for testing core-based systems // Proceedings of the Estonian Academy of Sciences. Engineering (2006) vol. 12, no. 3–2, pp. 300–322.
Kokkuvõte: Hübriidne mitmetuumaliste süsteemide isetestimise meetodika.
463. Jervan, G., Shchenova, T., **Ubar, R.** Hybrid BIST scheduling for NoC-based SoCs // Proceedings : 24th IEEE Norchip Conference : Linköping, Sweden, 20–21 November 2006. [S. l.] : IEEE, 2006. Pp. 141–144.

464. **Ubar, R.**, Jutman, A., Kruus, M., Orasson, E., Devadze, S., Wuttke, H.-D. Learning digital test and diagnostics via internet // International journal of computing & information science (2006) vol. 4, iss. 2, pp. 86–96.
465. Aleksejev, J., Jutman, A., **Ubar, R.** LFSR polynomial and seed selection using genetic algorithm // BEC 2006 : 2006 International Baltic Electronics Conference : Tallinn University of Technology, October 2–4, 2006, Tallinn, Estonia : proceedings of the 10th Biennial Baltic Electronics Conference. [Tallinn] : Tallinn University of Technology, 2006. Pp. 179–182.
466. Bengtsson, T., Kumar, S., **Ubar, R.**, Jutman, A. Off-line testing of crosstalk induced glitch faults in NoC Interconnects // Proceedings : 24th IEEE Norchip Conference : Linköping, Sweden, 20–21 November 2006. [S. l.] : IEEE, 2006. Pp. 221–225.
467. Bengtsson, T., Jutman, A., Kumar, S., Peng, Z., **Ubar, R.** Off-line testing of delay faults in NoC interconnects // 9th EURO-MICRO Conference on Digital Systems Design : Architectures, Methods and Tools (DSD 2006) : 30 August 2006–1 September 2006, Cavtat near Dubrovnik, Croatia : proceedings. Los Alamitos : IEEE Computer Society, 2006. Pp. 677–680.
468. **Ubar, R.**, Jervan, G., Kruus, H., Orasson, E., Aleksejev, I. Optimization of the store-and-generate based built-in self-test // Info- ja kommunikatsioonitehnoloogia doktorikooli IKTDK esimese aastakonverentsi artiklite kogumik : 12.–13. mai 2006, Jänedä möis. [Tallinn : Tallinna Tehnikaülikooli Kirjastus], 2006. Lk. 93–96.
469. **Ubar, R.**, Jervan, G., Kruus, H., Orasson, E., Aleksejev, I. Optimization of the store-and-generate based built-in self-test // BEC 2006 : 2006 International Baltic Electronics Conference : Tallinn University of Technology, October 2–4, 2006, Tallinn, Estonia : proceedings of the 10th Biennial Baltic Electronics Conference. [Tallinn] : Tallinn University of Technology, 2006. Pp. 199–202.
470. Jervan, G., Eles, P., Peng, Z., **Ubar, R.**, Jenihhin, M. Test time minimization for hybrid BIST of core-based systems // Journal of computer science and technology (2006) vol. 21, iss. 6, pp. 907–912.

2007

471. Raik, J., Govind, V., **Ubar, R.** An external diagnosis method for network-on-a-chip // IEEE/ACM Design Automation and Test in Europe, Workshop on Diagnostic Services in Networks-on-Chips – Test, Debug and On-line Monitoring : April 16-20, 2007, Nice, France. Nice, 2007. [2] p.
472. Jenihhin, M., Raik, J., Chepurov, A., **Ubar, R.** Assertion checking with PSL and high-level decision diagrams // Digest of papers IEEE 8th Workshop on RTL and High Level Testing : WRTL'07 : October 12–13, 2007, Beijing, China. [Beijing, 2007]. Pp. 105–110.
473. *Wuttke, H.-D., **Ubar, R.**, Henke, K., Jutman, A. Assessment of student's design results in e-learning-scenarios [Electronic resource] // 8th International Conference on Technology Based Higher Education and Training : 10th to 13th July, 2007, KKR Hotel Kumamoto, Kumamoto, Japan : [proceedings]. Kumamoto, 2007. [6] p. [CD-ROM].
474. Jutman, A., Tsertov, A., Tsepurov, A., Aleksejev, I., **Ubar, R.**, Wuttke, H.-D. BIST analyzer : a training platform for SoC testing [Electronic resource] // 37th Annual Frontiers in Education Conference : Global Engineering : Knowledge Without Borders, Opportunities Without Passports : Milwaukee, Wisconsin, October 10–13, 2007. [S. l.] : IEEE, 2007. Pp. S3H-8–S3H-13. [CD-ROM].
475. **Ubar, R.**, Jutman, A., Devadze, S., Wuttke, H.-D. Bringing research issues into lab scenarios on the example of SoC testing [Electronic resource] // International Conference on Engineering Education – ICEE 2007 : September 3–7, 2007, Coimbra, Portugal. [S. l.] : iNEER, 2007. [7] p. [CD-ROM].
476. Pleskacz, W., Jutman, A., **Ubar, R.**, Devadze, S. DefSim – the defective IC // DATE 2007 : Design Automation and Test in Europe : Nice, France, April 16–20, 2007. Nice : ACM, 2007. P. s96 (2 p.).
477. **Ubar, R.**, Jervan, G., Raik, J., Jenihhin, M., Ellervee, P. Dependability evaluation in fault-tolerant systems with high-level decision diagrams // Computer Science Meets Automation : 10–

- 13 September 2007 : proceedings. Volume II. Ilmenau : Technische Universität Ilmenau, 2007. Pp. 147–152. (Internationales Wissenschaftliches Kolloquium = International Scientific Colloquium / Technische Universität Ilmenau ; 52).
478. **Ubar, R.**, Kostin, S., Raik, J., Kruus, M. Experimental comparison of different diagnosis algorithms in the BIST environment // Proceedings of the 16th IASTED International Conference on Applied Simulation and Modelling : August 29–31, 2007, Palma de Mallorca, Spain. Anaheim : ACTA Press, 2007. Pp. 271–276.
479. **Ubar, R.**, Kostin, S., Raik, J., Evertson, T., Lensen, H. Fault diagnosis in integrated circuits with BIST // 10th Euromicro Conference on Digital System Design Architectures, Methods and Tools, DSD 2007 : 29–31 August 2007, Lübeck, Germany. Los Alamitos : IEEE Computer Society, 2007. Pp. 604–610.
480. **Ubar, R.**, Kostin, S., Raik, J. Fault diagnosis in the BIST environment based on bisection of detected faults // LATW2007 : 8th IEEE Latin-American Test Workshop : March 11–14, 2007, Cuzco, Peru. [S. l.], 2007. [6] p.
481. Ellervee, P., Raik, J., Tammemäe, K., **Ubar, R.-J.** FPGA-based fault emulation of synchronous sequential circuits // IET computers and digital techniques (2007) vol. 1, iss. 2, pp. 70–76.
482. ***Ubar, R.**, Evertson, T., Lensen, H., Aarna, M. Hierarchical fault diagnosis in embedded digital systems with multi-level decision diagrams [Electronic resource] // 5th International Conference on Industrial Automation = Cinquieme Conference Internationale sur l'Automatisation Industrielle : June 11–13, 2007, Montreal, Canada. Guebec : University of Quebec, 2007. [6] p. [CD-ROM].
483. Raik, J., **Ubar, R.**, Krivenko, A., Kruus, M. Hierarchical identification of untestable faults in sequential circuits // 10th Euromicro Conference on Digital System Design Architectures, Methods and Tools, DSD 2007 : 29–31 August 2007, Lübeck, Germany. Los Alamitos : IEEE Computer Society, 2007. Pp. 668–671.
484. Jervan, G., Orasson, E., Kruus, H., **Ubar, R.** Hybrid BIST optimization using reseeding and test set compaction // 10th Euromicro Conference on Digital System Design Architectu-

- res, Methods and Tools, DSD 2007 : 29–31 August 2007, Lübeck, Germany. Los Alamitos : IEEE Computer Society, 2007. Pp. 596–603.
485. Guglielmo, G., Fummi, F., Jenihhin, M., Pravadelli, G., Raik, J., **Ubar, R.** On the combined use of HLDDs and EFSMs for functional ATPG // 5th IEEE East-West Design & Test Symposium EWDTs 2007 : September 7–10, 2007, Yerevan, Armenia. [S.l.] : IEEE, 2007. Pp. 503–508.
486. Jervan, G., Kruus, H., Orasson, E., **Ubar, R.** Optimization of memory-constrained hybrid BIST for testing core-based systems // IEEE second International Symposium on Industrial Embedded Systems, SIES 2007 : Hotel Costa da Caparica, Lisbon, Portugal, July 4–6, 2007. [S.l.] : IEEE, 2007. Pp. 71–77.
487. Jervan, G., Kruus, H., Orasson, E., **Ubar, R.** Optimization of memory-constrained hybrid BIST for testing core-based systems // Info- ja kommunikatsioonitehnoloogia doktorikooli IKTDK teise aastakonverentsi artiklite kogumik : 11.–12. mai 2007, Viinistu kunstimuseum. [Tallinn : Tallinna Tehnikaülikool, 2007]. Lk. 133–136.
488. Jenihhin, M., Raik, J., **Ubar, R.**, Pleskacz, W., Rakowski, M. Layout to logic defect analysis for hierarchical test generation // Proceedings of the 2007 IEEE Workshop on Design and Diagnostic Circuits and Systems : April 11–13, 2007, Krakow, Poland. [S.l.] : IEEE, 2007. Pp. 35–40.
489. **Ubar, R.**, Jutman, A., Kruus, M., Orasson, E., Devadze, S., Wuttke, H.-D. Learning digital test and diagnostics via Internet // International journal of online engineering (2007) vol. 3, iss. 1, pp. 1–9.
490. Devadze, S., **Ubar, R.** Parallel fault analysis on structurally synthesized BDDs // Info- ja kommunikatsioonitehnoloogia doktorikooli IKTDK teise aastakonverentsi artiklite kogumik : 11.–12. mai 2007, Viinistu kunstimuseum. [Tallinn : Tallinna Tehnikaülikool, 2007]. Lk. 47–50.
491. **Ubar, R.**, Devadze, S., Raik, J., Jutman, A. Parallel fault backtracking for calculation of fault coverage // 43rd International Conference on Microelectronics, Devices and Materials and the Workshop on Electronic Testing : September 12. – September 14.

- 2007, Bled, Slovenia : MIDEEM conference 2007 proceedings. Ljubljana : MIDEEM, 2007. Pp. 165–170.
492. Raik, J., **Ubar, R.**, Govind, V. Test configurations for diagnosing faulty links in NoC switches // 12th IEEE European Test Symposium, ETS 2007 : 20–24 May 2007, Freiburg, Germany : proceedings. Los Alamitos : IEEE Computer Society Press, 2007. Pp. 29–34.
493. Raik, J., **Ubar, R.**, Govind, V. Test configurations for diagnosing faulty links in NoC switches // Info- ja kommunikatsioonitehnoloogia doktorikooli IKTDK teise aastakonverentsi artiklite kogumik : 11.–12. mai 2007, Viinistu kunstimuuseum. [Tallinn : Tallinna Tehnikaülikool, 2007]. Lk. 33–37.
494. **Ubar, R.**, Devadze, S., Raik, J., Jutman, A. Ultra fast parallel fault analysis on structurally synthesized BDDs // 12th IEEE European Test Symposium, ETS 2007 : 20–24 May 2007, Freiburg, Germany : proceedings. Los Alamitos : IEEE Computer Society Press, 2007. Pp. 131–136.

2008

495. Petlenkov, E., Jutman, A., Nõmm, S., **Ubar, R.** A novel artificial neural networks based automatic adaptive fault detection technique for analog circuits // BEC 2008 : 2008 International Biennial Baltic Electronics Conference : proceedings of the 11th Biennial Baltic Electronics Conference : Tallinn University of Technology : October 6–8, 2008, Tallinn, Estonia. [Tallinn] : Tallinn University of Technology, 2008. Pp. 167–170.
496. Aleksejev, I., Jutman, A., Raik, J., **Ubar, R.** Application of sequential test set compaction to LFSR reseeding // 26th Norchip Conference : Tallinn, Estonia, 17–18 November 2008 : formal proceedings. [S. l.] : IEEE, 2008. Pp. 102–107.
497. Raik, J., Jenihhin, M., Chepurov, A., Reinsalu, U., **Ubar, R.** APRICOT : a framework for teaching digital systems verification // 19th EAEEIE Annual Conference : June 29–July 2, 2008, Tallinn, Estonia : formal proceedings. [S. l.] : IEEE, 2008. Pp. 172–177.
498. Aleksejev, I., Raik, J., Jutman, A., **Ubar, R.** A scalable static test set compaction method for sequential circuits // Proceedings

- of the 9th IEEE Latin-American Test Workshop : LATW2008 : February 17–20, 2008, Puebla, Mexico. [S. l., 2008]. Pp. 87–92.
499. Chepurov, A., Guglielmo, G. D., Fummi, F., Pravadelli, G., Raik, J., **Ubar, R.**, Viilukas, T. Automatic generation of EFSMs and HLDDs for functional ATPG // BEC 2008 : 2008 International Biennial Baltic Electronics Conference : proceedings of the 11th Biennial Baltic Electronics Conference : Tallinn University of Technology : October 6–8, 2008, Tallinn, Estonia. [Tallinn] : Tallinn University of Technology, 2008. Pp. 143–146.
500. **Ubar, R.**, Kostin, S., Raik, J. Built-in self diagnosis with multiple signature analyzers in digital systems // Proceedings of the 9th IEEE Latin-American Test Workshop : LATW2008 : February 17–20, 2008, Puebla, Mexico. [S. l., 2008]. Pp. 29–34.
501. Jutman, A., Tsertov, A., **Ubar, R.** Calculation of LFSR seed and polynomial pair for BIST applications [Electronic resource] // 2008 IEEE Design and Diagnostics of Electronic Circuits and Systems : Bratislava, Slovakia, April 16–18, 2008. [S. l.] : IEEE, 2008. Pp. 275–279. [CD-ROM].
502. Jutman, A., Tsertov, A., **Ubar, R.** Calculation of LFSR seed and polynomial pair for BIST applications // Info- ja kommunikatsioonitehnoloogia doktorikooli IKTDK kolmanda aastakonverentsi artiklite kogumik : 25.–26. aprill 2008, Voore külaliste-maja. [Tallinn : TTÜ kirjastus, 2008]. Pp. 105–108.
503. **Ubar, R.**, Kostin, S., Raik, J. Calculation of the diagnosibility of digital circuits without using fault models // BEC 2008 : 2008 International Biennial Baltic Electronics Conference : proceedings of the 11th Biennial Baltic Electronics Conference : Tallinn University of Technology : October 6–8, 2008, Tallinn, Estonia. [Tallinn] : Tallinn University of Technology, 2008. Pp. 159–162.
504. Raik, J., Reinsalu, U., **Ubar, R.**, Jenihhin, M., Ellervee, P. Code coverage analysis using high-level decision diagrams [Electronic resource] // 2008 IEEE Design and Diagnostics of Electronic Circuits and Systems : Bratislava, Slovakia, April 16–18, 2008. [S. l.] : IEEE, 2008. Pp. 201–207. [CD-ROM].
505. Govind, V., Raik, J., **Ubar, R.** DFT for application of external test patterns in a network-on-a-chip // Info- ja kommunikatsioonitehnoloogia doktorikooli IKTDK kolmanda aastakonverentsi artiklite kogumik : 25.–26. aprill 2008, Voore külaliste-maja. [Tallinn : TTÜ kirjastus, 2008]. Pp. 105–108.

- nitehnoloogia doktorikooli IKTDK kolmanda aastakonverentsi artiklite kogumik : 25.–26. aprill 2008, Voore külalistemaja. [Tallinn : TTÜ kirjastus, 2008]. Pp. 25–28.
506. **Ubar, R.**, Raik, J., Kruus, H., Lensen, H., Evertson, T. Diagnostic modelling of digital systems with binary and high-level decision diagrams // Progress in industrial mathematics at ECMI 2006. Heidelberg : Springer, 2008. Pp. 902–907. (Mathematics in industry ; 12).
507. **Ubar, R.**, Kostin, S., Raik, J. Embedded fault diagnosis in digital systems with BIST // Microprocessors and microsystems (2008) vol. 32, iss. 5/6, pp. 279–287.
508. **Ubar, R.**, Kostin, S., Raik, J. Embedded diagnosis in digital systems // 2008 26th International Conference on Microelectronics : Niš, Serbia, 11–14 May 2008 : proceedings. vol. 2. [S. l.], 2008. Pp. 421–424.
509. Pleskacz, W. A., Jenihhin, M., Raik, J., Rakowski, M., **Ubar, R.**, Kuzmicz, W. Hierarchical analysis of short defects between metal lines in CMOS IC // Proceedings : 11th EUROMICRO Conference on Digital System Design : Architectures, Methods and Tools : (DSD 2008) : September 3–5, 2008, Parma, Italy. Los Alamitos : IEEE Computer Society, 2008. Pp. 729–734.
510. **Ubar, R.**, Devadze, S., Jenihhin, M., Raik, J., Jervan, G., Ellervee, P. Hierarchical calculation of malicious faults for evaluating the fault-tolerance // Proceedings : Fourth IEEE International Symposium on Electronic Design, Test and Applications : [DELTA 2008] : 23–25 January 2008, Hong Kong, SAR, China. Los Alamitos : IEEE Computer Society, 2008. Pp. 222–227.
511. Minakova, K., Reinsalu, U., Chepurov, A., Raik, J., Jenihhin, M., **Ubar, R.**, Ellervee, P. High-Level Decision Diagram manipulations for code coverage analysis // BEC 2008 : 2008 International Biennial Baltic Electronics Conference : proceedings of the 11th Biennial Baltic Electronics Conference : Tallinn University of Technology : October 6–8, 2008, Tallinn, Estonia. [Tallinn] : Tallinn University of Technology, 2008. Pp. 207–210.
512. Jervan, G., Orasson, E., Kruus, H., **Ubar, R.** Hybrid BIST optimization using reseeding and test set compaction // Microprocessors and microsystems (2008) vol. 32, iss. 5/6, pp. 254–262.

513. **Ubar, R.**, Raik, J., Jutman, A., Jenihhin, M., Brik, M., Istenberg, M., Wuttke, H.-D. Diagnostic modeling of microprocessors with high-level decision diagrams // BEC 2008 : 2008 International Biennial Baltic Electronics Conference : proceedings of the 11th Biennial Baltic Electronics Conference : Tallinn University of Technology : October 6–8, 2008, Tallinn, Estonia. [Tallinn] : Tallinn University of Technology, 2008. Pp. 147–150.
514. Ivask, E., Raik, J., **Ubar, R.** Distributed approach for genetic test generation in the field of digital electronics // Intelligent Distributed Computing, Systems and Applications : proceedings of the 2nd International Symposium on Intelligent Distributed Computing : IDC 2008 : Catania, Italy, 2008. [S. l.] : Springer, 2008. Pp. 127–136.
515. Devadze, S., Jutman, A., Tsertov, A., Instenberg, M., **Ubar, R.** Microprocessor-based system test using debug interface // 26th Norchip Conference : Tallinn, Estonia, 17–18 November 2008 : formal proceedings. [S. l.] : IEEE, 2008. Pp. 98–101.
516. Raik, J., **Ubar, R.**, Viilukas, T., Jenihhin, M. Mixed hierarchical-functional fault models for targeting sequential cores // Journal of systems architecture (2008) vol. 54, iss. 3/4, pp. 465–477.
517. **Ubar, R.**, Raik, J., Jutman, A., Jenihhin, M., Istenberg, M., Wuttke, H.-D. Modeling microprocessor faults on high-level decision diagrams [Electronic resource] // DSN 2008 : supplemental : 2008 IEEE International Conference on Dependable Systems & Networks with FTCS & DCC (DSN) : June 24–27, 2008, Anchorage, Alaska. [S. l., 2008]. Pp. C17–C22. [CD-ROM].
518. Krivenko, A., **Ubar, R.**, Raik, J., Kruus, M. New technique for hierarchical identification of untestable faults in sequential circuits // Info- ja kommunikatsioonitehnoloogia doktorikooli IKTDK kolmanda aastakonverentsi artiklite kogumik : 25.–26. aprill 2008, Voore külalistemaja. [Tallinn : TTÜ kirjastus, 2008]. Pp. 155–158.
519. Jenihhin, M., Raik, J., **Ubar, R.**, Chepurov, A. On reusability of verification assertions for testing // BEC 2008 : 2008 International Biennial Baltic Electronics Conference : proceedings of the 11th Biennial Baltic Electronics Conference : Tallinn University

- of Technology : October 6–8, 2008, Tallinn, Estonia. [Tallinn] : Tallinn University of Technology, 2008. Pp. 151–154.
520. **Ubar, R.**, Devadze, S., Raik, J., Jutman, A. Parallel fault backtracking for calculation of fault coverage // Proceedings of the ASP-DAC 2008 : [13th] Asia and South Pacific Design Automation Conference 2008 : January 21–24, 2008, COEX, Seoul, Korea. [S. l.], 2008. Pp. 667–672.
521. Jenihhin, M., Raik, J., Chepurov, A., **Ubar, R.** PSL assertion checking with temporally extended high-level decision diagrams // Proceedings of the 9th IEEE Latin-American Test Workshop : LATW2008 : February 17–20, 2008, Puebla, Mexico. [S. l., 2008]. Pp. 49–54.
522. **Ubar, R.**, Jervan, G., Jutman, A., Raik, J., Ellervee, P., Kruus, M. Research in digital design and test at Tallinn University of Technology // Radioelectronics and informatics (2008) no. 1, pp. 4–12.
523. Jutman, A., Aleksejev, I., Raik, J., **Ubar, R.** Reseeding using compaction of pre-generated LFSR sub-sequences // ICECS 2008 : The 15th IEEE International Conference on Electronics, Circuits and Systems : Malta. [S. l.] : IEEE, 2008. Pp. 1290–1295.
524. Jutman, A., Tsertov, A., Tsepurov, A., Aleksejev, I., **Ubar, R.**, Wuttke, H.-D. Teaching digital test with BIST analyzer // 19th EAEEIE Annual Conference : June 29–July 2, 2008, Tallinn, Estonia : formal proceedings. [S. l.] : IEEE, 2008. Pp. 123–128.
525. Jenihhin, M., Raik, J., Chepurov, A., **Ubar, R.** Temporally extended high-level decision diagrams for PSL assertions simulation // Proceedings : Thirteenth IEEE European Test Symposium : ETS 2008 : 25–29 May 2008, Verbania, Italy. Los Alamitos : IEEE Computer Society, 2008. Pp. 61–68.
526. Bengtsson, T., Kumar, S., **Ubar, R.-J.**, Jutman, A., Peng, Z. Test methods for crosstalk-induced delay and glitch faults in network-on-chip interconnects implementing asynchronous communication protocols // IET computers and digital techniques (2008) vol. 2, iss. 6, pp. 445–460.
527. Wuttke, H.-D., **Ubar, R.**, Henke, K., Jutman, A. The synthesis level in Bloom's taxonomy – a nightmare for an LMS // 19th

- EAEIE Annual Conference : June 29–July 2, 2008, Tallinn, Estonia : formal proceedings. [S. l.] : IEEE, 2008. Pp. 199–204.
528. Petlenkov, E., Jutman, A., Nõmm, S., **Ubar, R.** Towards artificial intelligence based automatic adaptive response analyzer for high frequency analog BIST // CIMSA 2008 : IEEE International Conference on Computational Intelligence for Measurement Systems and Applications : Istanbul, Turkey, July 14–16, 2008. [S. l.] : IEEE, 2008. Pp. 99–104.
529. Ivask, E., Jutman, A., Raik, J., **Ubar, R.** Web-based framework for distributed remote laboratory in the field of digital system test // 19th EAEIE Annual Conference : June 29–July 2, 2008, Tallinn, Estonia : formal proceedings. [S. l.] : IEEE, 2008. Pp. 182–187.
530. Ivask, E., Raik, J., **Ubar, R.** Web-based framework for parallel distributed test [Electronic resource] // 2008 IEEE Design and Diagnostics of Electronic Circuits and Systems : Bratislava, Slovakia, April 16–18, 2008. [S. l.] : IEEE, 2008. Pp. 271–274. [CD-ROM].
531. Raik, J., Fujiwara, H., **Ubar, R.**, Krivenko, A. Untestable fault identification in sequential circuits using model-checking // Proceedings of the 17th Asian Test Symposium ATS 2008 : November 24–27, 2008, Sapporo, Japan. Los Alamitos : IEEE Computer Society Press, 2008. Pp. 21–26.
532. Kruus, H., Jervan, G., **Ubar, R.** Using Tabu Search for optimization of memory-constrained hybrid BIST // BEC 2008 : 2008 International Biennial Baltic Electronics Conference : proceedings of the 11th Biennial Baltic Electronics Conference : Tallinn University of Technology : October 6–8, 2008, Tallinn, Estonia. [Tallinn] : Tallinn University of Technology, 2008. Pp. 155–158.
533. Kruus, H., Jervan, G., **Ubar, R.** Using Tabu Search for optimization of memory-constrained hybrid BIST // Info- ja kommunikatsioonitehnoloogia doktorikooli IKTDK kolmanda aastakonverentsi artiklite kogumik : 25.–26. aprill 2008, Voore külalistemaja. [Tallinn : TTÜ kirjastus, 2008]. Pp. 85–88.

2009

534. **Ubar, R.**, Kostin, S., Raik, J. Block-level fault model-free debug and diagnosis in digital systems // Proceedings of the 12th EUROMICRO Conference on Digital System Design, Architectures, Methods and Tools : Patras, Greece, August 27–29, 2009. Los Alamitos : IEEE, 2009. Pp. 229–232.
535. Fridolin, I., Min, M., **Ubar, R.** CEBE – Centre for Integrated Electronic Systems and Biomedical Engineering // The parliament magazine's research review : European research & innovation (2009) vol. 8, March, p. 35.
536. Jenihhin, M., Raik, J., Chepurov, A., Reinsalu, U., **Ubar, R.** Code coverage analysis for concurrent programming languages using high-level decision diagrams // Proceedings of the 12th European Workshop on Dependable Computing : EWDC 2009 : Toulouse, France, May 14–15, 2009. [S. l., 2009]. [4] p.
537. **Ubar, R.**, Kostin, S., Raik, J. Combined fault-model free cause-effect and effect-cause fault diagnosis in block-level digital networks // ASQED'09 : 1st Asia Symposium on Quality Electronic Design : Kuala Lumpur, Malaysia, July 15–16, 2009. New York : IEEE, 2009. Pp. 385–390.
538. Raik, J., Govind, V., **Ubar, R.** Design-for-destability-based external test and diagnosis of mesh-like network-on-a-chips // IET computers and digital techniques (2009) vol. 3, iss. 5, pp. 476–486.
539. **Ubar, R.**, Kostin, S., Jutman, A., Raik, J., Wuttke, H.-D. DIAGNOZER : a laboratory tool for teaching research in diagnosis of electronic systems [Electronic resource] // 2009 IEEE International Conference on Microelectronic Systems Education MSE '09 : 25–27 July 2009, San Francisco, California : [proceedings]. [S. l.] : The Printing House, 2009. Pp. 12–15. [CD-ROM].
540. Devadze, S., Jutman, A., Aleksejev, I., **Ubar, R.** Fast extended test access via JTAG and FPGAs // International Test Conference 2009 : November 1 – November 6, 2009, Austin Convention Center, Austin, Texas USA : proceedings. Washington : International Test Conference, 2009. Pp. 1–7.
541. Pliva, Z., Manhaeve, H., Renovell, M., Novak, O., **Ubar, R.**, Drabkova, J. Foreword to the 12th IEEE DDECS Symposium // Proceedings of the 2009 IEEE Symposium on Design and Diag-

- nostics of Electronic Circuits and Systems : April 15–17, 2009, Liberec, Czech Republic. [S. l.] : IEEE, 2009. P. iii.
542. Jenihhin, M., Raik, J., Chepurov, A., Reinsalu, U., **Ubar, R.** High-level decision diagrams based coverage metrics for verification and test // LATW 2009 : 10th IEEE Latin American Test Workshop : Buzios, Rio de Janero, Brazil, March 2–5, 2009. [S. l.] : IEEE, 2009. [6] p.
543. **Ubar, R.**, Kostin, S., Raik, J. Investigations of the diagnosibility of digital networks with BIST // LATW 2009 : 10th IEEE Latin American Test Workshop : Buzios, Rio de Janero, Brazil, March 2–5, 2009. [S. l.] : IEEE, 2009. [6] p.
544. *Devadze, S., Jutman, A., Tsertov, A., **Ubar, R.** Microprocessor modeling for board level test access automation // Proceedings of 10th IEEE Workshop on RTL and High Level Testing : Hong Kong, November 27–28, 2009., [2009]. Pp. 154–159.
545. Devadze, S., **Ubar, R.**, Raik, J., Jutman, A. Parallel exact critical path tracing fault simulation with reduced memory requirements // 4th International Conference on Design and Technology of Integrated Systems in Nanoscal Era : DTIS'09 : Cairo, Egypt, April 6–9, 2009. [S. l.] : IEEE, 2009. Pp. 155–160.
546. Jenihhin, M., Raik, J., Chepurov, A., **Ubar, R.** PSL assertion checking using temporally extended high-level decision diagrams // Journal of electronic testing : theory and applications (2009) vol. 25, iss. 6, pp. 289–300.
547. *Ferreira, J. M., Sousa, E., **Ubar, R.**, Jutman, A., Devadze, S. Remote boundary-scan testing through micro-webservers // IECON 2009 : 35th Annual Conference of the IEEE Industrial Electronics Society. ICELIE 2009 : 3rd IEEE International Conference on E-learning in Industrial Electronics : Porto, Portugal, 3–5 November 2009. [S. l.] : IEEE, 2009. [2] p.
548. Jenihhin, M., Raik, J., Chepurov, A., **Ubar, R.** Simulation-based verification with APRICOT framework using high-level decision diagrams // East-West Design & Test Symposium : Moscow, September 18–21, 2009. Moscow, 2009. Pp. 13–16.
549. **Ubar, R.**, Mironov, D., Raik, J., Jutman, A. Structurally synthesized multiple input BDDs for simulation of digital circuits // 16th IEEE International Conference on Electronics, Circuits,

- and Systems, ICECS 2009 : Yasmine Hammamet, Tunisia, 13–19 December, 2009. [S. l.] : IEEE, 2009. Pp. 451–454.
550. **Ubar, R.**, Raik, J., Karputkin, A., Tombak, M. Synthesis of high-level decision diagrams for functional test pattern generation // Proceedings of the 16th International Conference Mixed Design of Integrated Circuits and Systems MIXDES 2009 : Lodz, Poland, 25–27 June, 2009. Lodz : Technical University of Lodz, 2009. Pp. 519–524.
551. **Ubar, R.**, Raik, J., Mironov, D., Evertson, T., Orasson, E., Aarna, M., Wuttke, H.-D. Teaching diagnostic modeling of digital systems with decision diagrams [Electronic resource] // Proceedings of 12th IASTED International Conference on Computers and Advanced Technology in Education – CATE 2009 : St. Thomas, US, November 22–24, 2009. [S. l.] : ACTA Press, [2009]. Pp. 1–6. [CD-ROM].
552. Kostin, S., **Ubar, R.**, Raik, J., Aarna, M., Brik, M., Wuttke, H.-D. Teaching research in the laboratory using diagnosis environment for digital systems // 2009 EAEEIE annual conference : 20th Annual Conference of the European Association for Education in Electrical and Information Engineering : Valencia, Spain, June 22–24, 2009. New-York : IEEE, 2009. Pp. 280–283.
553. Devadze, S., Jutman, A., Aleksejev, I., **Ubar, R.** Turning JTAG inside out for fast extended test access // LATW 2009 : 10th IEEE Latin American Test Workshop : Buzios, Rio de Janeiro, Brazil, March 2–5, 2009. [S. l.] : IEEE, 2009. [6] p.

2010

554. **Ubar, R.**, Fridolin, I., Meigas, K., Min, M. A healthier chip? // Public service review : European Union (2010) vol. 19, pp. 132–133.
555. Jenihhin, M., Raik, J., **Ubar, R.**, Shchenova, T. An approach for PSL assertion coverage analysis with high-level decision diagrams // Proceedings of IEEE East-West Design & Test Symposium (EWDTS'10) : St. Petersburg, Russia, September 17–20, 2010. Kharkov : Kharkov National University of Radioelectronics, 2010. Pp. 13–16.
556. Jenihhin, M., Raik, J., Fujiwara, H., **Ubar, R.**, Viilukas, T. An approach for verification assertions reuse in RTL test pattern

- generation // Digest of papers : IEEE 11th Workshop on RTL and High Level Testing : WRTL'10 : December 5–6, 2010, Shanghai, China. [Shanghai], 2010. Pp. 107–110.
557. Jenihhin, M., Raik, J., **Ubar, R.**, Viilukas, T., Fujiwara, H. An approach for verification assertions reuse 2 in RTL test pattern generation // Journal of Shanghai Normal University : natural sciences (2010) vol. 39, iss. 5, pp. 441–447.
558. Jenihhin, M., Raik, J., Chepurov, A., **Ubar, R.** Application of high-level decision diagrams for simulation-based verification tasks // Estonian journal of engineering (2010) vol. 16, iss. 1, pp. 56–77.
Kokkuvõte: Kõrgtaseme otsustusdiagrammide kasutamine simuleerimisel põhinevas riistvara verifitseerimisel.
559. Karputkin, A., **Ubar, R.**, Raik, J., Tombak, M. Canonical representations of high-level decision diagrams // Estonian journal of engineering (2010) vol. 16, iss. 1, pp. 39–55.
Kokkuvõte: Kõrgtaseme otsustusdiagrammide kanooniline esitus.
560. **Ubar, R.** Centre for Integrated Electronic Systems and Biomedical Engineering – CEBE // Estonian journal of engineering (2010) vol. 16, iss. 1, pp. 7–10.
561. Ivask, E., Devadze, S., **Ubar, R.** Collaborative distributed computing in the field of digital electronics testing // Balanced Automation Systems for Future Manufacturing Networks : 9th IFIP WG 5.5 International Conference : BASYS 2010 : Valencia, Spain, July 21–23, 2010 : proceedings. [S. l.] : Springer, 2010. Pp. 145–152. (IFIP advances in information and communication technology ; 322).
562. Ivask, E., Devadze, S., **Ubar, R.** Collaborative distributed fault simulation for digital electronic circuits // Intelligent Distributed Computing IV : proceedings of the 4th International Symposium on Intelligent Distributed Computing – IDC 2010 : Tangier, Morocco, September 2010. [S. l.] : Springer, 2010. Pp. 67–76. (Studies in computational intelligence ; 315).
563. Viilukas, T., Raik, J., Jenihhin, M., **Ubar, R.**, Krivenko, A. Constraint-based test pattern generation at the register-transfer level // Proceedings of the 13th IEEE Symposium on Design and Diag-

- nostics of Electronic Circuits and Systems : April 14–16, 2010, Vienna, Austria. [S. l.] : IEEE, 2010. Pp. 352–357.
564. Kruus, H., **Ubar, R.**, Raik, J. Defect-oriented BIST quality analysis // BEC 2010 : 2010 12th Biennial Baltic Electronics Conference : proceedings of the 12th Biennial Baltic Electronics Conference : Tallinn University of Technology, October 4–6, 2010, Tallinn, Estonia. [Tallinn] : Tallinn University of Technology, 2010. Pp. 153–156.
565. Repinski, U., Raik, J., **Ubar, R.**, Jenihhin, M., Chepurov, A. Design error diagnosis using backtrace algorithm on decision diagrams // Info- ja kommunikatsioonitehnoloogia doktori- kooli IKTDK neljanda aastakonverentsi artiklite kogumik : 26.–27. novembril 2010, Essu mõis. [Tallinn : Tallinna Tehnikaüli- kooli kirjastus, 2010]. Pp. 93–96.
566. Ivask, E., Devadze, S., **Ubar, R.** Distributed approach for parallel exact critical path tracing fault simulation // International journal of microelectronics and computer science (2010) vol. 1, iss. 2, pp. 165–174.
567. Ivask, E., Devadze, S., **Ubar, R.** Distributed approach for parallel exact critical path tracing fault simulation // MIXDES 2010 : 17th International Conference "Mixed Design of Integrated Circuits and Systems" : June 24–26, 2010, Wroclaw, Poland. [S. l.] : IEEE, 2010. Pp. 471–476.
568. **Ubar, R.**, Jutman, A., Raik, J., Devadze, S., Jenihhin, M., Alekseev, I., Chepurov, A., Chertov, A., Kostin, S., Orasson, E., Wuttke, H.-D. E-learning environment for WEB-based study of testing // Proceedings of the 8th European Workshop on Microelectronics Education : EWME 2010 : Darmstadt, Germany, 10–12 May 2010. Darmstadt, 2010. Pp. 47–52.
569. **Ubar, R.**, Devadze, S., Raik, J., Jutman, A. Fast fault simulation for extended class of faults in scan-path circuits // Proceedings : Fifth IEEE International Symposium on Electronic Design, Test and Applications : DELTA 2010 : 13–15 January 2010, Ho Chi Minh City, Vietnam. Los Alamitos : IEEE, 2010. Pp. 14–19.
570. **Ubar, R.**, Mironov, D., Raik, J., Jutman, A. Fault collapsing with linear complexity in digital circuits // Proceedings of 2010 IEEE International Symposium on Circuits and Systems (ISCAS

- 2010) : 30 May–2 June 2010, Paris, France. [S. l.] : IEEE, 2010. Pp. 653–656.
571. Raik, J., Repinski, U., **Ubar, R.**, Jenihhin, M., Chepurov, A. High-level design error diagnosis using backtrace on decision diagrams // 28th Norchip Conference : Tampere, Finland, 15–16 November 2010 : conference program and papers. [S. l.] : IEEE, 2010. [4] p.
572. **Ubar, R.**, Jutman, A., Raik, J., Wuttke, H.-D. Laboratory with remote access for training test and diagnosis of digital systems // The Materials of the International Scientific-practical Conference "The preparation of scientists and specialists of the new formation in the light of innovative states' development" : October 30th –31st and November 1st, 2010 Dushanbe. Душанбе : Донишгохи технологии Тоҷикистон, 2010]. Pp. 27–36.
573. Kostin, S., **Ubar, R.**, Raik, J. Macro level defect-oriented diagnosability of digital circuits // BEC 2010 : 2010 12th Biennial Baltic Electronics Conference : proceedings of the 12th Biennial Baltic Electronics Conference : Tallinn University of Technology, October 4–6, 2010, Tallinn, Estonia. [Tallinn] : Tallinn University of Technology, 2010. Pp. 149–152.
574. Kostin, S., **Ubar, R.**, Raik, J. Macro level defect-oriented diagnosability of digital circuits // Info- ja kommunikatsioonitehnoloogia doktorikooli IKTDK neljanda aastakonverentsi artiklite kogumik : 26.–27. novembril 2010, Essu mõis. [Tallinn : Tallinna Tehnikaülikooli kirjastus, 2010]. Pp. 53–56.
575. Hantson, H., Raik, J., Jenihhin, M., Chepurov, A., **Ubar, R.**, Guglielmo, G., Fummi, F. Mutation analysis with high-level decision diagrams [Electronic resource] // LATW2010 : 11th Latin-American TestWorkshop, March 28–31, 2010, Punta del Este, Uruguay. [S. l.] : IEEE, 2010. [6] p. [CD-ROM].
576. Talisainen, A., Kostin, S., Karai, D., Fridolin, I., **Ubar, R.** On-line monitoring of dialysis adequacy using diasens optical sensor: accurate Kt/V estimation by smoothing algorithms // BEC 2010 : 2010 12th Biennial Baltic Electronics Conference : proceedings of the 12th Biennial Baltic Electronics Conference : Tallinn University of Technology, October 4–6, 2010, Tallinn, Estonia. [Tallinn] : Tallinn University of Technology, 2010. Pp. 273–276.

577. **Ubar, R.**, Devadze, S., Raik, J., Jutman, A. Parallel X-fault simulation with critical path tracing technique [Electronic resource] // DATE 10 : Design, Automation & Test in Europe : Dresden, Germany, 8–12 March, 2010. [Dresden] : IEEE, 2010. Pp. 879–884. [CD-ROM].
578. Reinsalu, U., Raik, J., **Ubar, R.** Register-transfer level deductive fault simulation using decision diagrams // BEC 2010 : 2010 12th Biennial Baltic Electronics Conference : proceedings of the 12th Biennial Baltic Electronics Conference : Tallinn University of Technology, October 4–6, 2010, Tallinn, Estonia. [Tallinn] : Tallinn University of Technology, 2010. Pp. 193–196.
579. Wuttke, H.-D., **Ubar, R.**, Henke, K. Remote and virtual laboratories in problem-based learning scenarios // 2010 IEEE International Symposium on Multimedia ISM 2010 : 13–15 December 2010, Taichung, Taiwan : proceedings. Los Alamitos : IEEE Computer Society, 2010. Pp. 377–382.
580. **Ubar, R.**, Mironov, D., Raik, J., Jutman, A. Structural fault collapsing by superposition of BDDs for test generation in digital circuits // Proceedings of the Eleventh International Symposium on Quality Electronic Design ISQED 2010 : March 22-24, 2010 San Jose, California USA. Los Alamitos : IEEE Computer Society Press, 2010. Pp. 250–257.
581. Mironov, D., **Ubar, R.**, Devadze, S., Raik, J., Jutman, A. Structurally synthesized multiple input BDDs for speeding up logic-level simulation of digital circuits // 13th Euromicro Conference on Digital System Design : Architectures, Methods and Tools : DSD 2010 : Lille, France, 1–3 September 2010 : proceedings. Los Alamitos : IEEE, 2010. Pp. 658–663.

2011

582. Raik, J., Govind, V., **Ubar, R.** An external test approach for network-on-a-chip switches // 2002–2011 : 20th Anniversary compendium of papers from Asian Test Symposium. Kolkata : IEEE, 2011. Pp. 185–190.
583. Viilukas, T., Jenihhin, M., Raik, J., **Ubar, R.**, Baranov, S. Automated test bench generation for high-level synthesis flow ABELITE // Proceedings of IEEE East-West Design & Test Symposium

- (EWDTS'2011) : Sevastopol, Ukraine, September 9–12, 2011. [Kharkov] : Kharkov National University of Radioelectronics, 2011. Pp. 13–16.
584. Tsertov, A., **Ubar, R.**, Jutman, A., Devadze, S. Automatic SoC level test path synthesis based on partial functional models // 2011 Asian Test Symposium (ATS) : New Delhi, India. [S. l.], 2011. Pp. 532–538.
585. Viilukas, T., Raik, J., **Ubar, R.**, Rannaste, A., Jenihhin, M., Fujiwara, H. Constraint-based hierarchical untestability identification for synchronous sequential circuits // Info- ja kommunikatsioonitehnoloogia doktorikooli IKTDK viienda aastakonverentsi artiklite kogumik : 25.–26. novembril 2011, Nelijärve. [Tallinn : Tallinna Tehnikaülikooli kirjastus, 2011]. Pp. 139–142.
586. Raik, J., Rannaste, A., Jenihhin, M., Viilukas, T., **Ubar, R.**, Fujiwara, H. Constraint-based hierarchical untestability identification for synchronous sequential circuits // Sixteenth IEEE European Test Symposium : 23–27 May 2011, Trondheim. [S. l.] : IEEE, 2011. Pp. 147–152.
587. Stankovic, R. S., **Ubar, R.**, Astola, J. T. Decision diagrams – from a mathematical notion to engineering applications // Facta Universitatis [Niš]. Series electronics and energetics (2011) vol. 24, iss. 3, pp. 281–301.
588. Kostin, S., **Ubar, R.**, Raik, J. Defect-oriented modul-level fault diagnosis in digital circuits // Proceedings of the 2011 IEEE Symposium on Design and Diagnostics of Electronic Circuits and Systems : April 13–15, 2011, Gottbus, Germany. [S. l.] : IEEE, 2011. Pp. 81–86.
589. **Ubar, R.**, Raik, J., Vierhaus, H. T. Preface // Design and test technology for dependable systems-on-chip. Hershey : Information Science Reference, 2011. Pp. xxii–xxviii.
590. **Ubar, R.**, Raik, J., Jutman, A., Jenihhin, M. Diagnostic modeling of digital systems with multi-level decision diagrams // Design and test technology for dependable systems-on-chip. Hershey : Information Science Reference, 2011. Pp. 92–118.
591. **Ubar, R.**, Mironov, D., Devadze, S., Raik, J., Jutman, A. Digital logic simulation with compressed BDDs // Proceedings : 2011 IEEE International Conference on Computer Science and Auto-

- mation Engineering : June 10–12, 2011, Shanghai, China. [Beijing] : IEEE, 2011. Pp. 105–109.
592. Ivask, E., Devadze, S., **Ubar, R.** Distributed fault simulation with collaborative load balancing for VLSI circuits // Scalable computing : practice and experience (2011) vol. 12, iss. 1, pp. 153–163.
593. Reinsalu, U., Raik, J., **Ubar, R.**, Ellervee, P. Fast RTL fault simulation using decision diagrams and bitwise set operations // 2011 IEEE International Symposium on Defect and Fault Tolerance in VLSI and Nanotechnology Systems (DFT) : 3–5 October 2011, Vancouver, Canada. [S. l.] : IEEE, 2011. Pp. 164–170.
594. **Ubar, R.** Fault modeling and diagnosis in digital systems // CREDES Summer School : Dependable Systems Design, [June 2–3, 2011, Tallinn University of Technology, Estonia] : handouts. Tallinn : Tallinna Tehnikaülikool, 2011. Pp. 91–106.
595. **Ubar, R.** Fault simulation and fault injection : introduction // Design and Test Technology for Dependable Systems-on-chip, 2011. Pp. [266–267].
596. Kostin, S., **Ubar, R.**, Raik, J., Brik, M. Hierarchical physical defect reasoning in digital circuits // Estonian journal of engineering (2011) vol. 17, no. 3, pp. 185–200.
Kokkuvõte: Hierarhiline füüsikaliste defektide analüüs digitaal-skemides.
597. **Ubar, R.**, Devadze, S. High-speed logic level fault simulation // Design and test technology for dependable systems-on-chip. Hershey : Information Science Reference, 2011. Pp. 310–335.
598. Karputkin, A., **Ubar, R.**, Tombak, M., Raik, J. Interactive presentation abstract : automated correction of design errors by edge redirection on high-level decision diagrams [Electronic resource] // IEEE International High Level Design Validation and Test Workshop (HLDVT'11), November 9–11, 2011, Napa Valley, CA. [S. l.] : IEEE, 2011. P. 83. [CD-ROM].
599. Peder, A., Nestra, H., Raik, J., Tombak, M., **Ubar, R.** Linear algorithms for recognizing and parsing superpositional graphs // Facta Universitatis [Niš]. Series electronics and energetics (2011) vol. 24, iss. 3, pp. 325–339.

600. Peder, A., Nestra, H., Raik, J., Tombak, M., **Ubar, R.** Linear algorithms for testing superpositional graphs // Proceedings of the Reed-Muller 2011 Workshop : May 25–26, 2011, Tuusula, Finland. [S. l.], 2011. Pp. 111–118.
601. Guarnieri, V., Bombieri, N., Pravadelli, G., Fummi, F., Hantson, H., Raik, J., Jenihhin, M., **Ubar, R.** Mutation analysis for systemC designs at TLM // 12th IEEE Latin American Test Workshop (LATW) : Porto de Galinhas, Brasil, 27–30 March 2011. [S. l.] : IEEE, 2011. [6] p.
602. **Ubar, R.** Overview about low-level and high-level decision diagrams for diagnostic modeling of digital systems // Facta Universitatis [Niš]. Series electronics and energetics (2011) vol. 24, iss. 3, pp. 303–324.
603. **Ubar, R.** Overview about low-level and high-level decision diagrams for diagnostic modeling of digital systems // Proceedings of the Reed-Muller 2011 Workshop : May 25–26, 2011, Tuusula, Finland. [S. l.], 2011. Pp. 1–10.
604. Karputkin, A., **Ubar, R.**, Tombak, M., Raik, J. Probabilistic equivalence checking based on high-level decision diagrams // Proceedings of the 2011 IEEE Symposium on Design and Diagnostics of Electronic Circuits and Systems : April 13–15, 2011, Gottbus, Germany. [S. l.] : IEEE, 2011. Pp. 423–428.
605. Stankovic, R. S., **Ubar, R.**, Astola, J. Remarks on different decision diagrams // Proceedings of the Reed-Muller 2011 Workshop : May 25–26, 2011, Tuusula, Finland. [S. l.], 2011. Pp. 99–110.
606. **Ubar, R.**, Ellervee, P., Hollstein, T., Jervan, G., Jutman, A., Kruus, M., Raik, J. Research on digital system design and test at Tallinn University of Technology // Research in Estonia : present and future. Tallinn : Estonian Academy of Sciences, 2011. Pp. 184–205.
607. Tsertov, A., **Ubar, R.**, Jutman, A., Devadze, S. SoC and board modeling for processor-centric board testing // 14th Euromicro Conference on Digital System Design : Architectures, Methods and Tools : DSD 2011 : 31 August – 2 September 2011, Oulu, Finland : proceedings. Los Alamitos : IEEE, 2011. Pp. 575–582.
608. Jutman, A., **Ubar, R.**, Devadze, S., Shibin, K., Rosin, V. Trainer 1149 : a boundary scan simulation bundle for labs // MIXDES

2011 : 18th International Conference "Mixed Design of Integrated Circuits and Systems" : June 16–18, 2011, Gliwice, Poland. [S. l.] : IEEE, 2011. Pp. 520–525.

609. Jutman, A., Devadze, S., Shibin, K., Rosin, V., **Ubar, R.** Understanding boundary scan test with Trainer 1149 // 22nd EAAEIE annual conference : June, 13–15, 2011, Maribor, Slovenija : conference book. [Maribor], 2011. Pp. 21–22.
610. Raik, J., Fujiwara, H., **Ubar, R.**, Krivenko, A. Untestable fault identification in sequential circuits using model-checking // 2002–2011 : 20th Anniversary compendium of papers from Asian Test Symposium. Kolkata : IEEE, 2011. Pp. 257–262.

2012

611. Kruus, H., **Ubar, R.**, Ellervee, P., Gorev, M., Pesonen, V., Devadze, S., Orasson, E., Brik, M., Min, M., Annus, P., Kruus, M., Meigas, K. A benchmark suite for evaluating the efficiency of test tools // BEC 2012 : 2012 13th Biennial Baltic Electronics Conference : proceedings of the 13th Biennial Baltic Electronics Conference : October 3–5, 2012, Tallinn, Estonia. Tallinn : Tallinn University of Technology, 2012. Pp. 85–88.
612. **Ubar, R.**, Kostin, S., Raik, J. About robustness of test patterns regarding multiple faults // LATW 2012 : 13th IEEE Latin-American Test Workshop proceedings : April 10th–13th, 2012, Quito, Ecuador. [S. l.] : IEEE, 2012. Pp. 86–91.
613. **Ubar, R.**, Kostin, S., Orasson, E., Evertson, T., Brik, M. A tool for teaching hierarchical fault diagnosis in digital circuits // Proceedings of 9th European Workshop on Microelectronics Education – EWME'12 : Grenoble, France, May 9–11, 2012. Grenoble : CNRS, 2012. Pp. 1–4.
614. **Ubar, R.**, Indus, V., Kalmend, O. At-speed functional built-in self-test methodology for processors [Electronic resource] // Proceedings of the IASTED International Conference on Engineering and Applied Science : December 27–29, 2012, Columbo, Sri Lanka. [S. l.] : IASTED, 2012. Pp. 168–172. [CD-ROM]. (A publication of the International Association of Science and Technology for Development ; 785).

615. Karputkin, A., **Ubar, R.**, Tombak, M., Raik, J. Automated correction of design errors by edge redirection on high-level decision diagrams // 13th International Symposium on Quality Electronic Design (ISQED), 2012. [S. l.] : IEEE, 2012. Pp. 686–693.
616. Repinski, U., Hantson, H., Jenihhin, M., Raik, J., **Ubar, R.**, Guglielmo, G., Pravadelli, G., Fummi, F. Combining dynamic slicing and mutation operators for ESL correction // Proceedings : 2012 17th IEEE European Test Symposium (ETS) : May 28th–June 1st, 2012, Annecy, France. Los Alamitos : IEEE Computer Society, 2012. [6] p.
617. Hantson, H., Repinski, U., Raik, J., Jenihhin, M., **Ubar, R.** Diagnosis and correction of multiple design errors using critical path tracing and mutation analysis // LATW 2012 : 13th IEEE Latin-American Test Workshop proceedings : April 10th–13th, 2012, Quito, Ecuador. [S. l.] : IEEE, 2012. [6] p.
618. **Ubar, R.** Fault modeling and test generation with low- and high-level decision diagrams // 24. GI/GMM/ITG-Workshop : Testmethoden und Zuverlässigkeit von Schaltungen und Systemen. [Cottbus : Brandenburgische Technische Universität Cottbus], 2012. Pp. 1–12.
619. **Ubar, R.**, Indus, V., Kalmend, O., Evartson, T., Orasson, E. Functional built-in self-test for processor cores in SoC // 30th IEEE NORCHIP Conference : Copenhagen, Denmark, November 12–14, 2012. [S. l.] : IEEE Computer Society, 2012. Pp. 1–4.
620. Raik, J., Drenkhan, T., Jenihhin, M., Viilukas, T., Karputkin, A., Chepurov, A., **Ubar, R.** Generating directed tests for C programs using RTL ATPG // Proceedings of the IEEE 13th Workshop on RTL and High Level Testing (WRTL'12). [S. l.], 2012. Pp. 1–6.
621. Viilukas, T., Karputkin, A., Raik, J., Jenihhin, M., **Ubar, R.**, Fujiwara, H. Identifying untestable faults in sequential circuits using test path constraints // Journal of electronic testing : theory and applications (JETTA) (2012) vol. 28, iss. 4, pp. 511–521.
622. **Ubar, R.**, Kostin, S., Raik, J. How to prove that a circuit is fault-free? // Proceedings : 15th Euromicro Conference on Digital System Design DSD 2012 : 5–8 September 2012, Cesme, Izmir, Turkey. [S. l.] : CPS, 2012. Pp. 427–430.

623. Hinrikus, H., Bachmann, M., Lass, J., Tuulik, V., **Ubar, R.** Method for testing the brain // 5th European Conference of the International Federation for Medical and Biological Engineering : 14–18 September 2011, Budapest, Hungary. [S. l.] : Springer, 2012. Pp. 1198–1201. (IFMBE proceedings ; 37).
624. **Ubar, R.**, Raik, J., Kostin, S., Kõusaar, J. Multiple fault diagnosis with BDD based Boolean differential equations // BEC 2012 : 2012 13th Biennial Baltic Electronics Conference : proceedings of the 13th Biennial Baltic Electronics Conference : October 3–5, 2012, Tallinn, Estonia. Tallinn : Tallinn University of Technology, 2012. Pp. 77–80.
625. **Ubar, R.**, Kostin, S., Raik, J. Multiple stuck-at-fault detection theorem // Proceedings of the 2012 IEEE 15th International Symposium on Design and Diagnostics of Electronic Circuits & Systems (DDECS) : April 18–20, 2012 Tallinn, Estonia. [S. l.] : IEEE, 2012. Pp. 236–241.
626. Guarnieri, V., Hantson, H., Raik, J., Jenihhin, M., **Ubar, R.** On the reuse of TLM mutation analysis at RTL // Journal of electronic testing : theory and applications (2012) vol. 28, iss. 4, pp. 435–448.
627. Shubin, K., Devadze, S., Rosin, V., Jutman, A., **Ubar, R.** Open-source JTAG simulator bundle for labs // International journal of electronics and telecommunications (2012) vol. 58, iss. 3, pp. 233–239.
628. **Ubar, R.**, Kostin, S., Raik, J. SSBDDs and double topology for multiple fault reasoning // Proceedings of IEEE East-West Design & Test Symposium (EWDTS'2012) : Kharkov, Ukraine, September 14–17, 2012. [S. l.] : IEEE Computer Society, 2012. Pp. 23–28.
629. **Ubar, R.** Topological analysis of SSBDDs with applications in fault diagnosis // Proceedings of 10th International Workshop on Boolean Problems : Freiberg, Germany, September 19–21, 2012. Freiberg : Institut für Informatik, 2012. Pp. 1–16.

2013

630. Fridolin, I., Karai, D., Kostin, S., **Ubar, R.** Accurate dialysis dose evaluation and extrapolation algorithms during online optical dialysis monitoring // IEEE transactions on biomedical engineering (2013) vol. 60, iss. 5, pp. 1371–1377.
631. Tihomirov, V., Tšepurov, A., Jenihhin, M., Raik, J., **Ubar, R.** Assessment of diagnostic test for automated bug localization // LATW2013 : 14th IEEE Latin-American Test Workshop, Cordoba, Argentina, April 3–5, 2013 : [proceedings]. Piscataway : IEEE, 2013. [6] p.
632. Gorev, M., **Ubar, R.**, Ellervee, P., Devadze, S., Raik, J., Min, M. At-speed self-testing of high-performance pipe-lined processing architectures [Electronic resource] // 31st Norchip Conference : Vilnius, Lithuania, 11–12 November 2013 : conference program and papers. Piscataway : IEEE, 2013. Pp. 1–6. [USB].
633. Raik, J., Repinski, U., Chepurov, A., Hantson, H., **Ubar, R.**, Jenihhin, M. Automated design error debug using high-level decision diagrams and mutation operators // Microprocessors and microsystems (2013) vol. 37, iss. 4–5, pp. 505–513.
634. **Ubar, R.** Diagnostic modeling of digital systems with low- and high-level decision diagrams // LATW2013 : 14th IEEE Latin-American Test Workshop, Cordoba, Argentina, April 3–5, 2013 : [proceedings]. Piscataway : IEEE, 2013. [1] p.
635. ***Ubar, R.** Fault effect reasoning in digital systems by topological view on low- and high-level decision diagrams // 4th IEEE International Workshop on Reliability Aware System Design and Test : RASDAT 2013 : Pune, India, January 9–10, 2013. [S. l.] : IEEE, 2013.
636. **Ubar, R.**, Vargas, F., Jenihhin, M., Raik, J., Kostin, S., Bolzani Poehls, L. Identifying NBTI-critical paths in nanoscale logic // 16th Euromicro Conference series on Digital System Design : DSD 2013 : proceedings : 4–6 September 2013, Santander, Spain. [S. l.] : CPS, 2013. Pp. 136–141.
637. Gorev, M., **Ubar, R.**, Ellervee, P. Self-testing of pipe-lined signal processing architectures at-speed // Info- ja kommunikatsioonitehnoloogia doktorikooli IKTDK seitsmenda aastakonverentsi

artiklite kogumik : 15.–16. novembril 2013, Haapsalu. Tallinn : Tallinna Tehnikaülikooli kirjastus, 2013. Pp. 25–28.

638. **Ubar, R.**, Kostin, S., Raik, J. Synthesis of multiple fault oriented test groups from single fault test sets [Electronic resource] // 2013 8th International Conference on Design & Technology of Integrated Systems in Nanoscale Era (DTIS) : 26–28 March 2013, Abu Dhabi, UAE. Piscataway : IEEE, 2013. Pp. 36–41. [CD-ROM].

2014

639. Gorev, M., **Ubar, R.** 3D parallel fault simulation // Proceedings of the 8th Annual Conference of the Estonian National Doctoral School in Information and Communication Technologies : December 5–6, 2014, Rakvere. [Tallinn : Tallinn University of Technology Press, 2014]. Pp. 39–42.
640. Kõusaar, J., **Ubar, R.** 7-valued algebra for transition delay fault analysis // BEC 2014 : 2014 14th Biennial Baltic Electronics Conference : proceedings of the 14th Biennial Baltic Electronics Conference : Tallinn University of Technology, October 6–8, 2014, Tallinn, Estonia. Tallinn : Tallinn University of Technology, 2014. Pp. 89–92.
641. *Kõusaar, J., **Ubar, R.** About testing of transition delay faults // 2nd Biannual European - Latin American Summer School on Design, Test and Reliability : Gran Marquise Hotel, Fortaleza, March 10–11, 2014.
642. Vierhaus, T. H., Schölzel, M., Raik, J., **Ubar, R.** Advanced technical education in the age of cyber physical systems // 10th European Workshop on Microelectronics Education : EWME 2014 : May 14–16, 2014, Tallinn, Estonia. Tallinn : Tallinn University of Technology, 2014. Pp. 193–198.
643. Jenihhin, M., Tšepurov, A., Tihhomirov, V., Raik, J., Hantson, H., **Ubar, R.**, Bartsch, G., Meza Escobar, J. H., Wuttke, H.-D. Automated design error localization in RTL designs // IEEE design & test of computers (2014) vol. 31, iss. 1, pp. 83–92.
644. **Ubar, R.** Boolean fault diagnosis with structurally synthesized BDDs // Recent progress in the Boolean domain. Newcastle upon Tyne : Cambridge Scholars Publishing, 2014. Pp. 303–331.

645. Kostin, S., **Ubar, R.**, Gorev, M., Mägi, G. Comparison of two approaches to improve functional BIST fault coverage // BEC 2014: 2014 14th Biennial Baltic Electronics Conference : proceedings of the 14th Biennial Baltic Electronics Conference : Tallinn University of Technology, October 6–8, 2014, Tallinn, Estonia. Tallinn : Tallinn University of Technology, 2014. Pp. 105–108.
646. Kõusaar, J., **Ubar, R.**, Devadze, S., Raik, J. Critical path tracing based simulation of transition delay faults // 2014 17th Euro-micro Conference on Digital System Design : DSD 2014 : 27–29 August 2014, Verona, Italy : proceedings. Los Alamitos : IEEE Computer Society, 2014. Pp. 108–113.
647. Kõusaar, J., **Ubar, R.**, Devadze, S., Raik, J. Critical path tracing based simulation of transition delay faults // Proceedings of the 8th Annual Conference of the Estonian National Doctoral School in Information and Communication Technologies : December 5–6, 2014, Rakvere. [Tallinn : Tallinn University of Technology Press, 2014]. Pp. 61–66.
648. Gaudesi, M., Jenihhin, M., Raik, J., Sanchez, E., Squillero, G., Tihomirov, V., **Ubar, R.** Diagnostic test generation for statistical bug localization using evolutionary computation // Applications of Evolutionary Computation : 17th European Conference, EvoApplications 2014, Granada, Spain, April 23–25, 2014 : revised selected papers. Berlin : Springer, 2014. Pp. 425–436. (Lecture notes in computer science ; 8602).
649. *Gaudesi, M., Jenihhin, M., Raik, J., Sanchez, E., Squillero, G., Tihomirov, V., **Ubar, R.** Diagnostic test generation for statistical bug localization using evolutionary computation // Proceedings of the 2014 conference on Genetic and evolutionary computation : Vancouver, BC, Canada, July 12–16, 2014. New York : ACM, 2014. [6] p.
650. **Ubar, R.**, Kostin, S., Kruus, H., Aarna, M., Devadze, S. Environment for the analysis of functional self-test quality in digital systems // Proceedings of the Estonian Academy of Sciences (2014) vol. 63, no. 2, pp. 151–162.

Kokkuvõte: Digitaalsüsteemide funktsionaalse isetestimise kvaliteedi analüüsi keskkond.

651. ***Ubar, R.** Estonian Centre of Excellence in Research – CEBE // Proceedings of 20th Anniversary Celebration Conference, October 2–3, 2014. [S. l., 2014]. P. 16–17.
652. **Ubar, R.** Fault effect reasoning in digital systems by topological view on low- and high-level decision diagrams // Вестник Томского государственного университета. Управление, вычислительная техника и информатика (2014) №. 3, pp. 99–113.
Резюме: Влияние неисправностей цифровых систем на топологию решающих диаграмм низкого и высокого уровней.
653. Kostin, S., Raik, J., **Ubar, R.**, Jenihhin, M., Vargas, F., Bolzani Poehls, L. M., Copetti, T. S. Hierarchical identification of NBTI-critical gates in nanoscale logic // LATW2014 : 15th IEEE Latin-American Test Workshop : Fortaleza, Brazil, March 12th–15th, 2014. [S. l.] : IEEE, 2014. [6] p.
654. Jasnetski, A., Tsertov, A., **Ubar, R.**, Kruus, H. Laboratory framework TEAM for investigating the dependability issues of microprocessor systems // 10th European Workshop on Microelectronics Education : EWME 2014 : May 14–16, 2014, Tallinn, Estonia. Tallinn : Tallinn University of Technology, 2014. Pp. 80–83.
655. Mironov, D., **Ubar, R.**, Raik, J. Logic simulation and fault collapsing with shared structurally synthesized BDDs // 2014 19th IEEE European Test Symposium (ETS) : May 26th–30th, 2014, Paderborn, Germany : proceedings. Piscataway : IEEE, 2014. [2] p.
656. **Ubar, R.**, Mironov, D. Lower bounds of the size of shared structurally synthesized BDDs // Proceedings of the 2014 IEEE 17th International Symposium on Design and Diagnostics of Electronic Circuits & Systems (DDECS) : April 23–25, 2014, Warsaw, Poland. Piscataway : IEEE, 2014. Pp. 77–82.
657. **Ubar, R.**, Marenkov, M., Mironov, D., Viies, V. Modeling sequential circuits with shared structurally synthesized BDDs // Proceedings of 2014 9th International Design & Test Symposium (IDT) : Sheraton Club des Pins Hotel, Algiers, Algeria, December 16–18, 2014. Piscataway : IEEE, 2014. Pp. 130–135.

658. Gorev, M., **Ubar, R.** Pipelined execution of data-parallel algorithms // BEC 2014 : 2014 14th Biennial Baltic Electronics Conference : proceedings of the 14th Biennial Baltic Electronics Conference : Tallinn University of Technology, October 6–8, 2014, Tallinn, Estonia. Tallinn : Tallinn University of Technology, 2014. Pp. 109–112.
659. **Ubar, R.**, Tsertov, A., Jasnetski, A., Brik, M. Software-based self-test generation for microprocessors with high-level decision diagrams // LATW2014 : 15th IEEE Latin-American Test Workshop : Fortaleza, Brazil, March 12th–15th, 2014. [S. l.] : IEEE, 2014. [6] p.
660. Jasnetski, A., **Ubar, R.**, Tsertov, A., Brik, M. Software-based self-test generation for microprocessors with high-level decision diagrams // Proceedings of the Estonian Academy of Sciences (2014) vol. 63, no. 1, pp. 48–61.
- Kokkuvõte:* Kõrgtasemega otsustusdiagrammidel põhinev testprogrammide süntees mikroprotsessoritele.

2015

661. Kostin, S., Raik, J., **Ubar, R.**, Jenihhin, M., Copetti, T., Vargas, F., Bolzani Poehls, L. Accurate NBTI-induced gate delay modeling based on intensive SPICE simulations // MEDIAN Finale : Workshop on Manufacturable and Dependable Multicore Architectures at Nanoscale : November 10–11, 2015, Tallinn, Estonia. [S. l.] : COST, 2015. Pp. 21–26.
662. **Ubar, R.**, Kõusaar, J., Gorev, M., Devadze, S. Combinational fault simulation in sequential circuits // 2015 IEEE International Symposium on Circuits and Systems : 24–27 May 2015, Lisboa, Portugal : [proceedings]. [S. l.] : IEEE, 2015. Pp. 2876–2879.
663. Kõusaar, J., **Ubar, R.**, Aleksejev, I. Complex delay fault reasoning with sequential 7-valued algebra // 2015 16th Latin American Test Symposium (LATS 2015) : Puerto Vallarta, Mexico, 25–27 March 2015. [S. l.] : IEEE, 2015. [6] p.
664. **Ubar, R.** Decision diagrams for diagnostic modeling // MEDIAN Finale : Workshop on Manufacturable and Dependable Multicore Architectures at Nanoscale : November 10–11, 2015, Tallinn, Estonia. [S. l.] : COST, 2015. P. 43.

665. **Ubar, R.**, Jürimägi, L., Orasson, E., Josifovska, G., Oyeniran, S. A. Double phase fault collapsing with linear complexity in digital circuits // DSD 2015 : 18th Euromicro Conference on Digital Systems Design : 26–28 August 2015, Funchal, Madeira, Portugal. [S. l.] : Conference Publishing Services, 2015. Pp. 700–705.
666. Gorev, M., **Ubar, R.**, Devadze, S. Fault simulation with parallel exact critical path tracing in multiple core environment // Proceedings of the 2015 Design, Automation & Test in Europe Conference & Exhibition (DATE) : 9–13 March 2015, Grenoble, France. [S. l.] : IEEE, 2015. Pp. 1180–1185.
667. Gorev, M., **Ubar, R.**, Ellervee, P., Devadze, S., Raik, J., Min, M. Functional self-test of high-performance pipe-lined signal processing architectures // Microprocessors and microsystems (2015) vol. 39, iss. 8, pp. 909–918.
668. Pfeifer, P., Raik, J., Jenihhin, M., **Ubar, R.**, Pliva, Z. Measuring and identifying aging-critical paths in FPGAs // MEDIAN 2015 : the 4th Workshop on Manufacturable and Dependable Multicore Architectures at Nanoscale : March 13, 2015, Grenoble, France. [S. l.] : COST, 2015. Pp. 56–61.
669. **Ubar, R.**, Oyeniran, S.A., Schölzel, M., Vierhaus, H. T. Multiple fault testing in systems-on-chip with high-level decision diagrams // Proceedings of 2015 10th International Design & Test Symposium (IDT) : Dead Sea, Jordan, 14–16 December 2015. Piscataway : IEEE, 2015. Pp. 66–71.
670. Jasnetski, A., Raik, J., Tsertov, A., **Ubar, R.** New fault models and self-test generation for microprocessors using high-level decision diagrams // 2015 IEEE 18th International Symposium on Design and Diagnostics of Electronic Circuits & Systems DDECS 2015 : 22–24 April 2015, Belgrade, Serbia : proceedings. Los Alamitos : IEEE Computer Society, 2015. Pp. 251–254.
671. **Ubar, R.**, Jürimägi, L., Orasson, E., Raik, J. Scalable algorithm for structural fault collapsing in digital circuits // 2015 IFIP/IEEE International Conference on Very Large Scale Integration (VLSI-SoC) : October 5–7, 2015, Daejeon, Korea. [S. l.] : IEEE, 2015. Pp. 171–176.
672. **Ubar, R.**, Jürimägi, L., Raik, J. Shared Structurally Synthesized BDDs for speeding-up parallel pattern simulation in digi-

tal circuits // 2015 Nordic Circuits and Systems Conference (NORCAS) : NORCHIP & International Symposium on System-on-Chip (SoC) : 1st IEEE NORCAS Conference : 26–28 October 2015, Oslo, Norway. [S. l.] : IEEE, 2015. [4] p.

673. Kostin, S., Raik, J., **Ubar, R.**, Jenihhin, M., Copetti, T., Vargas, F., Bolzani Poehls, L. SPICE-inspired fast gate-level computation of NBTI-induced delays in nanoscale logic // 2015 IEEE 18th International Symposium on Design and Diagnostics of Electronic Circuits & Systems DDECS 2015 : 22–24 April 2015, Belgrade, Serbia : proceedings. Los Alamitos : IEEE Computer Society, 2015. Pp. 223–228.
674. Kõusaar, J., **Ubar, R.**, Devadze, S., Raik, J. Transition delay fault simulation with parallel critical path back-tracing and 7-valued algebra // *Microprocessors and microsystems* (2015) vol. 39, iss. 8, pp. 1130–1138.

2016

675. Oyeniran, S. A. Odozi, U. E., **Ubar, R.** A new measure for calculating multiple fault coverage of microprocessor self-test // BEC 2016 : 2016 15th Biennial Baltic Electronics Conference : proceedings of the 15th Biennial Baltic Electronics Conference : Tallinn University of Technology, October 3–5, 2016, Tallinn, Estonia. Tallinn : Tallinn University of Technology, 2016. Pp. 75–78.
676. *Osimiry, E. O., **Ubar, R.**, Kostin, S., Raik J. A novel random approach to diagnostic test generation // IEEE Nordic Circuits and Systems Conference – NORCAS 2016 : November 1–2, 2016, Copenhagen, Denmark. [S. l.] : IEEE, 2016. (In press).
677. Osimiry, E. O., Kostin, S., Raik, J., **Ubar, R.** A tool for random test generation targeting high diagnostic resolution // BEC 2016 : 2016 15th Biennial Baltic Electronics Conference : proceedings of the 15th Biennial Baltic Electronics Conference : Tallinn University of Technology, October 3–5, 2016, Tallinn, Estonia. Tallinn : Tallinn University of Technology, 2016. Pp. 79–82.
678. Kostin, S., Orasson, E., **Ubar, R.** A tool set for teaching design-for-testability of digital circuits // EWME 2016 : 11th European

- Workshop on Microelectronics Education : May 11–13, 2016, Southampton, UK. [S. l.] : IEEE, 2016. [6] p.
679. **Ubar, R.**, Jürimägi, L., Orasson, E., Raik, J. Fault collapsing in digital circuits using fast fault dominance and equivalence analysis with SSBDDs // VLSI-SoC : Design for reliability, security, and low power. 23rd IFIP WG 10.5/IEEE International Conference on Very Large Scale Integration, VLSI-SoC 2015, Daejeon, Korea, October 5–7, 2015 : revised selected papers. Berlin : Springer, 2016. Pp. 23–45. (IFIP advances in information and communication Technology ; 483).
680. Copetti, T., Medeiros, G., Bolzani Poehls, L., Vargas, F., Kostin, S., Jenihhin, M., Raik, J., **Ubar, R.** Gate-level modelling of NBTI-induced delays under process variations // LATS 2016 : 17th IEEE Latin-American Test Symposium, Foz do Iguacu, Brazil, 6th–9th April 2016. [S. l.] : IEEE, 2016. Pp. 75–80.
681. Jasnetski, A., Oyeniran, S. A., Tsertov, A., Schölzel, M., **Ubar, R.** High-level modeling and testing of multiple control faults in digital systems // Formal proceedings of the 2016 IEEE 19th International Symposium on Design and Diagnostics of Electronic Circuits & Systems (DDECS) : April 20–22, 2016, Košice, Slovakia. [S. l.] : IEEE, 2016. [6] p.
682. Jenihhin, M., Squillero, G., Copetti, T. S., Tihhomirov, V., Kostin, S., Gaudesi, M., Vargas, F., Raik, J., Sonza Reorda, M., Bolzani Poehls, L., **Ubar, R.**, Medeiros, G. C. Identification and rejuvenation of NBTI-critical logic paths in nanoscale circuits // Journal of electronic testing : theory and applications (JETTA) (2016) vol. 32, iss. 3, pp. 273–289.
683. **Ubar, R.**, Jürimägi, L., Raik, J., Viies, V. Modeling and simulation of circuits with shared structurally synthesized BDDs // Microprocessors and microsystems (2016) p. 1–6. (In press).
684. **Ubar, R.**, Oyeniran, S. A. Multiple control fault testing in digital systems with high-level decision diagrams // 2016 IEEE International Conference on Automation, Quality and Testing, Robotics (AQTR) : THETA 20th edition : 19th–21st May, Cluj-Napoca, Romania : proceedings. [S. l.] : IEEE, 2016. [6] p.

685. Jasnetski, A., **Ubar, R.**, Tsertov, A. On automatic software-based self-test program generation based on high-Level decision diagrams // LATS 2016 : 17th IEEE Latin-American Test Symposium, Foz do Iguacu, Brazil, 6th–9th April 2016. [S. l.] : IEEE, 2016. P. 177.
686. *Pellerey, F., Jenihhin, M., Squillero, G., Raik, J., Sonza Reorda, M., Tihhomirov, V., **Ubar, R.** Rejuvenation of NBTI-impacted processors using evolutionary generation of assembler programs // ATS'16 : 25th IEEE Asian Test Symposium : November 21–24, 2016, International Conference Center Hiroshima, Japan. [S. l.] : IEEE, 2016. (In press).

Varia

Raamatud

687. **Ubar, R.** Teadusemees. Mälestused. Tallinn : TTÜ kirjastus, 2011. 479, [2] lk.

Artiklid

1977

688. **Ubar, R.** Reisimuljeid Saksa DV-st // Antarktikast Saaremaani : [reisikirjad]. Tallinn : Eesti Raamat, 1977. Lk. 93–112.

1991

689. **Ubar, R.** R. Ubar about Estonia // IDA Kuriren (1991) Vecka 38, September. [1] s.

1992

690. **Ubar, R.** Balti Ülikoolide Sõprade Selts // Tehnikaülikool (1992) 18. dets., lk. 2.
691. **Ubar, R.** Ideat ovat pääomaamme : [Raimund Ubar] // Net (1992) no. 4, s. 20.

1993

692. ***Ubar, R.** Alma mater! Quo vadis? // Jaunais Inženieris (1993) nr. 4, 8. okt.
693. **Ubar, R.** Assotsiatsioon EUROCHIP avas ukse Tallinna Tehnikaülikoolile // Tehnikaülikool (1993) 17. märts, lk. 1–2.
694. **Ubar, R.** Department of Computer Engineering // Elektroonikaleht : Estonian electronics newsletter (1993) June, p. 18.
695. **Ubar, R.** Doktoritest ja professoritest // Tehnikaülikool (1993) 17. märts, lk. 7.
696. **Ubar, R.** Kas Eestil on vaja oma mikroelektroonikat? // Arvuti-maailm (1993) nr. 2, lk. 46–47.
697. **Ubar, R.** Kes on teaduste doktor? // Tehnikaülikool (1993) 28. jaan., lk. 1–3.
698. **Ubar, R.** Kultuuri funktsioon on resistance // Sirp (1993) 8. okt., lk. 3.
699. **Ubar, R.** New laboratory course for training "digital design and test" // Elektroonikaleht : Estonian electronics newsletter (1993) June, p. 19.
700. **Ubar, R.** Research in the field of digital test at the Tallinn Technical University // Elektroonikaleht : Estonian electronics newsletter (1993) June, pp. 16–17.
701. **Ubar, R.** Tehnikaülikool Eurochip'i liikmeks // Õhtuleht (1993) 5. märts, lk. 8.
702. **Ubar, R.** Ülemiste vanakesest Toompeal // Postimees (1993) 11. mai, lk. 2.
703. **Ubar, R.** Ülikooli aknad on õhtul pimedad, sest kõik ei suuda olla Diogenesed // Tehnikaülikool (1993) 19. okt., lk. 2–3.

1994

704. **Ubar, R.,** Martinson, H. Akadeemia hädad ja Eesti Teadusfond // Kultuurileht (1994) 6. mai, lk. 6.
705. **Ubar, R.,** Martinson, H. Akadeemia hädad ja Eesti Teadusfond // Õhtuleht (1994) 29. aprill, lk. 6.
706. **Ubar, R.** Akadeemilisest tagasisidest ja teaduseusust // Postimees (1994) 11. juuli, lk. 5.

707. Min, M., **Ubar, R.** Balti elektroonikakonverents Tallinnas // Eesti Sõnumid (1994) 7. okt., lk. 6.
708. **Ubar, R.** Eesti vajab mikroelektroonikat // Äripäev (1994) 24. aug., lk. 13.
709. **Ubar, R.** Elektroonika ja arvutustehnika vabariiklikust sihtprogrammist // Arvutustehnika ja andmetöötlus (1994) nr. 1, lk. 1–6.
710. **Ubar, R.** Elektroonika kompetentsuskeskus Tallinna Tehnikaülikooli juures // Arvutustehnika ja andmetöötlus (1994) nr. 2, lk. 33–36 ; nr. 3, lk. 28–33.
711. ***Ubar, R.** Elektroonika kompetentsuskeskus Tallinna Tehnikaülikooli juures // Elektroonikaleht (1994) mai, lk. 2.
712. **Ubar, R.** Järestena tsivilisatsiooni hüvede trammis // Rahva Hääl (1994) 7. nov., lk. 8
713. **Ubar, R.** Kas Eesti kultuuri päästaks üksainus universitas? ehk Teaduse ja hariduse väärtustamisest Eestis // Postimees (1994) 21. nov., lk. 5.
714. **Ubar, R.** Professor Raimund Ubari ettekanne [audoktorite promotsioonil TTÜ Nõukogu pidulikult istungil 1. sept. 1993] // 75 aastat Tallinna Tehnikaülikooli. Tallinn : Tallinna Tehnikaülikool, 1994. lk. 106–109.
715. ***Ubar, R.** Rahvusvahelistest projektidest elektroonika kompetentsuskeskuses // Elektroonikaleht (1994) mai, lk. 5.
716. **Ubar, R.** Saateks // Elektroonikaleht (1994) mai, lk. 1.
717. Jõgi, M. Teaduse mitmekesisus on riigi rikkus : [vestlusringis Jüri Engelbrecht, **Raimund Ubar** ja Jüri Kivimäe] // Kultuurileht (1994) 2. det., lk. 6, 7.
718. **Ubar, R.** Tehnikateaduste tee Eestis // Eesti tulevikusuundumused. Tallinn : Eesti Teadlaste Liit, 1994. lk. 27–38.
719. **Ubar, R.** Tehnikateaduste tee Eestis // Horisont (1994) nr. 5, lk. 15–19.
720. **Ubar, R.** Tehnokultuuri võimalikkusest tänases Eestis : kas on võimalik jõuda kahe bussipiletiga kõrgtehnoloogilisse Euroopasse? // Kultuurileht (1994) 6. mai, lk. 6 ; 13. mai, lk. 6.

1995

721. **Ubar, R.** Eesti kõrgharidus ja teadus pankrotiohus? // Kultuuri-leht (1995) 20. jaan., lk. 6.
722. **Ubar, R.** Otstarbeka, õiglase ja efektiivse Eesti eest : (ettekannne Insenerikultuuri konverentsil) // Tehnikaülikool (1995) 23. jaan., lk. 3–5.
723. **Ubar, R.** Otstarbeka, õiglase ja tõhusa Eesti suunas ehk teaduse väärtustamisest Eestis // Insenerikultuur Eestis. 2. Tallinn : TTÜ, 1995. lk. 179–185.
724. **Ubar, R.** Reisikirjad võõrsilt // Horisont (1995) nr. 1, lk. 54–58 ; nr. 2, lk. 35–39 ; nr. 3, lk. 59–62 ; nr. 4, lk. 51–54 ; nr. 5, lk. 51–54 ; nr. 6, lk. 51–55.
725. **Ubar, R.** Saateks // Uurimistoetuse juhend ja vormid. [Tallinn], 1995. Lk. 1–2.
726. **Ubar, R.,** Engelbrecht, J., Mägi, V. Teadus ja tehnika ebalevas Eestis : [vestlusring] // Tehnika ja Tootmine (1995) nr. 1, lk. 33–37.
727. **Ubar, R.** Tehnikateaduste tee Eestis : ettekanne Eesti Teadlaste Liidu sümpoosionil "Eesti tulevikusuundumused" 14. aprillil 1994 TTÜs // Tallinna Tehnikaülikooli aastaraamat 1994. Tallinn : TTÜ Kirjastus, 1995. Lk. 127–140. (Tallinna Tehnikaülikooli aastaraamat ; 4).
728. **Ubar, R.** Tehnikaülikoolis tegutseb elektroonika kompetentsuskeskus // Eesti Päevaleht (1995) 13. nov., lk. 8.

1996

729. **Ubar, R.** Eesti Teadusfond vastutab grantide eest // Eesti Päevaleht (1996) 25. nov., lk. 6.
730. **Ubar, R.** Elektroonika kompetentsuskeskus avas ukse kasutajatele Tallinna Tehnikaülikoolis // Tallinna Ülikoolid (1996) 1. veebr., lk. 2–3.
731. **Ubar, R.** Elektroonika kompetentsuskeskusest Tallinna Tehnikaülikooli juures // Arvutustehnika ja andmetöötlus (1996) nr. 1, lk. 2–4.

732. **Ubar, R.** Elektroonika kompetentsuskeskus Tallinna Tehnikaülikoolis // Sõnumileht (1996) 13. veebr., lk. 17.
733. Min, M., Rang, T., **Ubar, R.** Elektroonika kui Eesti innovatsioonisüsteemi infrastruktuur // Eesti teadlaste kongress, 11.–15. augustini 1996. a. Tallinnas : ettekannete kokkuvõtted. Tallinn : Teaduste Akadeemia Kirjastus, 1996. Lk. 265.
734. **Ubar, R.** Kas Tehnikaülikoolis võiks olla mitu arvutuskeskust ehk mis saab elektroonika kompetentsuskeskusest? // Tehnikaülikool (1996) 18. dets., lk. 3–6.
735. Koort, M., **Ubar, R.** Kuidas grupp Tehnikaülikooli tudengeid Prantsusmaal elektroonikat õppimas käis // Tehnikaülikool (1996) 3. apr., lk. 4–5 ; 30. apr., lk. 5–8 ; 23. mai, lk. 4–6 ; 14. juuni, lk. 4–7.
736. **Ubar, R.** Teadusfondi Nõukogu teiselt esimehelt (1993–96) // Ülevaade Eesti Teadusfondi tegevusest 1990–96. Tallinn : Eesti Teadusfond, 1996. Lk. 24.
737. **Ubar, R.** Tehnikateaduste ekspertkomisjon // Ülevaade Eesti Teadusfondi tegevusest 1990–96. Tallinn : Eesti Teadusfond, 1996. Lk. 38–44.

1997

738. Pöldre, J., **Ubar, R.** Eestis valmis üliväike hiiglane // Uus Meedia : Eesti Päevalehe lisa (1997) 13. nov., lk. 6.
739. **Ubar, R.** Kes vastutab Eesti teaduse eest? // Postimees (1997) 19. dets., lk. 9.
740. **Ubar, R.** Mikroprotsessor Tehnikaülikoolist transistori 50. sünnipäevaks // Horisont (1997) nr. 8, lk. 10–11.
741. **Ubar, R.** Rahvusvaheline konverents ja magistrikraadid // Tehnikaülikool (1997) 1. dets., lk. 3.
742. **Ubar, R.** Ühest kirjutamata jäänud aruandest ehk kes koordineeriks ülikoolis interdistsiplinaarsust // Tehnikaülikool (1997) 18. dets., lk. 4–6.
743. **Ubar, R.** Ülikoolide saatusest teabeühiskonnas // Postimees (1997) 24. mai, lk. 7.

1998

744. Arvamusi akadeemikutelt : [**Raimund-Johannes Ubar**] // Eesti Teaduste Akadeemia aastaraamat = Annales Academiae Scientiarum Estonicae 1997. Tallinn : Eesti Teaduste Akadeemia. 1998. Lk. 142–143. (Eesti Teaduste Akadeemia aastaraamat ; III).
745. **Ubar, R.** Eesti mikroelektroonika osaleb maailma virtuaalses kaubamajas // Uus Meedia : Eesti Päevalehe lisa (1998) 12. veebr., lk. 6.
746. **Ubar, R.** Elektroonikadisaini uued paradigmad // A & A (1998) nr. 5, lk. 5–10.
747. **Ubar, R.** Innovatsiooni võimalikkusest Eestis // Postimees (1998) 9. apr., lk. 9.
748. **Ubar, R.** Inseneriharidus mikroelektroonika ajastul // Tehnikaülikool (1998) 16. nov., lk. 6.
749. **Ubar, R.** Kes vastutab Eesti teaduse eest? // Tallinna Ülikoolid (1998) nr. 1, lk. 8–9.
750. **Ubar, R.** Pöidlasuurune hiiglane // Sõnumileht (1998) 1. märts, lk. 8.
751. **Ubar, R.** Salajane teadus Eestis // Tallinna Ülikoolid (1998) nr. 2, lk. 38–39.
752. **Ubar, R.** Suure eksperimendi ootel // Tehnikaülikool (1998) 19. jaan., lk. 1, 3.
753. **Ubar, R.** Teaduses sünnivad maailmarekordid // Eesti Päevaleht (1998) 28. jaan., lk. 10.
754. **Ubar, R.** Teadus hämaratel kõrvaltänavatel // Postimees (1998) 14. märts, lk. 7.
755. **Ubar, R.** Tsivilisatsioon ei tea, kuhu ta edasi tormab // Tallinna Ülikoolid (1998) nr. 3, lk. 21–23.
756. **Ubar, R.** Vaba semester Prantsusmaal // Tehnikaülikool (1998) 19. veebr., lk. 6–7 ; 9. märts, lk. 8–9 ; 23. märts, lk. 6–7 ; 13. apr., lk. 6–7 ; 27. apr., lk. 4–5 ; 11. mai, lk. 4–5.
757. **Ubar, R.** Virtuaalse labori lugu : (case story) // Tehnikaülikool (1998) 31. aug., lk. 2–3.

1999

758. Arvamusi akadeemikutelt : [**Raimund-Johannes Ubar**] // Eesti Teaduste Akadeemia aastaraamat = Annales Academiae Scientiarum Estonicae 1998. Tallinn, 1999. Lk. 162–164. (Eesti Teaduste Akadeemia aastaraamat ; IV).
759. **Ubar, R.** Eesti Vabariigi 1999. aasta tehnikateaduste [R. Ubarile antud] aastapreemia tagamaadest // Tehnikaülikool (1999) 5. apr., lk. 4–5.
760. **Ubar, R.** Elektroonikatööstuse 50 miljonit // Luup (1999) nr. 1, lk. 23–25.
761. Hansen, R. Järgmine sajand on teadlase nägu : [arvamust avaldavad Jüri Engelbrecht, **Raimund Ubar** jt.] // Eesti Päevaleht (1999) 18. dets., lk. 18.
762. **Ubar, R.** Lapik maa ja eestlased : Euroopa esinduskonverentsil DATE'99 [Design Automation and Test in Europe] Münchenis // Tehnikaülikool (1999) 5. apr., lk. 4.
763. **Ubar, R.** Mõtted TTÜ arengukava koostamise puhul // Tehnikaülikool (1999) 17. mai, lk. 5–8.
764. **Ubar, R.** Teaduspreemia tehnikateaduste alal töö "Uued meetodid digitaalsüsteemide disaini ja diagnostika valdkonnas" eest // Eesti Vabariigi teaduspreemiad 1999. Tallinn : Teaduste Akadeemia Kirjastus, 1999. Lk. 24–31.
765. **Ubar, R.** Tollimaks tegi õpperaamatu hirmkalliks // Eesti Päevaleht (1999) 6. dets., lk. 2.
766. **Ubar, R.** Uued meetodid digitaalsüsteemide disaini ja diagnostika valdkonnas : kommentaar Eesti Vabariigi teaduse aastapreemia pälvinud tööle // Tallinna Tehnikaülikooli aastaraamat 1998. Tallinn : TTÜ kirjastus, 1999. Lk. 142–145. (Tallinna Tehnikaülikooli aastaraamat ; 8).
767. **Убар, Р.** Завод на конторском столе / сокращенный перевод из Luup T. Теппе // Эстония-М (1999) 8. февр., с. 6.

2000

768. **Ubar, R.** Kihiline kõrgharidus : riigiülikoolide reformimisel tuleks õppida eraülikoolide kogemustest // Luup (2000) nr. 7, lk. 18–20.

769. **Ubar, R.** "Kihilisest" kõrgharidusest ehk õppemaksust ja ülikoolide finantseerimisest // Tehnikaülikool (2000) 3. apr, lk. 2–3.
770. **Ubar, R.-J.** Mõtteid tehnikahariduslikust olukorrast Eestis // Eesti Teaduste Akadeemia aastaraamat = Annales Academiae Scientiarum Estonicae 1999. Tallinn : Teaduste Akadeemia Kirjastus, 2000. Lk. 169–172. (Eesti Teaduste Akadeemia aastaraamat ; V).

2001

771. Aarna, O., Lille, Ü., Saarma, M., Tamm, B., **Ubar, R.-J.** jt. Avalik kiri Eesti elektrist : [Eesti elektrijaamade erastamisest NRG-le : Eesti Teaduste Akadeemia 36 akadeemiku pöördumine] // Postimees (2001) 14. juuni, lk. 24.
772. **Ubar, R.** Kihiline kõrgharidus // Tallinna Tehnikaülikooli aastaraamat 2000. Tallinn : TTÜ kirjastus, 2001. Lk. 281–284. (Tallinna Tehnikaülikooli aastaraamat ; 10).
773. **Ubar, R.-J.** Mõtteid kõrgharidus- ja teaduspoliitilisest olukorrast Eestis // Eesti Teaduste Akadeemia aastaraamat = Annales Academiae Scientiarum Estonicae 2000. Tallinn : Eesti Teaduste Akadeemia, 2001. Lk. 135–139. (Eesti Teaduste Akadeemia aastaraamat ; VI).

2002

774. **Ubar, R.** Digitaalsüsteemide diagnostika Tallinna Tehnikaülikoolis // Tehnikateadused. Tallinn : Eesti Teaduste Akadeemia, 2002. Lk. 107–113. (Teadusmõte Eestis ; 1).
775. **Ubar, R.** Iseenesest ei teki midagi : [kommentaar Ü. Niinemetsa artiklile "Et noored tuleksid ja jääksid"] // Postimees (2002) 2. nov., lk. 9.
776. **Ubar, R.** Lühinägelik rahastamislahendus : [Eesti valitsus võtmas suunda projektipõhisele investeerimisele] // Postimees (2002) 17. mai, lk. 11.
777. **Ubar, R.** Ülikoolid akadeemilise kapitalismi tõmbetuules // Akadeemia (2002) nr. 4, lk. 675–690.

2003

778. **Ubar, R.** Lühinägelik rahastamislahendus // Tallinna Tehnikaülikooli aastaraamat 2002. Tallinn : TTÜ kirjastus, 2003. Lk. 125–127. (Tallinna Tehnikaülikooli aastaraamat ; 12).
779. **Ubar, R.** Mõtteid koostöö võimalikkusest Ida-Lääne piiril // *Mente et Manu* (2003) 20. okt., lk. 2.
780. **Ubar, R.** Ülikoolid akadeemilise kapitalismi tõmbetuules : akadeemiline loeng 17. detsembril 2001 TTÜs // Tallinna Tehnikaülikooli aastaraamat 2001. Tallinn : TTÜ kirjastus, 2003. Lk. 328–339. (Tallinna Tehnikaülikooli aastaraamat ; 11).

2005

781. **Ubar, R.** 10. Euroopa Testisümposion Tallinnas : reklaam // *Äripäev* (2005), 19. apr., lk. 31.
782. Arro, I., Kaljurand, M., Kallavus, U., Kübarsepp, J., Lille, Ü., Lopp, M., Mellikov, E., Min, M., Rang, T., Rüstern, E., Taklaja, A., Tamm, T., Tammet, T., Tepandi, J., **Ubar, R.-J.**, Öpik, A. Pöördumine Haridus- ja Teadusministri ning Riigikogu kultuurikomisjoni esimehe poole : [doktorikoolide probleemist] // *Mente et Manu* (2005) 18. mai, lk. 1.

2006

783. **Ubar, R.**, Kruus, M., Rang, T. Electronics design and test // *Public service review : European Union* (2007) iss. 13, pp. 52–53.
784. Arro, I., Kaljurand, M., Kallavus, U., Kübarsepp, J., Lille, Ü., Lopp, M., Mellikov, E., Min, M., Rang, T., Rüstern, E., Taklaja, A., Tamm, T., Tammet, T., Tepandi, J., **Ubar, R.-J.**, Öpik, A. Pöördumine Haridus- ja Teadusministri ning Riigikogu kultuurikomisjoni esimehe poole : [doktorikoolide probleemist] // Tallinna Tehnikaülikooli aastaraamat 2005. Tallinn : TTÜ kirjastus, 2006. Lk. 430–431. (Tallinna Tehnikaülikooli aastaraamat ; 13).
785. **Ubar, R.** Teaduspublikatsioonidest ja tsiteerimisest // *Eesti Teaduste Akadeemia aastaraamat = Annales Academiae Scientiarum Estonicae* 2005. Tallinn : Eesti Teaduste Akadeemia, 2006. Lk. 200–204. (Eesti Teaduste Akadeemia aastaraamat ; XI).

786. **Ubar, R.-J.** Tehissüsteemide veakindlusest : [TTÜ arvutitehnika instituudi teadustöödest] // Horisont (2006) nr. 2, lk. 64–69.
787. Kruus, M., **Ubar, R.** Success story of the Computer Engineering Department at the Tallinn University of Technology in EU projects // The parliament : European politics and policy magazine (2006) iss. 234, p. 33.

2008

788. Gordon, B., Velmre, E., Einer, L., Tamm, U., Meister, A., Korsen, V., Märten, O., Parve, T., **Ubar, R.**, Min, M. Infotehnoloogia teaduskond // Leiutajaid ja leiutisi Tallinna Tehnikaülikoolis 1922–2007. Tallinn : Tallinna Tehnikaülikooli Kirjastus, 2008. Lk. 34–47.
789. Jervan, G., Ellervee, P., **Ubar, R.** Keerukate arvutisüsteemide uurimine Tallinna Tehnikaülikoolis // Tallinna Tehnikaülikooli aastaraamat 2007. Tallinn : TTÜ kirjastus, 2008. Lk. 42–60. (Tallinna Tehnikaülikooli aastaraamat ; 15).
790. **Ubar, R.** Kõrgharidus on võime näha puude taga metsa : [kõne TTÜ 90. aastapäeva pidulikul koosolekul 17. sept. 2008 TTÜ aulas] // Mente et Manu (2008) 26. sept., lk. 3.
791. **Ubar, R.** Teaduse mõõtmisest, hindamisest ja auhindamisest // Tallinna Tehnikaülikooli aastaraamat 2007. Tallinn : TTÜ kirjastus, 2008. Lk. 17–24. (Tallinna Tehnikaülikooli aastaraamat ; 15).
792. Valik arvamusi läbi aastate : [arvamused ka TTÜga seotud akadeemikutelt: Rein Küttner, Anto Raukas, Mart Saarma, Boris Tamm, Enn Tõugu, **Raimund-Johannes Ubar**] / [koostanud] A.-E. Kaasik // Akadeemia (2008) nr. 10, lk. 2180–2184.

2009

793. **Ubar, R.-J.** Akadeemik Raimund-Johannes Ubari peokõne "Kõrgharidus on võime näha puude taga metsa" : [Tallinna Tehnikaülikooli 90. aastapäeva pidulikul koosolekul 17. septembril 2008 TTÜ aulas] // Tallinna Tehnikaülikooli aastaraamat 2008. Tallinn : TTÜ kirjastus, 2009. Lk. 138–142. (Tallinna Tehnikaülikooli aastaraamat ; 16).

794. **Ubar, R.-J.**, Fridolin, I., Min, M. Eesti teaduse tippkeskus info- tehnoloogia teaduskonda // Tallinna Tehnikaülikooli aastaraamat 2008. Tallinn : TTÜ kirjastus, 2009. Lk. 19–26. (Tallinna Tehnikaülikooli aastaraamat ; 16).
795. **Ubar, R.-J.** Kõrgharidus on võime näha puude taga metsa : [kõne TTÜ 90. aastapäeva aktusel 17. septembril 2008 TTÜ aulas] // Tallinna Tehnikaülikool 90 : [artiklikogumik]. Tallinn : TTÜ kirjastus, 2009. Lk. 50–55.
796. **Ubar, R.**, Jervan, G. Missioonikriitiliste sardsüsteemide arendamise nimel : [TTÜ integreeritud elektroonikasüsteemide ja biomeditsiinitehnika tippkeskusest CEBE : intervjuu] // Mente et Manu (2009) 30. jaan., lk. 1, 3 ; 16. veebr., lk. 5.

2010

797. **Ubar, R.- J.** Kuidas fookustada korraga kaugemale ja lähedale, ehk, Kuidas ülikool saaks paremini teenida ühiskonda // Tallinna Tehnikaülikooli aastaraamat 2009. Tallinn : TTÜ kirjastus, 2010. Lk. 13–15. (Tallinna Tehnikaülikooli aastaraamat ; 17).
798. **Ubar, R.** Kuidas ülikool saaks paremini ühiskonda teenida // Postimees (2010) 16. märts, lk. 13.
799. **Ubar, R.** Kõrgharidus mitme tule all // Mente et Manu (2010) 5. nov, lk. 5.

2011

800. **Ubar, R.** Dependable Embedded Systems Research at Tallinn University of Technology // Public service review : European science and technology (2011) iss. 10, p. 118.
801. **Ubar, R.** A Dependable Model // Public service review : European science and technology (2011) iss. 10, p. 119.
802. **Ubar, R.** Inseneride ärkamisaeg // Postimees (2011) 13. juuli, lk. 10.
803. **Ubar, R.-J.** Inseneri ja tehnoloogia võidujooksust nanomeeterdistantil ehk tehnoloogia valitsemisest ja usaldamisest : akadeemiline ettekanne 10. novembril 2010 Eesti Teaduste Akadeemias // Tallinna Tehnikaülikooli aastaraamat 2010. [Tallinn] :

- TTÜ kirjastus, 2011. Lk. 249–260. (Tallinna Tehnikaülikooli aastaraamat ; 18).
804. **Ubar, R.** Insener projekteerib usaldust // Arvutimaailm (2011) nr. 7/8, lk. 8–9.
805. **Ubar, R.-J.** Integreeritud elektroonikasüsteemide ja biomeditsiinitehnika tippkeskus CEBE // Sihtasutus Archimedes aastaraamat 2010. Tallinn ; Tartu : Archimedes, 2011. Lk. 68–69.
806. **Ubar, R.-J.** Integreeritud elektroonikasüsteemide ja biomeditsiinitehnika tippkeskus CEBE // Tallinna Tehnikaülikooli aastaraamat 2010. [Tallinn] : TTÜ kirjastus, 2011. Lk. 29–40. (Tallinna Tehnikaülikooli aastaraamat ; 18).
807. **Ubar, R.-J.** Jooksujalu : [intervjuu] / intervj. R. Veskimäe // Põline partituur : intervjuud akadeemikutega. Tallinn : Reves Grupp, 2011. Lk. 81–104.
808. **Ubar, R.** Kolm tiiru ümber heinakuhja? : [loengupidamisest ja õpetamisest] // Õpetajate Leht (2011) 20. mai, lk. 7.
809. Raun, A. Milline on tuleviku ülikool? : [ennustavad TTÜ professor **Raimund Ubar** jt.] // Postimees (2011) 12. dets., lk. 22–23.
810. **Ubar, R.** Sünergiline teaduskeskus : integreeritud elektroonikasüsteemide ja biomeditsiinitehnika tippkeskus CEBE // Mente et Manu (2011) 25. märts, lk. 2, 5.
811. **Ubar, R.-J.** Tehnoloogia usaldamisest // Horisont (2011) nr. 5, lk. 10–19.
812. Kello, K. Vahespurt nanomeeterdistsantsil : [TTÜ arvutitehnika ja -diagnostika professori akadeemik **Raimund Ubari** mõtete põhjal] // Õpetajate Leht (2011) 13. mai, lk. 7.

2012

813. **Ubar, R.-J.** Eestilt Euroopale : [Euroopa nanotehnika foorumil osales Eestist Raamprogrammi FP7 projekt DIAMOND, mida juhib TTÜ arvutitehnika instituudi professor Jaan Raik] // Mente et Manu (2012) dets., lk. 8.
814. **Ubar, R.** Integreeritud elektroonikasüsteemide ja biomeditsiinitehnika tippkeskus // Eesti Päevaleht (2012) 14. aug., Eesti teaduse tippkeskused, lk. 3.

815. **Ubar, R.-J.** Quo vadis, tehnikakõrgharidus? : [kõne inseneride päeva tähistamisel Eesti Inseneride Liidus 9. detsembril 2011 Eesti Teaduste Akadeemia saalis Toompeal] // Tallinna Tehnikaülikooli aastaraamat 2011. [Tallinn] : TTÜ kirjastus, 2012. Lk. 296–307. (Tallinna Tehnikaülikooli aastaraamat ; 19).
816. **Убар, Р.** Раймунд Убар : ученые делают свое дело, политики – свою // Босс (2012) № 11, с. 57–[58].

2013

817. Hazak, G., **Ubar, R.**, Kattel, R. Rektor Andres Keevallik saab 24. veebruaril 70aastaseks // *Mente et Manu* (2013) veebr., lk. 16.
818. **Ubar, R.** Tippteadus ja ülikool // *Teaduskultuur*. Tallinn : Eesti Teaduste Akadeemia, 2013. Lk. 46–53. (*Teadusmõte Eestis* ; 8).

2014

819. **Ubar, R.** Akadeemilisest vabadusest ja riisiterast // Tallinna Tehnikaülikooli aastaraamat 2013. Tallinn : TTÜ Kirjastus, 2014. Lk. 11–21. (Tallinna Tehnikaülikooli aastaraamat ; 21).
820. **Ubar, R.** Aukartus teaduse ees : [essee] // *Sirp* (2014) 21. nov., lk. 3–5.
821. **Ubar, R.** Mida peaks Eesti teaduspoliitikas reformima? // Eesti Teaduste Akadeemia aastaraamat = *Annales academiae scientarum Estonicae* 2013. Tallinn : Teaduste Akadeemia Kirjastus, 2014. Lk. 265–273. (Eesti Teaduste Akadeemia aastaraamat ; XIX).
822. **Ubar, R.** Mida peaks teaduspoliitikas reformima? : kui hindamisel jääb puudu kompetentsusest, on bibliomeetria see faktor, mis alati kõneleb täiel häälel ja vastuvaidlematult // *Sirp* (2014) 25. apr., lk. 34–35.
823. **Ubar, R.** Tippteadus ja ülikool // *Mente et Manu* (2014) nov./dets., lk. 11–15.

2015

824. **Ubar, R.** 20 aastat maailma testiteaduse tippkonkurentsist // *Mente et Manu* (2015) juuni, lk. 12–13.

2016

825. **Ubar, R.** Kas oleme õigel teel? // Sirp (2016) 19. veebr., lk. 10–11.
826. **Ubar, R.** Teaduspreemia laureaadi sõnavõtt : [teaduspreemiate üleandmisel] // Eesti Vabariigi preemiad 2016. Tallinn : Teaduste Akadeemia Kirjastus, 2016. Lk. 20–21.

Juhendatud doktoritööd

827. Эвартсон, Т. Исследование и разработка методов управления поиском дефектов в цифровых системах. Таллинн : Академия наук ЭССР, 1986. 164 л.
828. Raik, J. Hierarchical test generation for digital circuits represented by Decision Diagrams : thesis on informatics and system engineering. Tallinn : TTU Press, 2001. 108, [15] p. (Theses of Tallinn Technical University. C, Thesis on informatics and system engineering ; 8).
829. Brik, M. Investigation and development of test generation methods for control part of digital systems. Tallinn : TTU Press, 2002. 159 p. (Theses of Tallinn Technical University. C, Thesis on informatics and system engineering ; 10).
830. Jutman, A. Selected issues of modeling, verification and testing of digital systems. Tallinn : TUT Press, 2004. 95, [1] p. (Theses of Tallinn University of Technology. C, Thesis on informatics and system engineering ; 17).
831. Ivask, E. Digital test in WEB-based environment. Tallinn : TUT Press, 2006. 111 p. (Theses of Tallinn University of Technology. C, Thesis on informatics and system engineering ; 29).
832. Orasson, E. Hybrid built-in self-test : methods and tools for analysis and optimization of BIST = Sisseehitatud hübriidne isetestimine : meetodid ja vahendid analüüsiks ning optimeerimiseks. Tallinn : TUT Press, 2007. [18], 116 p. (Theses of Tallinn University of Technology. C, Thesis on information and system engineering ; 35).
833. Jenihhin, M. Simulation-based hardware verification with high-level decision diagrams = Simuleerimisel põhinev riistvara verifitseerimine kõrgtaseme otsustusdiagrammidel. Tallinn : TUT Press, 2008. 137 p. (Theses of Tallinn University of Techno-

- logy. C, Thesis on informatics and system engineering = [Tallinna Tehnikaülikooli väitekirjad]. C, Informaatika ja süsteemitehnika ; 42). Kaasjuhendaja Jaan Raik.
834. Devadze, S. Fault simulation of digital systems = Digitaalsüsteemide rikete simuleerimine. Tallinn : TUT Press, 2009. XIX, 111 p. (Theses of Tallinn University of Technology. C, Thesis on informatics and system engineering ; 46). Kaasjuhendaja Peeter Ellervee.
835. Kruus, H. Optimization of built-in self-test in digital systems = Sisseehitatud enesetestimise optimeerimine digitaalsüsteemides. Tallinn : TUT Press, 2011. 161 p. (Theses of Tallinn University of Technology. C, Thesis on informatics and system engineering ; 66).
836. Karputkin, A. Formal verification and error correction on high-level decision diagrams = Formaalne verifitseerimine ja vigade parandamine kõrgtasemelistel otsustusdiagrammidel. Tallinn : TUT Press, 2012. 126 p. (Theses of Tallinn University of Technology. C, Thesis on informatics and system engineering ; 76). Kaasjuhendajad Jaan Raik, Mati Tombak.
837. Tšertov, A. System modeling for processor-centric test automation = Süsteemide modelleerimine protsessorikesksete testprogrammide sünteesi automatiseerimiseks. Tallinn : Tallinn University of Technology Press, 2012. 146 p. Theses of Tallinn University of Technology. C, Thesis on informatics and system engineering ; 70). Kaasjuhendaja Artur Jutman.
838. Kostin, S. Self-diagnosis in digital systems = Isediagnoosivad digitaalsüsteemid. Tallinn : TUT Press, 2012. 158 p. (Theses of Tallinn University of Technology. C, Thesis on informatics and system engineering = [Tallinna Tehnikaülikooli väitekirjad]. C, Informaatika ja süsteemitehnika ; 71).
839. Gorev, M. At-speed testing and test quality evaluation for high-performance pipelined systems Töökiirusel testimine ja testi kvaliteedi hindamine kõrgjõudlus-konveierarhitektuuriga süsteemidele. Tallinn : TUT Press, 2015. 155 p. (Theses of Tallinn University of Technology. C, Thesis on informatics and system engineering = [Tallinna Tehnikaülikooli väitekirjad]. C, Informaatika ja süsteemitehnika ; 109). Kaasjuhendaja Peeter Ellervee.

Personaalia

840. **Raimund Ubar** – 50 // Tehnikaülikool (1992) 22. jaan., lk. 5.
841. **Raimund-Johannes Ubar** – Eesti TA akadeemik : [elulooandmeid] // Arvutimaailm (1993) nr. 3, lk. 62.
842. Vastab tehnikateadlane **Raimund-Johannes Ubar** : intervjuu / intervj. R. Veskimäe // Horisont (1993) nr. 6, lk. 32–33.
843. **Raimund-Johannes Ubar** // Eesti Teaduste Akadeemia liikmeskond 1938–1998. Tallinn, 1998. Lk. 130–131. (Eesti Teaduste Akadeemia liikmeskond ; 2).
844. **Ubar, Raimund-Johannes** // EE : Eesti entsüklopeedia. 10, Türi–y. Tallinn : Eesti Entsüklopeediakirjastus, 1998. Lk. 13.
845. Informaatikute aeg : **Raimund-Johannes Ubar** 58 // Eesti Päevaleht (1999) 16. dets., lk. 8.
846. Riik jagab teaduspreemiaid : kaheksale riigi teaduspreemiale kandideerib sel aastal kolmkümmend kaks tööd : [kandideerivate autorite ja tööde loetelu, teiste seas ka **R.-J. Ubar**] // Eesti Päevaleht (1999) 20. jaan., lk. 7.
847. **Ubar, Raimund-Johannes** // EE : Eesti entsüklopeedia. 14, Eesti elulood. Tallinn : Eesti Entsüklopeediakirjastus, 2000. Lk. 562.
848. Aarna, O. **Raimund Ubar** 60 // Proceedings of the Estonian Academy of Sciences. Engineering = Eesti Teaduste Akadeemia toimetised. Tehnikateadused (2001) vol. 7, 4, p. 356–357.
849. **Raimund-Johannes Ubar** // Eestile mõeldes : Vabariigi Presidendi Akadeemiline Nõukogu 1994–2001. Lisa 2, Vabariigi Presidendi Akadeemilise Nõukogu liikmete lühielulood. Tallinn : Teaduste Akadeemia Kirjastus, 2001. Lk. 167.
850. **Raimund-Johannes Ubar** 60 // Mente et Manu (2001) 18. dets., lk. 3.
851. Mõtus, L., Aarna, O., **Ubar, R.** Kolm akadeemikut – ühe rühma poisid : [vestlus] / jutuotsad tõmbas kokku R. Veskimäe // Horisont (2001) nr. 1, lk. 4–9.
852. **Ubar, Raimund Johannes** // 2000 outstanding scientists of the 21st century. Cambridge (England) : International Biographical Centre, 2002. P. 375.
853. The results of research on digital systems design and tests in the Tallinn Technical University have won International recognition :

- [ka **Raimund Ubarist**] // Baltic R&D systems in transition : experiences and future prospects. Riga : Zinatne, [2003]. P. 47.
854. Akadeemiauuriija-professorid: [ka **Raimund-Johannes Ubar**] // Eesti Teaduste Akadeemia aastaraamat = Annales Academiae Scientiarum Estonicae 2005. Tallinn : Eesti Teaduste Akadeemia, 2006. Lk. 19. (Eesti Teaduste Akadeemia aastaraamat ; XI).
855. Research professor of the Academy : [**Raimund-Johannes Ubar** also] // Estonian Academy of Sciences year book = Annales Academiae Scientiarum Estonicae. Tallinn : Estonian Academy of Sciences, 2006. P. 20. (Estonian Academy of Sciences year book ; XI)
856. Mõtus, L., Aarna, O., **Ubar, R.** Kolm akadeemikut – ühe rühma poisid : [vestlus] / [üles kirjutanud] R. Veskimäe // Põline partituur : Eesti teadlased horisondil. Tallinn : Reves Grupp, 2007. Lk. 142–150.
857. **Raimund-Johannes Ubar** // Tallinna Tehnikaülikooli professorid läbi aegade : [professorite elulood]. Tallinn : TTÜ kirjastus, 2008. Lk. 466–468.
858. Maidla, M. Akadeemik **Raimund-Johannes Ubar**, tagurpidisaltoga arvutiteadlane // Kultuuri KesKus (2010) dets., lk. 48–49.
859. Veskimäe, R. Minevik – see oled sa ise : [**R. Ubari** mälestusteraamatust] // Horisont (2012) nr. 3, lk. 59.
860. Pöldre, J. **Raimund Ubar**, teadusemees // Sirp (2012) 10. veebr., lk. 24.
861. Soomere, T. Olla tippteadlane ja prohvet korraga : kõne akadeemik **Raimund Ubari** 70. sünnipäevapeol tema mälestusteraamatu "Teadusemees" esitlusel 16. [detsembril] 2011 TTÜs // Tallinna Tehnikaülikooli aastaraamat 2011. [Tallinn] : TTÜ kirjastus, 2012. Lk. 343–346. (Tallinna Tehnikaülikooli aastaraamat ; 19).
862. Akadeemik **Raimund-Johannes Ubar** 70 // Eesti Teaduste Akadeemia aastaraamat = Annales academiae scientiarum Estonicae 2011. Tallinn : Eesti Teaduste Akadeemia, 2012. Lk. 98–99. (Eesti Teaduste Akadeemia aastaraamat ; XVII).
863. Member of Academy **Raimund-Johannes Ubar** 70 // Estonian Academy of Sciences year book 2011. Tallinn : Eesti Teaduste

- Akadeemia, 2012. P. 82–83. (Estonian Academy of Sciences year book ; XVII).
864. **Raimund-Johannes Ubar** esitles 70. sünnipäeval mälestuste-
raamatut : ["Teadusemees"] // *Mente et Manu* (2012) 13. jaan.,
lk. 2.
865. **Ubar, Raimund-Johannes** // Eesti teaduse biograafiline leksi-
kon. 4. köide, Sar-Y. Lisa. [Võrguteavik]. [Tallinn, 2013]. Lk. 902–
903.
866. Akadeemik **Raimund-Johannes Ubar**, tagurpidisaltoga arvu-
titeadlane / [koostanud M. Maidla] // *Teaduste Akadeemia –
Eesti kollektiivne aju : 75 aastat – 75 akadeemikut*. Tallinn :
INCORP Holding, 2014. Lk. 347–355.
867. Kressa, K. Kes on akadeemikud? Hulle teadlasi nende seast nal-
jalt ei leia // *Laupäev* (2014) 18. okt., lk. 28–29.
868. Nikolai Alumäe medal **Raimund Ubarile** // *Elektriala* (2014)
nr. 1, lk. 31.
869. Arvutisüsteemide katsetamise ja diagnostika teerajaja **Raimund
Ubar** // *Sirp* (2016) 19. veebr., lk. 11.
870. Riik tunnustas teadlasi : [EV teaduspreemiad pälvisid ka **Rai-
mund-Johannes Ubar**, Tõnis Kanger, Maarja Kruusmaa ja
Tiina Randma-Liiv] // *Eesti Loodus* (2016) nr. 3, lk. 6.
871. Viisteist teadlast sai riigi teaduspreemia : [TTÜst said preemia
Raimund-Johannes Ubar, Tõnis Kanger, Maarja Kruusmaa ja
Tiina Randma-Liiv] // *Horisont* (2016) nr. 2, lk. 6–7.
872. **Ubar, R.** Teaduspreemia pikaajalise tulemusliku teadus- ja aren-
dustöö eest : Raimund Ubar // *Eesti Vabariigi preemiad 2016*.
Tallinn : Teaduste Akadeemia Kirjastus, 2016. Lk. 34–61.
873. Teder, M. Riiklikud teaduspreemiad saavad Ülo Lepik ja **Rai-
mund-Johannes Ubar** // *Postimees* (2016) 11. veebr. URL
[http://www.postimees.ee/3579443/riiklikud-teaduspreemiad-
saavad-ulo-lepik-ja-ramund-johannes-ubar](http://www.postimees.ee/3579443/riiklikud-teaduspreemiad-saavad-ulo-lepik-ja-ramund-johannes-ubar)

Nimeregister

- Aarna, Margit 307, 308, 369, 386–388, 429, 482, 551, 552, 650
- Aarna, Olav 771, 848, 851, 856
- Ajaots, Maido 195, 196
- Alango, Villem 134, 148
(vt ka Аланго, Виллем)
- Aleksejev, Igor 468, 469, 474, 496, 498, 523, 524, 540, 553, 568, 663
- Aleksejev, Jevgeni 315, 465
- Al-Hashimi, Bashir M. 426
- Amblard, Paul 192
- Annus, Paul 611
- Arro, Ilmar 782, 784
- Astola, Jaako 587, 605
- Bachmann, Maie 623
- Balaž, Marcel 439
- Baranov, Samary 583
- Bartsch, Günter 643
- Bengtsson, Tomas 406, 420, 444, 459, 466, 467, 526
- Benso, Alfredo 207, 214
- Bleeker, Harry 179
- Blyzniuk, Mikola 265, 276–278, 309
- Bochmann, Dieter 4
- Boiko, Nikolai 451
- Bolzani Poehls, Leticia M. 636, 653, 661, 673, 680, 682
- Bombieri, Nicola 601
- Borejko, Tomasz 450, 452, 453
- Borrione, Dominique 229, 230, 234, 245, 247, 258, 266
- Brik, Marina 184, 202, 204, 206, 215, 220, 231, 260, 275, 279, 300, 316, 331, 332, 342, 385–387, 393, 411, 459, 513, 552, 596, 611, 613, 659, 660, 829
- Buldass, Ahto 172, 173, 178
- Cibakova, Tatiana 265, 276–278, 294, 295, 322, 325
- Copetti, Thiago S. 653, 661, 673, 680, 682
- Courtois, Bernard 192
- De Jong, Frans 179
- Devadze, Sergei 330, 338, 343, 344, 356, 423, 458, 464, 475, 476, 489–491, 494, 510, 515, 520, 540, 544, 545, 547, 553, 561, 562, 566–569, 577, 581, 584, 591, 592, 597, 607–609, 611, 627, 632, 646, 647, 650, 662, 666, 667, 674, 834
- Diener, Karl-Heinz 250, 269, 288, 313, 317, 323–325, 328, 360
- Drabkova, Jindra 541
- Drenkhan, Taavi 620
- Dušina, Julia 183
(vt ka Душина, Юлия)
- Einer, Lauri 788
- Eles, Petru 255, 359, 367, 408, 437, 470

- Ellervee, Peeter 383, 384, 430, 455, 456, 477, 481, 504, 510, 511, 522, 593, 606, 611, 632, 637, 667, 789, 834, 839
- Elst, Günter 250, 269, 288, 328, 360 (vt ka ЭЛСТ, Гюнтер)
- Engelbrecht, Jüri 717, 726, 761
- Evaratson, Teet 326, 329, 335, 387, 454, 479, 482, 506, 551, 613, 619 (vt ka ЭВАРТСОН, ТЭЭТ)
- Ferreira, Jose Martins 547
- Fischerova, Maria 295, 322
- Fomina, Jelena 411
- Fridolin, Ivo 535, 554, 576, 630, 794
- Fujiwara, Hideo 531, 556, 557, 585, 586, 610, 621
- Fummi, Franko 485, 499, 575, 601, 616
- Gaudesi, Marco 648, 649, 682
- Glesner, Manfred 192, 292, 323
- Gordon, Boris 788
- Gorev, Maksim 611, 632, 637, 639, 645, 658, 662, 666, 667, 839
- Gorjachev, Ruslan 356
- Govind, Vineeth 399, 442, 443, 445, 471, 492, 493, 505, 538, 582
- Gramatova, Elena 265, 276–278, 288, 294, 295, 313, 317, 322, 324, 325, 365, 380, 419, 431, 432, 438, 439
- Guarnieri, Valerio 601, 626
- Guglielmo, Giuseppe Di 485, 499, 575, 616
- Hahanov, Vladimir 334, 346, 350, 353, 400
- Hansen, Regina 761
- Hantson, Hanno 575, 601, 616, 617, 626, 633, 643
- Hazak, Gabriel 817
- Heinlaid, Jaanus 221, 301
- Henke, Karsten 473, 527, 579
- Hinrikus, Hiie 623
- Hollstein, Thomas 192, 292, 323, 324, 606
- Hristov, Marin 365
- Hyduke, Stan 346
- Indus, Viljar 614, 619
- Instenberg, Martin 515
- Ivanov, Dmitri 382, 425
- Ivask, Eero 176, 201, 223, 250, 269, 272, 273, 300, 302, 313, 316, 317, 324, 325, 328, 331, 332, 342, 360, 369, 385, 393, 398, 404, 457, 514, 529, 530, 561, 562, 566, 567, 592, 831
- Jasnetski, Artjom 654, 659, 660, 670, 681, 685
- Jenihhin, Maksim 8, 359, 367, 368, 373, 374, 389, 470, 472, 477, 485, 488, 497, 504, 509–511, 513, 516, 617, 519, 521, 525, 536, 542, 546, 548, 555–558, 563, 565, 568, 571, 575, 583, 585, 586, 590, 601, 616,

- 617, 620, 621, 626, 631, 633,
636, 643, 648, 649, 653, 661,
668, 673, 680, 682, 686, 833
- Jervan, Gert 193, 199, 201, 203,
206, 208–210, 213, 215, 219,
225, 231, 233, 236, 243, 244,
255, 269, 286, 299, 312, 314,
323, 359, 367, 368, 372–374,
389, 408, 410, 424, 437, 447,
461–463, 468–470, 477, 484,
486, 487, 510, 512, 522, 532,
533, 606, 789, 796
- Josifovska, Galina 665
- Jutman, Artur 251, 267, 268,
281, 282, 290, 291, 297, 298,
303, 315, 318–321, 326, 330,
333, 334, 336–338, 343, 344,
351, 356, 361, 369–371, 375,
378–380, 394, 395, 398, 402,
406, 409, 412, 413, 420, 423,
428, 433, 434, 439, 440, 444,
446, 448–453, 455, 458, 459,
464–467, 473–476, 489, 491,
494–496, 498, 501, 502, 513,
515, 517, 520, 522–524,
526–529, 539, 540, 544, 545,
547, 549, 553, 568–570, 572,
577, 580, 581, 584, 590, 591,
606–609, 627, 830, 837
- Jõgi, Mall 717
- Jürimägi, Lembit 665, 671, 672,
679, 683
- Kaljurand, Mihkel 782, 784
- Kallavus, Urve 782, 784
- Kalmend, Oliver 614, 619
- Kanger, Tõnis 870, 871
- Karai, Deniss 576, 630
- Karputkin, Anton 550, 559, 598,
604, 615, 620, 621, 836
- Kazymyra, Irena 309
- Kattel, Rainer 817
- Kitsnik, Peeter 35 (vt ka Китсник,
Петер)
- Kivi, Elve 85 (vt ka Киви, Элве)
- Kivimäe, Jüri 717
- Klüver, Bernd 345
- Knospe, Gerd 114
- Kont, Toomas 134, 148
(vt ka КОНЪТ, Тоомас)
- Korelina, Olga 372, 410
- Korsen, Viljo 788
- Kostin, Sergei 478–480, 500,
503, 507, 508, 534, 537, 539,
543, 552, 568, 573, 574, 576,
588, 596, 612, 613, 622, 624,
625, 628, 630, 636, 638, 645,
650, 653, 661, 673, 676–678,
680, 682, 838
- Kotasek, Zdenek 439
- Kressa, Kaarel 867
- Krivenko, Anna 376, 483, 518,
531, 563, 610
- Krupnova, Helena 180, 183, 193
(vt ka Крупнова, Елена)
- Kruus, Helena 312, 314, 378,
388, 392, 468, 469, 484, 486,
487, 506, 512, 532, 533, 564,
611, 650, 654, 835
- Kruus, Margus 318, 343, 354,
429, 440, 446, 454, 464, 478,

- 483, 489, 518, 522, 606, 611,
783, 787
- Kruusmaa, Maarja 870, 871
- Kuchinski, Kristof 165
- Kumar, Shashi 406, 420, 444,
459, 466, 467, 526
- Kuzmicz, Wieslaw 265, 276–278,
288, 293–295, 305, 309, 313,
317, 322, 324, 365, 418, 421,
422, 509
- Kõusaar, Jaak 624, 640, 641, 646,
647, 662, 663, 674
- Kübarsepp, Jakob 782, 784
- Küttner, Rein 792
- Lande, Tor Sverre 5, 248
- Landrault, Christian 426, 427
- Lantsov, Vladimir 365
- Lass, Jaanus 623
- Lensen, Harri 454, 479, 482, 506
- Leveugle, Regis 222, 238, 259
- Lille, Ülo 771, 782, 784
- Lobur, Mihhail 265, 276–278,
365
- Lohuaru, Tõnu 63, 133, 139, 151
(vt ka Лохуару, Тьну)
- Lopp, Margus 782, 784
- Lorenz, Torsten 114
- Maidla, Margus 858, 866
- Manhaeve, Hans 541
- Marenkov, Mihhail 657
- Markus, Anti 199, 201, 203, 206,
208–210, 213, 215, 219, 225,
231, 233, 236, 242–244, 249
- Martinson, Helle 704, 705
- Mazurova, Natalja 390, 391
- Matrosova, Angela 415
(vt ka Матросова, Анжела)
- Medeiros, Guilherme Cardoso
680, 682
- Meigas, Kalju 554, 611
- Meister, Ants 788
- Mellikov, Enn 782, 784
- Mermet, Jean 256, 304
- Meza Escobar, Jorge Hernan 643
- Miklos, Poth 313, 325
- Min, Mart 195, 196, 198, 535,
554, 611, 632, 667, 707, 733,
782, 784, 788, 794
- Minakova, Karina 511
- Mironov, Dmitri 549, 551, 570,
580, 581, 591, 655–657
- Morawiec, Adam 246, 256, 262,
264, 280, 285, 287, 304
- Muhmenthaler, Peter 426, 427
- Mõtus, Leo 851, 856
- Mägi, Gunnar 645
- Mägi, Vahur 726
- Männisalu, Mati 151
(vt ka Мяннисалу, Мати)
- Märtens, Olev 788
- Nelayev, Vjatsheslav 365
- Nestra, Härmel 599, 600
- Novak, Ondrej 6, 431, 432, 439,
541
- Nõmm, Sven 495, 528
- Nõmmeots, Taavi 339, 341, 364,
407
- Odozi, Uzochukwu Eddie 675

- Orasson, Elmet 263, 283, 299, 326, 327, 329, 335, 355, 356, 369, 378, 391, 392, 398, 401, 434, 436, 464, 468, 469, 484, 486, 487, 489, 512, 551, 568, 611, 613, 619, 665, 671, 678, 679, 832
- Osimiry, Emmanuel Ovie 676, 677
- Oyeniran, Stephen Adeboye 665, 669, 675, 681, 684
- Paomets, Priidu 176, 178, 200, 201, 203, 208, 213, 215, 243
- Parve, Toomas 788
- Peder, Ahti 394, 402, 599, 600
- Pellerey, Francesco 686
- Peng, Zebo 149, 160, 255, 269, 281, 286, 288, 290, 292, 299, 312, 314, 323, 324, 359, 367, 368, 372–374, 389, 408, 410, 424, 437, 444, 461, 462, 467, 470, 526
- Pesonen, Vadim 611
- Petlenkov, Eduard 495, 528
- Pfeifer, Petr 668
- Pikula, Tomaš 380, 439
- Plakk, Mari 61, 73 (vt ka Плакк, Мари)
- Pleškov, Aleksei 415 (vt ka Плешков, Алексей)
- Pleskacz, Witold A. 265, 276–278, 293–295, 305, 309, 313, 317, 322, 324, 418, 419, 421, 422, 450–453, 476, 488, 509
- Pliva, Zdenek 541, 668
- Pravadelli, Graciano 485, 499, 601, 616
- Prinetto, Paolo 207, 214, 405, 426, 427
- Pukk, Paul 151 (vt ka Пукк, Паул)
- Pöldre, Jüri 738, 860
- Raidma, Rein 299, 357
- Raik, Jaan 7, 8, 176, 178, 193, 199–201, 203, 206, 208–210, 213–216, 219, 221, 223, 225, 228, 231–233, 236, 241–244, 246, 249, 250, 252–255, 257, 262–265, 269–273, 276–280, 285, 287, 293–295, 297, 298, 300, 302, 305, 307–309, 313, 316, 319–323, 325, 326, 328, 331–333, 336, 337, 339, 341, 342, 345, 347, 357, 360, 364, 366, 369, 376, 378, 381, 383–388, 391, 393, 394, 398, 399, 401–405, 407, 409, 418, 421–423, 425, 428–430, 433, 434, 436, 439, 442, 443, 445, 454–460, 471, 472, 477–481, 483, 485, 488, 491–494, 496–500, 503–511, 513, 514, 516–523, 525, 529–531, 534, 536–539, 542, 543, 545, 546, 548–552, 555–559, 563–565, 568–575, 577, 578, 580–583, 585, 586, 588–591, 593, 596, 598–601, 604, 606, 610, 612, 615–617, 620–622, 624–626, 628, 631–633, 636, 638, 642, 643, 646–649, 653, 655, 661, 667, 668, 670–674, 676, 677, 679, 680,

- 682, 683, 686, 813, 828, 833, 836
- Rakowski, Michal 488, 509
- Randma-Liiv, Tiina 870, 871
- Rang, Toomas 195, 196, 198, 733, 782–784
- Rannaste, Anna 585, 586
- Raukas, Anto 792
- Raun, Alo 809
- Raun, Lennart 221, 301
- Rebaudengo, Mauricio 207, 214
- Reinsalu, Uljana 497, 504, 511, 536, 542, 578, 593
- Renovell, Michel 426, 427, 541
- Repinski, Urmas 565, 571, 616, 617, 633
- Robal, Tarmo 392
- Rosin, Vjatšeslav 356, 412, 413, 608, 609, 627
- Rüstern, Ennu 354, 782, 784
- Saarepera, Mart 172, 173
- Saarma, Mart 771, 792
- Sanchez, Ernesto 648, 649
- Saucier, Gabriel 222
- Schneider, Andre 302, 313, 317, 323–325, 328, 360, 404
- Schölzel, Mario 642, 669, 681
- Shchenova, Tatjana 424, 447, 461, 463, 555
- Shibin, Konstantin 608, 609, 627
- Skobtsov, Vadim 382, 425
- Skobtsov, Juri 382, 425
- Skvortsova, Olga 334
- Smahtina, Julia 390, 391
- Sonza Reorda, Matteo 214, 682, 686
- Soomere, Tarmo 861
- Sousa, Eduardo Jorge 547
- Squillero, Giovanni 648, 649, 682, 686
- Stankovic, Radomir S. 587, 605
- Stepanets, Vladimir 365
- Stopjakova, Viera 450, 452
- Storožev, Sergei 183
(vt ka Сторожев, Сергей)
- Strnadel, Josef 439
- Sudbrock, Joachim 418, 421, 422
- Sudnitsõn, Aleksander 318, 330, 338, 343, 344, 351, 361, 370, 371, 375, 379, 413, 440
- Zahradka, Jiri 439
- Zaugarov, Vladimir 142, 183
(vt ka Заугаров, Владимир)
- Taklaja, Andres 782, 784
- Talisainen, Aleksei 576
- Tamm, Boris 771, 792
- Tamm, Toomas 782, 784
- Tamm, Uljas 788
- Tammemäe, Kalle 456, 481
- Tammet, Tanel 782, 784
- Teder, Merike 873
- Tepandi, Jaak 782, 784
- Thoma, Elke 90

- Tihomirov, Valentin 383, 384, 430, 631, 643, 648, 682, 686
- Tombak, Mati 394, 402, 550, 559, 598–600, 604, 615, 836
- Toomsalu, Arvo 142 (vt ka Тоомсалу, Арво)
- Tšepurov, Anton 472, 474, 497, 499, 511, 519, 521, 524, 525, 536, 542, 546, 548, 558, 565, 568, 571, 575, 620, 631, 633, 643
- Tšertov, Anton 448, 449, 474, 501, 502, 515, 524, 544, 568, 584, 607, 654, 659, 660, 670, 681, 685, 837
- Tulit, Viljar 172, 173, 178
- Tuulik, Viiu 623
- Tõugu, Enn 792
- Vainomaa, Kaido 181, 192
- Walkanis, Andrzej 450, 452
- Van Den Eijnden, Peter 179
- Vanamõlder, Eduard 151 (vt ka Ванамёлдер. Эдуард)
- Vargas, Fabian 636, 653, 661, 673, 680, 682
- Velmre, Enn 788
- Veskimäe, Rein 807, 842, 851, 856, 859
- Vierhaus, Heinrich Theodor 7, 589, 642, 669
- Viies, Vladimir 657, 683
- Viilukas, Taavi 460, 499, 516, 556, 557, 563, 583, 585, 586, 620, 621
- Viilup, Agu 35, 63 (vt ka Вийлуп, Агу)
- Vislogubov, Vladislav 369, 378, 409
- Voolaine, Andrus 143 (vt ka Воолайн, Андрус)
- Wuttke, Heinz-Dietrich 261, 263, 283, 310, 311, 326, 327, 330, 338, 361, 365, 369, 375, 379, 395–398, 413, 435, 436, 440, 446, 464, 473–475, 489, 513, 517, 524, 527, 539, 551, 552, 568, 572, 579, 643
- Õrik, Andres 782, 784
- Аланго, Виллем 138, 146 (vt ka Alango, Villem)
- Ванамёлдер. Эдуард 17 (vt ka Vanamõlder, Eduard)
- Вахер, Вирве 29
- Вийлуп, Агу 15, 25, 26 (vt ka Viilup, Agu)
- Воолайн, Андрус 94 (vt ka Voolaine, Andrus)
- Григорева, Ксения 67, 88, 95
- Григоренко, Валери 136
- Добрица, Борис 3, 27, 58
- Душина, Юлиа 174, 175 (vt ka Dušina, Julia)
- Заугаров, Владимир 174, 175 (vt ka Zaugarov, Vladimir)
- Киви, Элве 75, 82 (vt ka Kivi, Elve)

- Китсник, Петер 10, 26, 40, 46, 48, 49, 103, 107 (vt ka Kitsnik, Peeter)
- Коньт, Тоомас 138, 146 (vt ka Kont, Toomas)
- Крупнова, Елена 174, 175 (vt ka Krunnova, Helena)
- Лохуару, Тыну 10, 14, 16, 17, 50, 84, 95, 101, 119, 126, 129, 130, 136, 137, 161 (vt ka Lohuaru, Tõnu)
- Масленников, Владимир 22, 23
- Матросова, Анжела 441 (vt ka Matrosova, Angela)
- Мянноисалу, Мати 17 (vt ka Männisalu, Mati)
- Палл, Имре 28
- Палл, Мартин 94, 101
- Плакк, Мари 52, 53, 60, 70, 81 (vt ka Plakk, Mari)
- Плешков, Алексей 441 (vt ka Pleškov, Aleksei)
- Пукк, Паул 17 (vt ka Pukk, Paul)
- Пунтсо, Тоомас 31
- Рауд, Рейн 136
- Селезнев, Александр 3
- Сторожев, Сергей 174, 175 (vt ka Storožev, Sergei)
- Страубе, Бернд 137
- Суга, Маргус 30
- Теппе, Татьяна 767
- Тооме, Тынис 83, 125
- Тоомсалу, Арво 87, 92 (vt ka Toomsalu, Arvo)
- Хаак, Хельдур 16, 126
- Хейтер, Урве 25
- Эвартсон, Тээт 15, 16, 83, 84, 89, 95, 100, 103, 107, 108, 113, 117, 119, 126, 827 (vt ka Evaratson, Teet)
- Элст, Гюнтер 137 (vt ka Elst, Günter)

Topic register of digital test and diagnosis

The following list of nested keywords with references describes a set of problems I have been working with during my long research activity together with my colleagues and co-authors. I have tried to put all the papers of the publication list, written in English, into some kind of system described by this topic register. I hope that the following references linked to the nested keywords will help to find the papers more or less related to the particular problem in question.

Raimund Ubar

benchmark circuits

logic level 611

test bench design 583

Boolean differential calculus

fault analysis 55, 392

multiple fault diagnosis 72, 624

circuit and system modeling

decision diagrams (DD) 33, 97, 99, 133, 168, 177, 182, 186, 205, 271, 559, 587, 605

binary (BDD) 587

structurally synthesized (SSBDD) 33, 62, 71, 73, 80, 221, 228, 241, 281, 290, 291, 333, 336, 337, 402, 423, 458, 494, 599, 600, 628, 644

shared SSBDD 549, 581, 591, 655, 656, 657, 672, 679, 683

synthesis of BDDs 394

high-level DDs (HLDD) 97, 99, 246, 262, 264, 280, 285, 342, 377, 414, 472, 477, 504, 511, 517, 521, 525, 536, 542, 546, 548, 555, 558, 559, 571, 575, 578, 598, 601, 604, 633, 659, 660, 670, 684, 685

multi-level DDs 186, 190, 191, 233, 482

synthesis of HLDDs 222, 238, 259, 499, 525, 550

- transparency modeling 218
- vector DDs 86, 91, 97, 287
- microprocessor modeling 513, 544
- overviews of DDs 348, 416, 417, 506, 594, 602, 603, 634, 635, 652
- dependability**
 - design correction 598, 601, 615, 616, 617
 - design verification 472, 497, 519, 521, 546, 548, 555, 558
 - evaluation 207, 214, 477, 510, 595
- diagnostic modeling**
 - DD-based 211, 348, 377, 416, 417, 506, 594, 602, 603, 618, 652, 664
 - hierarchical 590
 - microprocessors 513
- fault diagnosis**
 - diagnosability 503, 574
 - embedded diagnosis 479, 480, 500, 507, 508
 - fault-model-free fault diagnosis 503, 534
 - hierarchical 56, 182, 189, 202, 482, 537, 588
 - high-level
 - design errors, 565, 571, 575, 598, 601, 615, 617, 626, 633, 643
 - hardware faults 629, 648, 649
 - logic level
 - design errors 229, 234, 245, 251, 258, 266, 267, 268, 296, 349
 - hardware faults 644, 676, 677
 - multiple faults 72, 622, 624, 625, 628
 - NoC diagnosis 471, 492, 493
 - optimization 90, 478, 479, 480
 - quality assessment 631
- fault modeling**
 - cross-talk faults 406, 466, 526
 - defect level 265, 293, 294, 295, 309, 316, 317, 322, 363, 388, 418, 419, 450, 451, 452, 453, 476, 488, 564, 588, 596

- mapping defects to gate level 362, 363
- delay faults 420, 444, 467, 526, 640, 641, 646, 647, 674, 680
 - complex delays 663
- functional fault models 381
- glitch faults 466, 526
- hierarchical 362, 516
- high-level 386, 387
 - microprocessor faults 199, 517
 - multiple faults 669, 681
- HLDD-based fault models 460
- logic level
 - fault collapsing 570, 580, 655, 665, 671, 679

fault simulation

- Finite State Machine 279
- logic level
 - bridging fault 577
 - defect level 265, 277, 278, 293, 305, 316, 317, 488, 509, 564
 - delay fault 661, 673, 674
 - extended fault class 569, 577
 - parallel 308, 672
 - critical path 34, 54, 185, 346, 458, 491, 494, 545, 569, 577, 597, 646, 647, 666, 520
 - distributed 530, 561, 562, 566, 567, 592, 639
 - stuck-at-fault 43, 74, 156, 423, 510, 683
- hierarchical 277, 278, 279, 300, 316, 345, 358, 488, 509, 510
- high level 35, 342, 578, 593,
 - multiple fault 675
- sequential circuits 43, 662

overviews about design and test

- DD and test 348, 416 417, 454, 589, 602, 603, 618, 652, 664
- design and test 187, 589
- design challenges 292

overview of research at the institute 455, 522

reliability

hardware aging 636, 653, 661, 668, 680

hardware rejuvenation 682, 686

self-test

at-speed functional BIST 614, 619, 632, 645, 650

Built-in Self-Test design 425, 428, 462, 465, 500, 501, 502, 523

 sequential circuits 357, 401

Built-in Self-Test optimization 286, 314, 315, 367, 368, 373, 374,
 424, 461, 463, 468, 469, 470, 484, 486, 487, 512, 532, 533

hybrid BIST 312, 359, 389, 390, 391, 410

 cost calculation 299, 312, 372

quality evaluation 208

software based 63, 659, 660, 670, 685

system self-test 614, 637, 666, 667

simulation

high-level 246, 262, 264, 280, 285, 658

logic level 333, 581, 591, 683

multi-level 331, 332

multi-valued 143, 212, 216, 217, 226, 227, 237

sequential circuits 657

timing simulation 281, 282, 290 291

teaching

BIST 380, 448, 449, 474, 523, 524

boundary scan 370, 371, 412, 413, 547, 608, 609, 627

cyber physical systems 642

defect study 450, 451

dependability 239, 240

design and test 195, 196, 203, 263, 303, 334, 344, 351, 352, 361,
 375, 440

design for testability 678

diagnostic modeling of systems 344, 551

- digital test 172, 261, 283
- fault diagnosis 539
 - hierarchical 613
 - logic level 446, 489
- fault simulation
 - high level 344, 654
 - logic level 446, 464, 489
- general teaching topics 473, 475, 527
- microelectronics 195, 196, 261, 379
- remote teaching lab 318, 326, 327, 330, 343, 344, 361, 365, 378, 395, 409, 464, 529, 547, 552, 568, 572, 579
- RT level self-test 338
- teaching and research 263, 396, 397, 398, 435, 436, 475
- test generation
 - logic level 164, 361, 446, 464, 489
- testing tools 195, 196, 343, 434, 435, 439
 - Java tools for test 310, 311, 329, 330
- verification 497

testability

- analysis
 - functional level 162, 165, 166
- design for testability 443, 505, 538, 645
 - boundary scan design 412
 - system level DFT 399, 408
 - test point insertion 399
- calculation of testability measures
 - high-level 162, 165, 170, 339, 340, 341, 364, 407
 - low-level 221, 301
- diagnosability 543, 574

test emulation with hardware

- defect measurement 450, 451, 452, 453, 476
- fault emulation 383, 384, 430, 456, 476, 481

test generation

- coverage assessment 504, 511, 536, 542, 675
- defect level 293, 294, 295, 316, 317, 322, 363, 388, 418, 422, 488
- for diagnosis 229
- functional test generation 91, 140, 141, 149, 160, 183, 485
 - genetic algorithms 382, 425
- FSM testing 184, 202, 204, 260, 411, 459, 460
- hierarchical 180, 184, 190, 191, 194, 206, 209, 219, 224, 231, 232, 233, 235, 250, 252, 253, 254, 255, 260, 270, 274, 275, 358, 381, 388, 437, 483, 488, 518, 563, 586, 618
- high level
 - board test 584
 - digital systems 91, 244, 274, 388, 414, 429, 485, 556, 557, 620, 650
 - microprocessors 97, 98, 99, 199, 205, 659, 660, 670, 685
 - multiple faults 669, 681, 684
 - RISC processors 199
 - testability calculation driven 328 340, 341, 364, 407
 - test coverage 342
- Inteconnect testing 420, 428
- logic level
 - deterministic 33, 62, 73, 193, 205, 228, 236, 241, 415, 421
 - genetic algorithms 223, 272, 273, 385, 393, 457, 514
 - random 223, 236, 676, 677
 - multiple faults 612, 622, 625, 638
 - sequential circuits 204, 257, 260, 271, 272, 273, 275, 376, 385, 401, 403, 457 483, 518, 531, 586, 610, 621
- mixed-level 186, 202, 205, 215, 233, 235, 236
- NoC test generation 444, 445, 463, 466, 467, 471, 492, 538
- overview of methods 168, 438

testing

- boundary scan technology 553
- intelligent test equipment 147

interconnect 406, 428, 433

network-on-chip 493, 505, 538, 582

neural networks based testing 495

NoC testing 366, 420, 428, 442 (see NoC test generation and diagnosis)

overview 169

PCB testing 515, 540, 544, 584, 607

system 171

test optimization

test compaction 242, 249, 297, 298, 319, 320, 321, 447, 496, 498

test set minimization 20 (see also self-test and BIST optimization)

test tools

DECIDER 225, 347

Turbo Tester 164, 173, 176, 178, 200, 201, 203, 210, 213, 243, 369

web based tools 288, 302, 323, 324, 325, 328, 360, 404

Lapsepõlv on küsimuste esitamiseks. Noorena on igale küsimusele olemas vastus. Järgnev elu tähendab enese otsimist, leidmist ja rakendamist. Siis tuleb aeg, kus inimene hakkab kahtlema ja uuesti küsimusi esitama.

Elame muutuste ajal, kus arvutid on inimeselt üle võtmas üha rohkem funktsioone – mälu, mõtlemist, isegi kõrgharidust, ametioskustest rääkimata.

Milliseks kujuneb siis inimese roll selles elektronmaailmas, kus arvutid juba täna inimeste asemel ehitavad ise arvuteid?

Mis saab teadusest?

Ja mis saab kõrgharidusest...?

